

### Основные особенности

- Напряжение питания  $5,0 \text{ В} \pm 5\%$ ;
- Ток потребления 1,5 мА;
- 24 разряда;
- Частота дискретизации: 16 Выб/с ... 1 кВыб/с;
- Встроенный генератор тактового сигнала;
- Встроенный опорный уровень;
- Последовательный интерфейс выходных данных;
- Режим низкого энергопотребления;
- Технология изготовления КМОП КНИ;
- Температурный диапазон от  $-60^\circ\text{C}$  до  $+125^\circ\text{C}$ .



Рисунок 1. Структурная схема



ГГ – год выпуска  
НН – неделя выпуска

Рисунок 2. Внешний вид микросхемы 5400TP045A-025

### Общее описание

Микросхема 5400TP045A-025 – 2х канальный 24-х разрядный дельта-сигма аналого-цифровой преобразователь с последовательным интерфейсом выходных данных. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP04 по технологии КНИ.

Выходные данные представлены КМОП логическими уровнями. В микросхеме реализован усилительный каскад с настраиваемым коэффициентом усиления 2; 4; 8; 16. Возможно использование как встроенного, так и внешнего генератора тактового сигнала и источника опорного напряжения.

Микросхема является функциональным аналогом ADS1263/ADS1220 (ф. Texas Instruments).

Микросхема выполнена в 28-ми выводном металлокерамическом корпусе МК 5123.28-1.01.

## Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от – 60°C до +125°C)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Разрядность (N), бит		24	
Ток потребления ( $I_{cc}$ ), мА			1,5
Частота внутреннего генератора ( $F_{clk}$ ), МГц		1,024	
Выходное напряжение внутреннего линейного регулятора (BYPASS), В	1,71	1,8	1,89
Напряжение внутреннего опорного уровня (REFOUT), В	2,495	2,5	2,505
Температурный дрейф опорного уровня, ppm/°C		50	100
Отношение сигнал/шум и нелинейные искажения (SNDR), дБ	80	100	
Напряжение смещения, мкВ		500	
Размах полной шкалы, В	1,5		VDDA
Усиление входного сигнала, В/В		2, 4, 8, 16	
Скорость выдачи данных, Гц	$F_{MOD}/16384$	$F_{MOD}/1024$	$F_{MOD}/256$
Частота тактирования модулятора ( $F_{MOD}$ ), кГц		$F_{CLK}/4$	
Напряжение питания аналоговой части (VDDA), В	4,75	5,0	5,25
Напряжение питания цифровой части (VDDD), В	4,75	5,0	5,25
Напряжение питания интерфейсной части (VDD_DR), В	1,71		5,25
Диапазон входного напряжения (IN0–IN3), В	VSSA		VDDA
Положительное напряжения внешнего опорного уровня (REFP), В	VSSA+1,5		VDDA
Отрицательное напряжения внешнего опорного уровня (REFN), В	VSSA		VDDA–1,5
Входное напряжение высокого уровня блока формирования частоты (CLKIN), В	4,75	VDDD	
Входное напряжение низкого уровня блока формирования частоты (CLKIN), В		0	0,4
Напряжение высокого уровня цифровых сигналов (CS, SCLK, DIN, RST, START), В	1,71	VDD_DR	
Напряжение низкого уровня цифровых сигналов (CS, SCLK, DIN, RST, START), В		0	0,4
Максимальный выходной ток (CLKOUT, DOUT, DRDY), мА			10

## Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

## Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания (VDDA, VDDD), В	4,75	5,25	-0,3	5,5
Напряжение питания интерфейсной части (VDD_DR), В	1,71	5,25	-0,3	5,5
Напряжение высокого уровня цифровых сигналов (CS, SCLK, DIN, RST, START), В	1,71	VDD_DR	-0,3	VDD_DR +0,3
Напряжение низкого уровня цифровых сигналов (CS, SCLK, DIN, RST, START), В	0	0,4	-0,3	VDD_DR +0,3
Напряжение высокого уровня сигнала выбора режима работы SPI-интерфейса (TYPE), В	4,75	VDDD	-0,3	VDDD+0,3
Напряжение низкого уровня сигнала выбора режима работы SPI-интерфейса (TYPE), В	0	0,4	-0,3	VDDD+0,3
Напряжение высокого уровня блока формирования частоты (CLKIN), В	4,75	VDDD	-0,3	VDDD+0,3
Напряжение низкого уровня блока формирования частоты (CLKIN), В	0	0,4	-0,3	VDDD+0,3
Положительное напряжения внешнего опорного уровня (REFP), В	VSSA+1,5	VDDA	-0,3	VDDA+0,3
Отрицательное напряжения внешнего опорного уровня (REFN), В	VSSA	VDDA-1,5	-0,3	VDDA+0,3
Диапазон входного аналогового сигнала (IN0-IN3), В	VSSA	VDDA	-0,3	VDDA+0,3
Выходной ток (CLKOUT, DOUT, DRDY), мА		10		15
Температура эксплуатации, °С	-60	+125	-60	+150

## Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Наименование вывода	Назначение вывода
1	SCLK	Вход тактового сигнала последовательного интерфейса
2	CS	Вывод «Chip-select» последовательного интерфейса
3	CLKOUT	Выход тактовой частоты
4	CLKIN	Вход тактовой частоты
5, 7, 8	TECH	Технологический вывод
6	TYPE	Выбор режима работы последовательного интерфейса: лог. «1» – CPOL = 1, CPHA = 1 лог. «0» – CPOL = 0, CPHA = 1
9	REFOUT	Вывод для подключения внешнего шунтирующего конденсатора внутреннего опорного напряжения
10	REFP	Положительное опорное напряжение АЦП
11	REFN	Отрицательное опорное напряжение АЦП
12	VSSA	Общий аналоговый вывод
13	IN1	Вход 1 мультиплексора
14	IN0	Вход 0 мультиплексора
15	CAPP	Вывод подключения конденсатора для фильтрации
16	CAPN	Вывод подключения конденсатора для фильтрации
17	IN3	Вход 3 мультиплексора
18	IN2	Вход 2 мультиплексора
19	VDDA	Вывод положительного аналогового питания
20	GND	Общий цифровой вывод
21	BYPASS	Выход линейного регулятора
22	VDDD	Вывод положительного цифрового питания
23	RST	Вход сигнала сброса. При подаче лог. «1» происходит сброс микросхемы в начальное состояние.
24	START	Вход сигнала старта преобразования. При подаче лог. «1» запускает преобразование АЦП.
25	VDD_DR	Напряжение питания интерфейсной части
26	DRDY	Сигнал готовности нового результата преобразования
27	DOUT	Выход последовательного интерфейса
28	DIN	Вход данных последовательного интерфейса

## Временные диаграммы

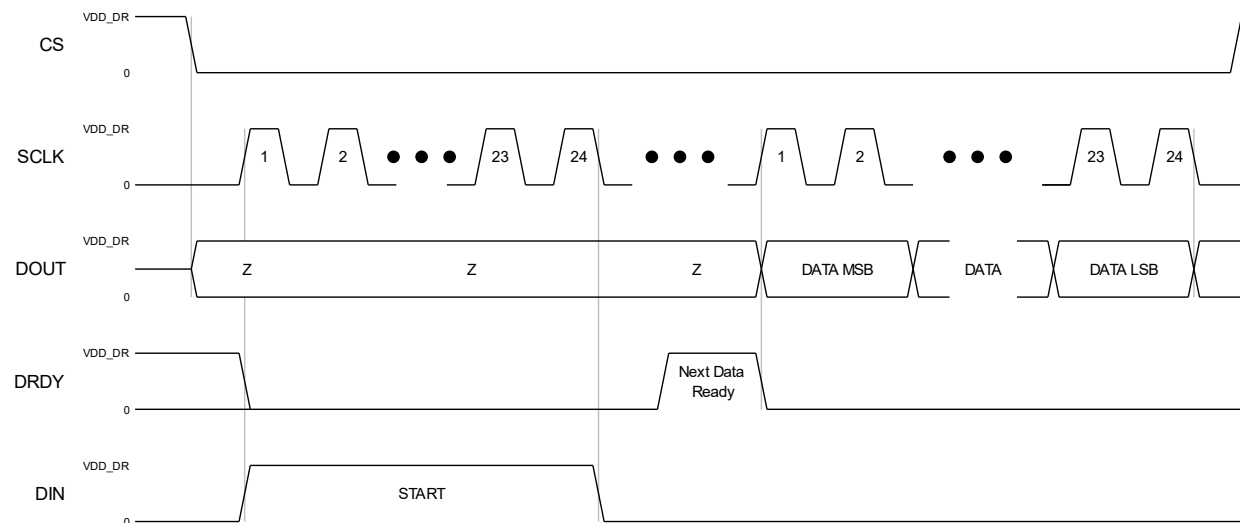


Рисунок 3. Временная диаграмма работы АЦП при единичном преобразовании

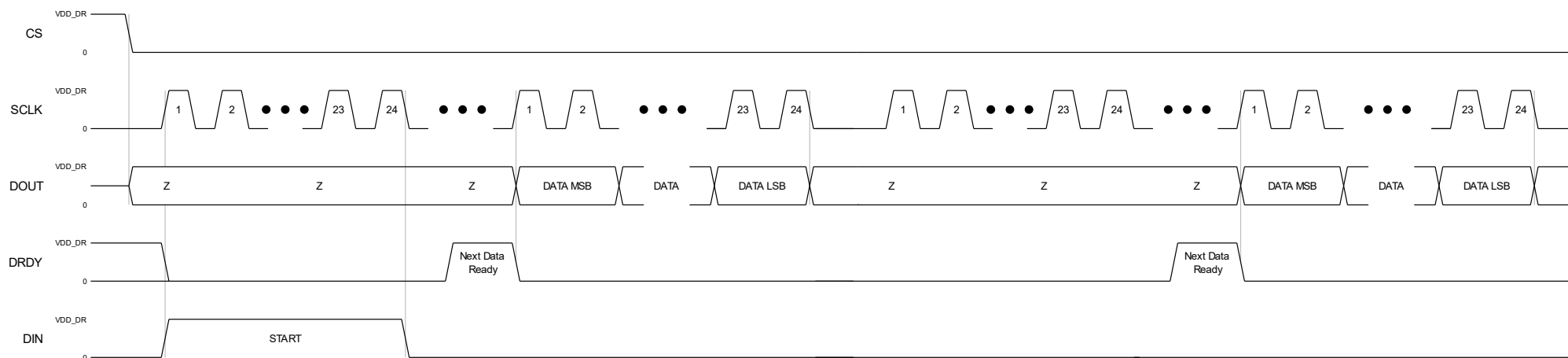


Рисунок 4. Временная диаграмма работы АЦП при непрерывном преобразовании

## Рекомендуемая схема применения

Таблица 4. Таблица компонентов

Компонент	Номинал
C1, C4 – C7	0,1...1 мкФ
C2	100 нФ
C3	4 нФ

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

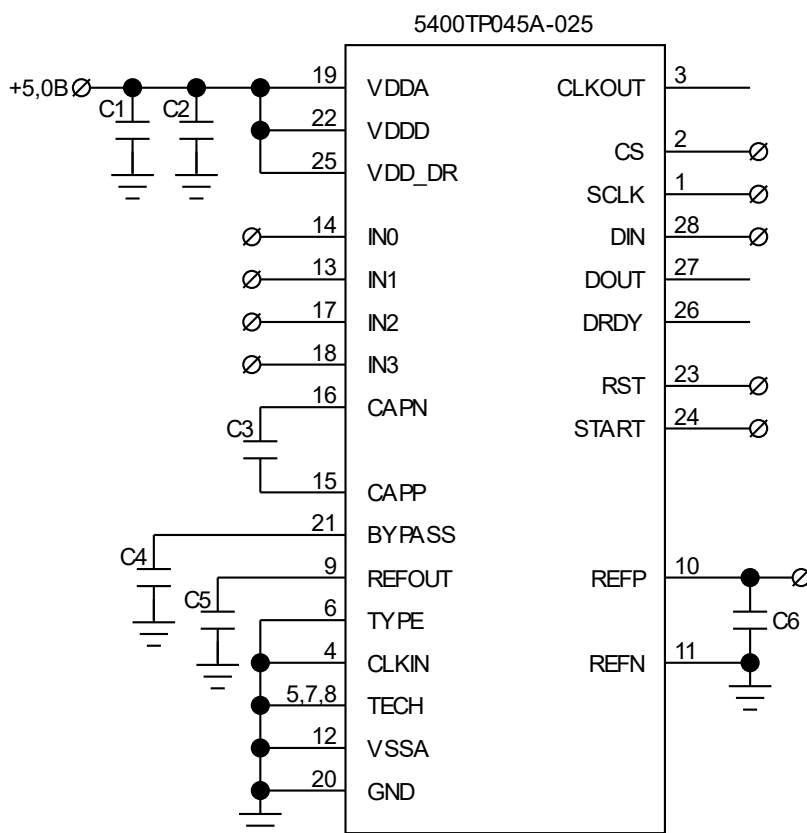


Рисунок 5. Рекомендуемая схема применения при использовании внешнего опорного уровня и встроенного генератора.

## Описание функционирования микросхемы

### Последовательный интерфейс

Последовательный интерфейс устройства совместимый с SPI используется для чтения данных преобразования, чтения и записи регистров конфигурации устройства и управления работой. Поддерживается два режима работы последовательного интерфейса, выбор режима работы осуществляется с помощью вывода TYPE:

лог. «0» – Режим 1 (CPOL = 0, CPHA = 1);

лог. «1» – Режим 3 (CPOL = 1, CPHA = 1).

Интерфейс включает пять линий (CS, SCLK, DIN, DOUT, DRDY). Возможно использование четырех линий, при этом выделенный сигнал готовности данных (DRDY) настраивается для совместного использования с выводом DOUT.

### Описание выводов последовательного интерфейса

CS («Chip Select») – вход с низким активным уровнем для выбора микросхемы.

SCLK – вход тактового сигнала. Используются для тактирования данных в устройство и из него на выводах DIN и DOUT.

DRDY («Data Ready») – указывает о готовности нового результата преобразования. Когда DRDY принимает значение лог. «1» – новые данные готовы.

DIN («Data Input») – используется для отправки данных, команд и данных регистра. Микросхема фиксирует данные на входе DIN по заднему фронту SCLK.

DOUT («Data Output») – используется для чтения преобразования и регистрации данных.

### Команды последовательного интерфейса

Для управления микросхемой предусмотрено четыре команды, представленные в таблице 5.

Таблица 5. Команды последовательного интерфейса

Команда	Описание	Данные
RESET	Сброс устройства	00 00 01 10, <b>0</b>
START	Старт или рестарт АЦП	00 00 10 00, <b>0</b>
RREG	Чтение конфигурационного регистра	00 01 00 10, <b>0</b>
WREG	Запись конфигурационного регистра	00 01 01 00, <b>R</b>
«0» – 0000 0000 0000 0000, «R» – 16 бит данных настройки конфигурационного регистра R		

*RESET (00 00 01 10)* – Сбрасывает данные регистров микросхемы до значений по умолчанию (0h).

*START (00 00 10 00)* – В режиме однократного преобразования команда START используется для запуска одного преобразования или сброса цифрового фильтра, а затем перезапуска одного нового преобразования.

*RREG (00 01 00 10)* – Команда RREG позволяет считать данные конфигурационного регистра R, после первых 8 периодов SCLK, на выводе DOUT формируется конфигурационный регистр R старшим разрядом вперед.

*WREG (00 01 01 00)* – Команда WREG позволяет записать данные в конфигурационный регистр R. Первые 8 бит активируют команду записи, последние 16 бит являются данными конфигурационного регистра R.

## Карта регистров

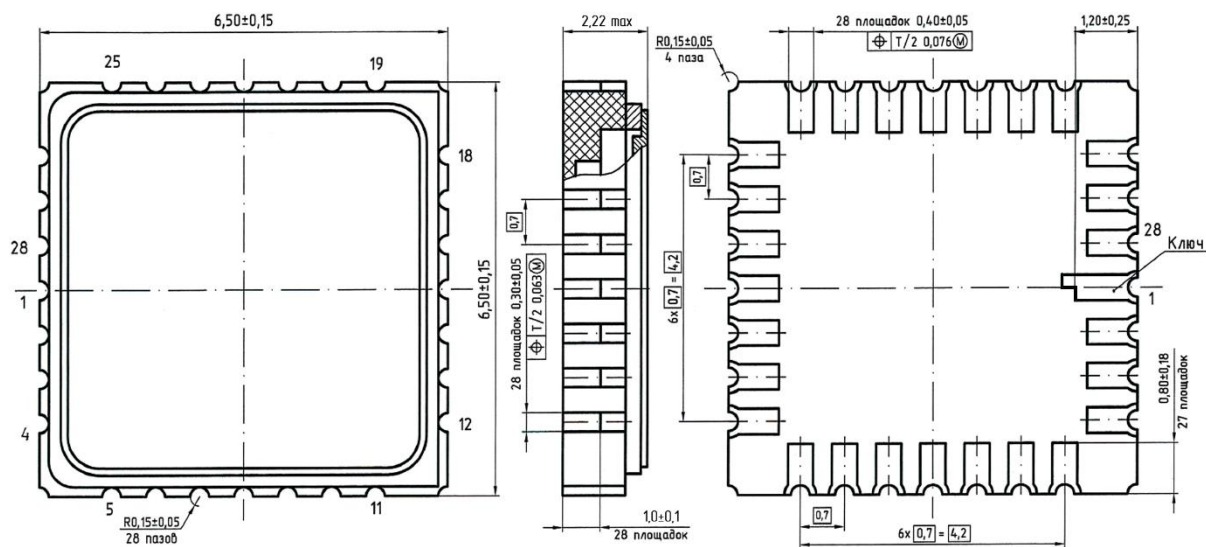
Микросхема содержит 16-битный регистр конфигурации, который доступен через последовательный интерфейс с помощью команд RREG и WREG. Регистр конфигурации контролирует работу устройства и может быть изменен в любое время без повреждения данных. После включения или сброса, для регистра устанавливаются значения по умолчанию лог. «0». Регистр сохраняет свои значения в режиме пониженного энергопотребления.

Таблица 6. Конфигурационный регистр R.

Биты	Название	Тип	Значение при сбросе	Описание
15-14	A_MUX	R/W	0h	Конфигурация входного мультиплексора MUX: «00» – выбор первого канала (IN0 – IN1); «01» – выбор первого канала (IN2 – IN3); «1x» – выбор канала опорного напряжения (REFP-REFN).
13	POL	R/W	0h	Конфигурация полярности сигнала мультиплексора: «0» – не инверсная; «1» – инверсная.
12-10	GAIN [2:0]	R/W	0h	Конфигурация коэффициента усиления: «0xx» – напрямую без усиления; «100» – 2; «101» – 4; «110» – 8; «111» – 16.
9	REF	R/W	0h	Конфигурация опорного напряжения для АЦП: «0» – выбор внешнего напряжения; «1» – выбор внутреннего опорного напряжения.
8	MODE	R/W	0h	Выбор режима для АЦП: «0» – непрерывное преобразование; «1» – режим единичного преобразования.
7-6	DR [1:0]	R/W	0h	Конфигурация выходной скорости данных (настройка цифрового фильтра) для АЦП.
5	SH_D	R/W	0h	Включение режима низкого энергопотребления (выключается аналоговая часть).
4	TEST	R/W	0h	Выбор тестового режима, в данном режиме на вывод DRDY конфигурируется выход ДС модулятора. «0» – сигнал готовности; «1» – выход модулятора.
3	SCALE	R/W	0h	Выбор полной шкалы сигнала АЦП: «0» – 100%; «1» – 80%.
2	BUF_DIS	R/W	0h	Отключение внутреннего буфера опорного напряжения: «0» – включен; «1» – выключен.
1-0	–	–	–	–



## Габаритный чертеж



1. \* Размеры для справок.
2. Нумерация выводных площадок показана условно.

Рисунок 6. Габаритный чертеж корпуса МК 5123.28-1.01 (размеры в мм)

## Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
5400ТР045А-025 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.003-025Д16	045А-025	МК 5123.28-1.01	-60°C ... +125°C

Микросхемы категории качества «ВП» маркируются ромбом.

