

Основные особенности

- 16 разрядов;
- Встроенный мультиплексор:
8 каналов для однополярного сигнала
4 канала для дифференциального
- DNL (не более) 4,0 МЗР;
- INL (не более) 10 МЗР;
- Частота дискретизации 100 кВыб/с;
- Диапазон входных аналоговых напряжений от 0 до 2,5 В;
- КМОП цифровой выход данных (формат: бинарный код со смещением);
- Последовательный интерфейс;
- Встроенный опорный уровень;
- Встроенный генератор тактового сигнала;
- Напряжение питания 5,0 В ± 5%;
- Ток потребления 2,5 мА;
- Температурный диапазон от –60°С до +125°С.

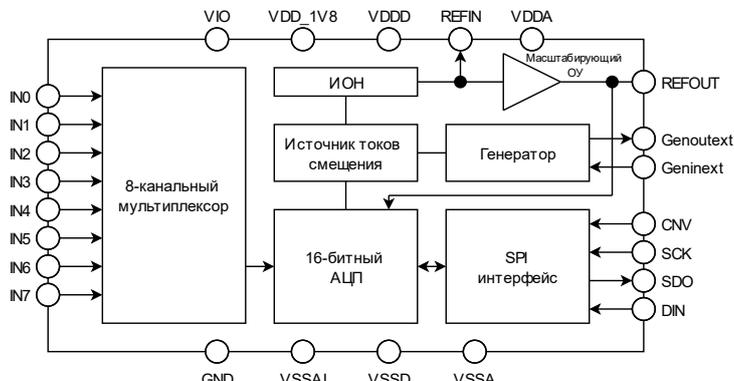


Рисунок 1. Структурная схема



Рисунок 2. Внешний вид микросхемы 5400TP045A-036

ГГ – год выпуска
НН – неделя выпуска

Общее описание

Микросхема 5400TP045A-036 – 8-ми канальный 16-ти разрядный АЦП последовательного приближения с перераспределением заряда. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP04 по технологии КНИ.

Мультиплексор может использоваться в качестве 8-ми канального для однополярного входного сигнала или 4-х канального для полностью дифференциального входного сигнала.

Возможно использование как встроенного, так и внешнего генератора тактового сигнала и источника опорного напряжения.

Микросхема 5400TP045A-036 – функциональный аналог AD7689 (ф. Analog Devices).

Микросхема выполнена в 28-ми выводном металлокерамическом корпусе МК 5123.28-1.01.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от -60°C до $+125^{\circ}\text{C}$)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Разрядность (N), бит		16	
Частота выборок (Fs), кВыб/с			100
Дифференциальная нелинейность (DNL), МЗР	-4	± 1	+4
Интегральная нелинейность (INL), МЗР	-10	± 4	+10
Ток потребления, мА		2,5	5,0
Напряжение полной шкалы (FSR), В ⁽¹⁾			
в однополярном режиме	2,4	2,5	2,6
в дифференциальном режиме	4,8	5,0	5,2
Погрешность смещения нуля, мВ			
в однополярном режиме	-30	2,0	30
в дифференциальном режиме	-20	2,0	20
Напряжение встроенного ИОН (REFOUT), В		2,5	
Температурный дрейф встроенного ИОН, ppm/ $^{\circ}\text{C}$		100	
Напряжение высокого уровня выходных цифровых сигналов (SDO), В при $I_H \leq 3,0$ мА	VIO-0,4 ⁽²⁾	VIO	
Напряжение низкого уровня выходных цифровых сигналов (SDO), В при $I_H \leq 3,0$ мА		0	0,5
Напряжение высокого уровня выходных цифровых сигналов (Genoutext), В при $I_H \leq 3,0$ мА	VDDD-0,4 ⁽²⁾	VDDD	
Напряжение низкого уровня выходных цифровых сигналов (Genoutext), В при $I_H \leq 3,0$ мА		0	0,5
Примечание: 1) Для обеспечения размаха полной шкалы от 0 В до 2,5 В при использовании внешнего опорного уровня рекомендуется подавать на вывод REFOUT напряжение $V_{\text{REFOUT}} \times 1,125$ В. Формула расчета размаха полной шкалы $V_{\text{FSR}} = V_{\text{REFOUT}} / 1,125$. 2) Не менее 1,6 В.			

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания аналоговой части (VDDA), В	4,75	5,25	-0,3	5,5
Напряжение питания цифровой части (VDDD), В	4,75	5,25	-0,3	5,5
Напряжение питания ядра (VDD_1V8), В	1,7	1,9	-0,1	2,0
Напряжение питания интерфейсной части (VIO), В	1,7	5,25	-0,3	5,5
Напряжение входного синфазного сигнала (V _{CMS}) для дифференциального режима, В ⁽¹⁾	V _{REFOUT} /2 -0,1	V _{REFOUT} /2 +0,1	-	-
Напряжение внешнего источника опорного напряжения (REFOUT), В	2,5	3,0	-0,3	5,5
Диапазон напряжения входных аналоговых сигналов (IN0-IN7), В	0	V _{REFOUT}	-0,3	5,5
Напряжение высокого уровня входных цифровых сигналов (SCK, CNV, DIN), В	VIO-0,4 ⁽²⁾	VIO+0,3 ⁽³⁾	-0,3	VIO+0,5 ⁽⁴⁾
Напряжение низкого уровня входных цифровых сигналов (SCK, CNV, DIN), В	0	0,5	-0,3	VIO+0,5 ⁽⁴⁾
Напряжение высокого уровня входных цифровых сигналов (Geninext), В	VDDD -0,4	VDDD +0,3 ⁽³⁾	-0,3	VDDD +0,5 ⁽⁴⁾
Напряжение низкого уровня входных цифровых сигналов (Geninext), В	0	0,5	-0,3	VDDD +0,5 ⁽⁴⁾
Нагрузочная способность (SDO), мА	-	3,0	-	5,0
Температура эксплуатации, °С	-60	+125	-60	+150
Примечание: 1) $V_{CMS} = (V_{INP} + V_{INM})/2$, где V_{INP} и V_{INM} напряжения на положительном и отрицательном входах мультиплексора в дифференциальном режиме. 2) Не менее 1,6 В. 3) Не более 5,25 В. 4) Не более 5,5 В.				

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Тип вывода	Наименование вывода	Назначение вывода
1	PWR	VIO	Вывод положительного напряжения питания интерфейсной части
2	DI	Geninext	Вход подачи внешней тактовой частоты
3	DO	Genoutext	Тестовый вывод внешней частоты
4	–	Tech1	Технологический вывод (не подключать)
5	PWR	VDD_1V8	Вывод положительного напряжения питания ядра микросхемы
6	PWR	VSSD	Общий вывод интерфейсной части
7	PWR	GND	Общий вывод
8	PWR	VDDD	Вывод положительного напряжения питания цифровой части
10	AI	IN0	Вход мультиплексора № 1/ Положительный вход в дифференциальном режиме канал №1
11	AI	IN1	Вход мультиплексора № 2/ Отрицательный вход в дифференциальном режиме канал №1
12	AI	IN2	Вход мультиплексора № 3/ Положительный вход в дифференциальном режиме канал №2
13	AI	IN3	Вход мультиплексора № 4/ Отрицательный вход в дифференциальном режиме канал №2
14	AI	IN4	Вход мультиплексора № 5/ Положительный вход в дифференциальном режиме канал №3
15	PWR	VDDA	Вывод положительного напряжения питания аналоговой части
16	AI	IN5	Вход мультиплексора № 6/ Отрицательный вход в дифференциальном режиме канал №3
17	AI	IN6	Вход мультиплексора № 7/ Положительный вход в дифференциальном режиме канал №4
18	AI	IN7	Вход мультиплексора № 8/ Отрицательный вход в дифференциальном режиме канал №4
19	PWR	VSSA	Общий вывод аналоговой части
20	PWR	VSSAI	Общий вывод входных аналоговых сигналов
22	AO/AI	REFOUT	Вывод для подключения шунтирующего конденсатора внутреннего, отмасштабированного до ~2,5 В, источника опорного напряжения / Вход внешнего опорного уровня
23	AO	REFIN	Вывод для подключения шунтирующего конденсатора внутреннего источника опорного напряжения ~1,0 В
25	DI	SCK	Вход тактовой частоты последовательного интерфейса
26	DI	CNV	Вход сигнала начала преобразования последовательного интерфейса

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-036Д16

№ вывода	Тип вывода	Наименование вывода	Назначение вывода
27	DI	DIN	Вход данных последовательного интерфейса
28	DO	SDO	Выход данных последовательного интерфейса
9, 21, 24	–	Tech2	Технологический вывод (подключить к GND)
Примечание: AI – аналоговый вход; AO – аналоговый выход; DI – цифровой вход; DO – цифровой выход; PWR – вывод напряжения питания.			

Эквивалентные схемы

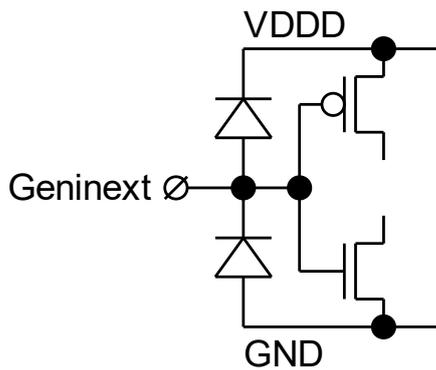


Рисунок 3. Вход подачи внешней тактовой частоты Geninext

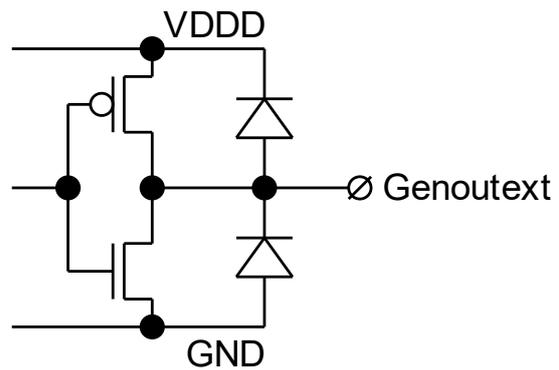


Рисунок 4. Тестовый вывод внешней тактовой частоты Genoutext

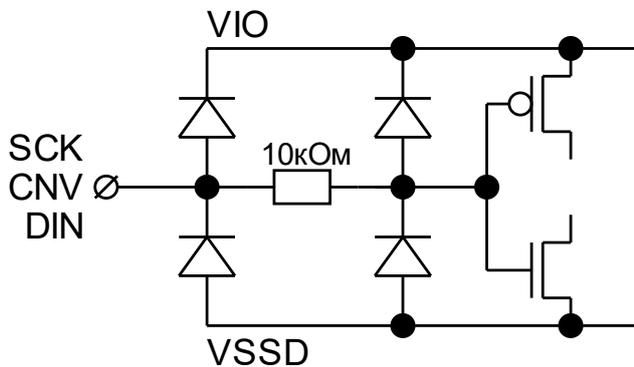


Рисунок 5. Цифровые входы SCK, CNV, DIN

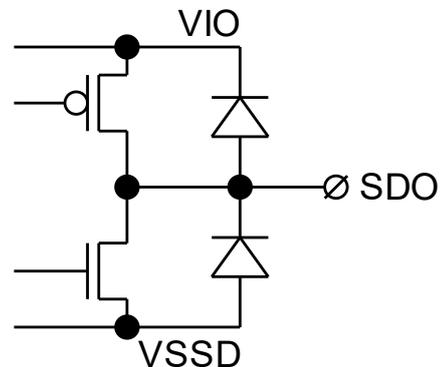


Рисунок 6. Цифровой выход SDO

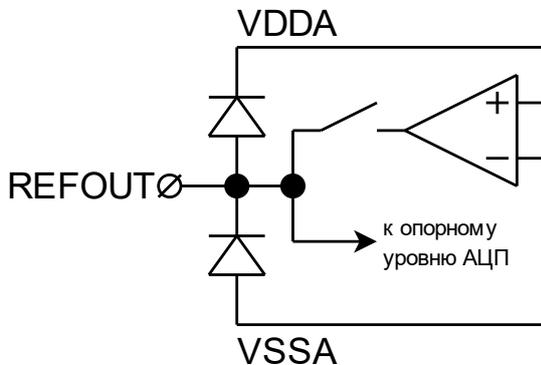


Рисунок 7. Аналоговый вывод REFOUT

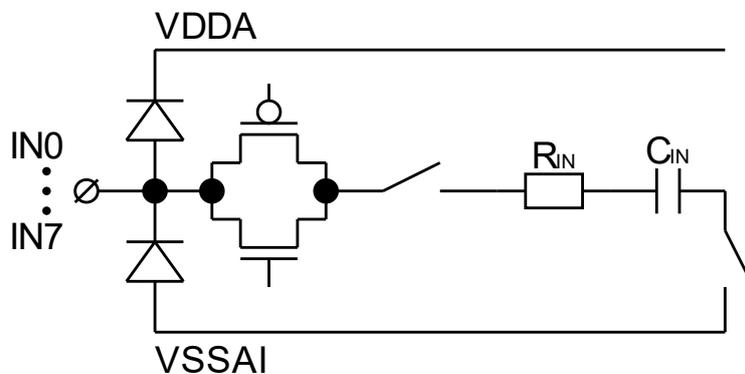


Рисунок 8. Аналоговые входы IN0-IN7

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-036Д16

Временные диаграммы

Взаимодействие с микросхемой осуществляется через последовательный интерфейс. При подключении нескольких микросхем на одну шину SPI необходимо использовать несколько сигналов CNV (сигнал CNV аналогичен Chip-Select).

Режим работы SPI-интерфейса: slave, MSB first, CPOL = 0, CPHA = 0.

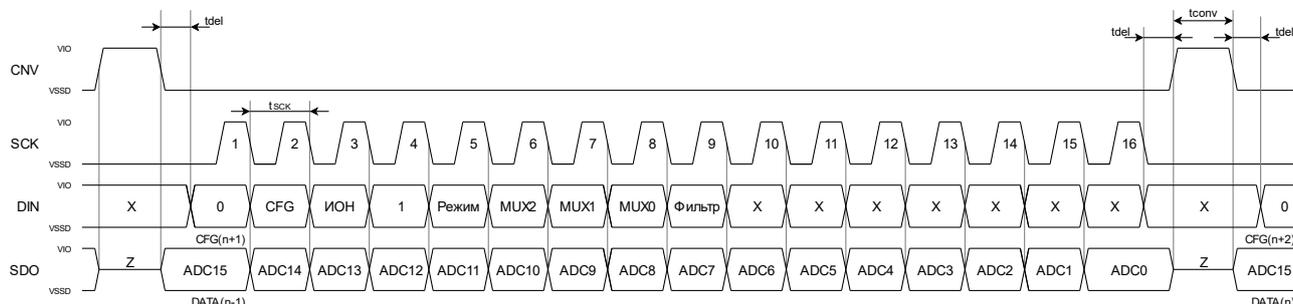


Рисунок 9. Временная диаграмма конфигурации АЦП

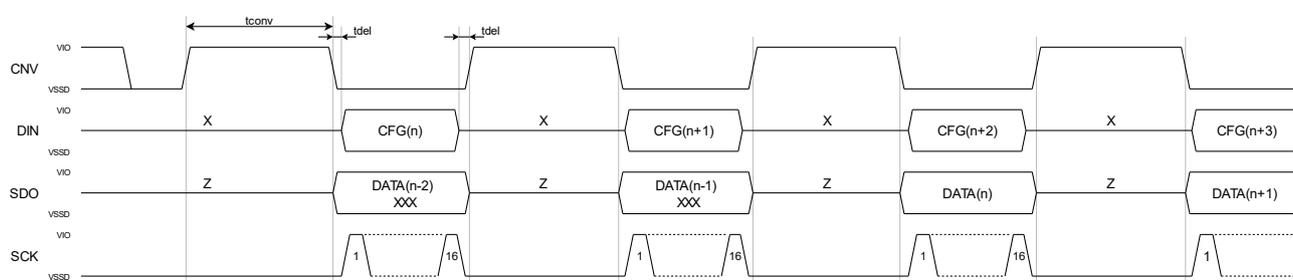


Рисунок 10. Временная диаграмма работы АЦП

Таблица 4. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период тактового сигнала SCK (t_{sck}), нс при $V_{IO} = 5,0$ В при $V_{IO} = 1,8$ В – 3,3 В	100 166		
Коэффициент заполнения тактового сигнала, %	40	50	60
Время задержки (t_{del}), нс	20		
Время преобразования входного сигнала (t_{conv}), мкс при внешней частоте тактирования (4 МГц) при внутренней частоте тактирования		6,5 7,0	

Таблица 5. Регистр конфигурации

Название	Описание			
CFG	0 – перезаписать данные в регистре; 1 – сохранить текущую конфигурацию.			
ИОН	Выбор источника опорного напряжения: 0 – внешнее опорное напряжение; 1 – внутреннее опорное напряжение.			
Режим	Выбор режима работы: 0 – однополярный режим; 1 – дифференциальный режим.			
MUX 2 MUX 1 MUX 0	Выбор входного канала мультиплексора:			
	Дифференциальный режим			
	MUX2	MUX1	MUX0	Канал (положительный вход/отрицательный вход)
	X	0	0	1 (IN0, IN1)
	X	0	1	2 (IN2, IN3)
	X	1	0	3 (IN4, IN5)
	X	1	1	4 (IN6, IN7)
	Однополярный режим			
	MUX2	MUX1	MUX0	Канал
	0	0	0	IN0
	0	0	1	IN1
	0	1	0	IN2
	0	1	1	IN3
	1	0	0	IN4
1	0	1	IN5	
1	1	0	IN6	
1	1	1	IN7	
Фильтр	<p>Выбор полосы пропускания для фильтра нижних частот. 0 – 1/4 полосы пропускания; 1 – полная полоса пропускания.</p> <p>R_{IN} и C_{IN} (Рисунок 8) составляют фильтр нижних частот, который уменьшает нежелательные эффекты наложения спектра и ограничивает шум. ФНЧ можно запрограммировать на полную пропускную способность или 1/4 пропускной способности с помощью регистра конфигурации. Настройка фильтра изменяет R_{IN} с 5 кОм до 20 кОм, $C_{IN}=8$ пФ. При частоте дискретизации 1 кГц и менее рекомендовано установить режим с полной полосой.</p>			

Примечание:

При включении микросхемы в регистре конфигурации установлены все лог. «0».

Выходные данные представлены в бинарном коде со смещением.

Таблица 6. Формат выходных данных

Однополярный режим	Дифференциальный режим	Выходной код
$> +V_{REFOUT}$	$> +V_{REFOUT}$	1111 1111 1111 1111
$+V_{REFOUT}$	$+V_{REFOUT}$	1111 1111 1111 1111
$+V_{REFOUT}/2$	0	1000 0000 0000 0000
0	$-V_{REFOUT}$	0000 0000 0000 0000
< 0	$< -V_{REFOUT}$	0000 0000 0000 0000

Рекомендуемая схема применения

Таблица 7. Таблица внешних компонентов

Компонент	Номинал
C1–C3, C5	100 нФ
C6	10 мкФ
C4	1 мкФ

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

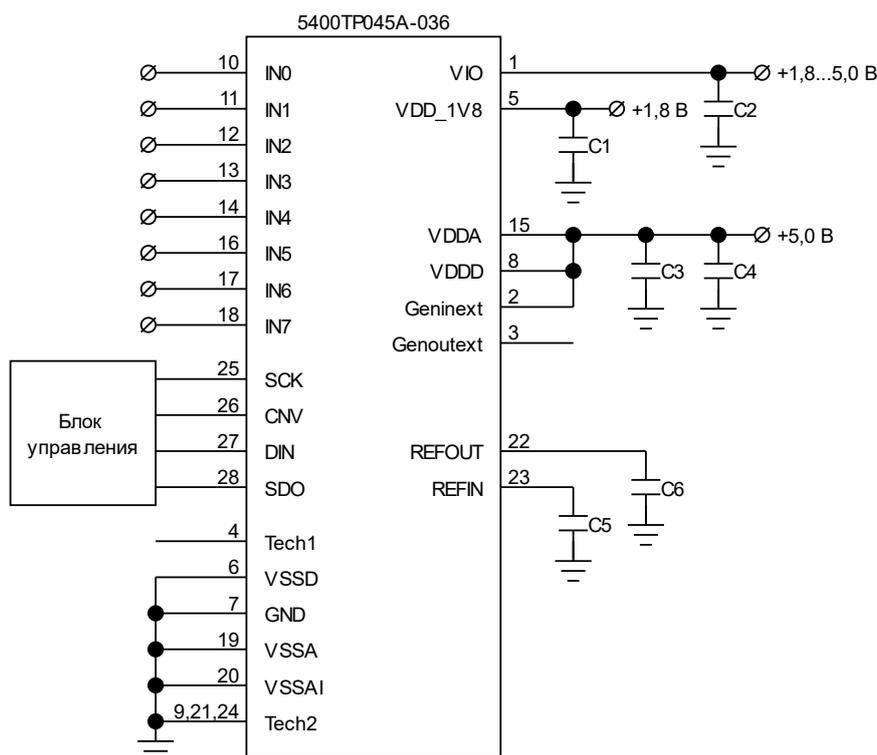


Рисунок 11. Рекомендуемая схема применения при использовании внутреннего источника опорного напряжения и внутреннего генератора

Примечание:

При подключении нескольких микросхем на одну шину SPI необходимо использовать несколько сигналов CNV (сигнал CNV аналогичен Chip-Select).

Неиспользуемые выводы мультиплексора необходимо подключить к «общему» выводу VSSAI (20).

Выходной импеданс источников аналоговых сигналов не более 30 Ом. Входное сопротивление выводов IN0...IN7 (модель входного каскада – ключ и конденсатор) зависит от частоты тактирования и определяется формулой: $R = 1/(FC)$, где F – частота дискретизации, C = 8 пФ.

Для дифференциального режима используется два однополярных входа с эквивалентным импедансом.

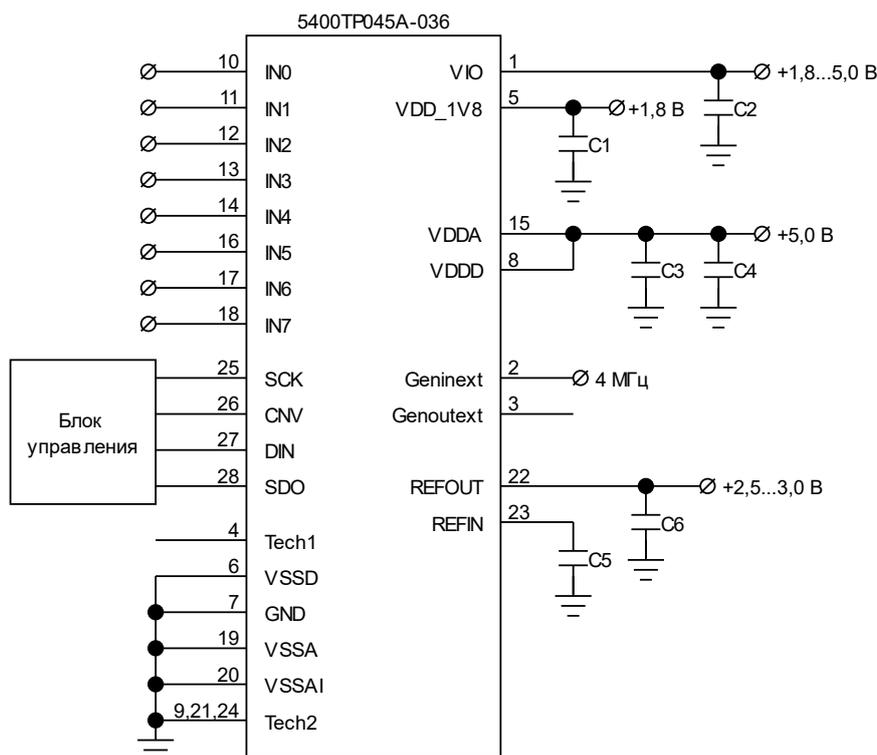
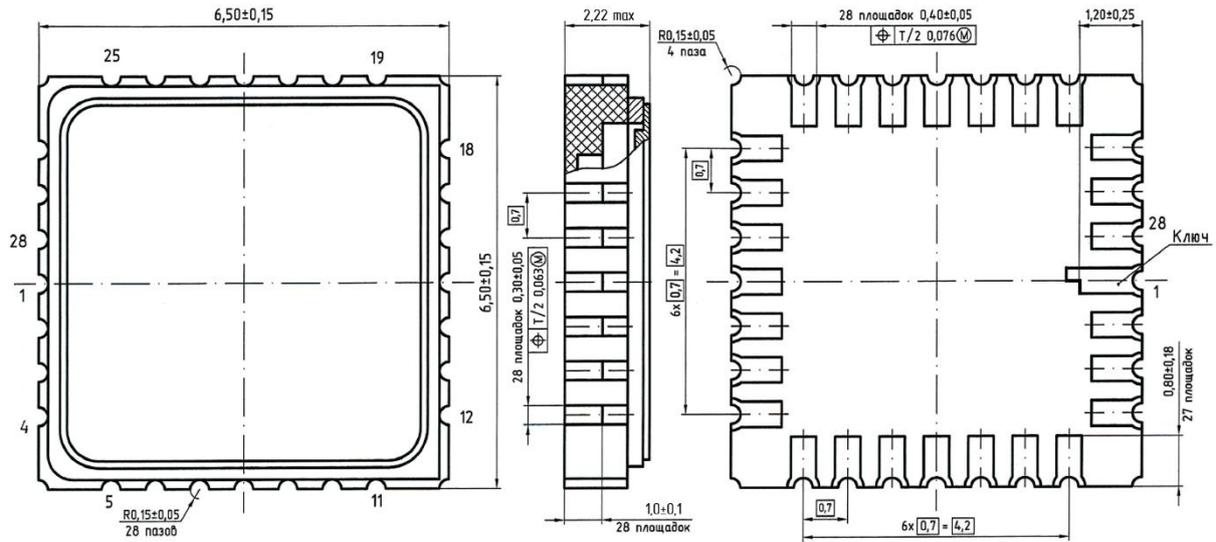


Рисунок 12. Рекомендуемая схема применения при использовании внешнего источника опорного напряжения и внешнего генератора

Таблица 8. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период внешнего тактового сигнала Geninext, нс	225	250	275
Коэффициент заполнения внешнего тактового сигнала Geninext, %	40	50	60
Напряжение высокого уровня входных цифровых сигналов (Geninext), В	VDDD-0,4	VDDD	
Напряжение низкого уровня входных цифровых сигналов (Geninext), В		0	0,5
Напряжение внешнего источника опорного напряжения (REFOUT), В	2,5		3,0

Габаритный чертеж



1. * Размеры для справок.
2. Нумерация выводных площадок показана условно.

Рисунок 13. Габаритный чертеж корпуса МК 5123.28-1.01 (размеры в мм)

