

Основные особенности

- 18 / 16 разрядов;
- Частота дискретизации 200 кВыб/с;
- DNL (типичное) 0,8 МЗР;
- INL (типичное) 3,0 МЗР;
- Диапазон входных аналоговых напряжений от 0 до VREF;
- Диапазон опорного напряжения от 2,4 В до VDDA;
- CMRR 80 дБ;
- SNR 93 дБ;
- SINAD 92 дБ;
- SFDR 102 дБ;
- Напряжение питания 5,0 В;
- Ток потребления 9,0 мА;
- Ток потребления в режиме «Shutdown» 100 мкА;
- Температурный диапазон от –60°С до +125°С.

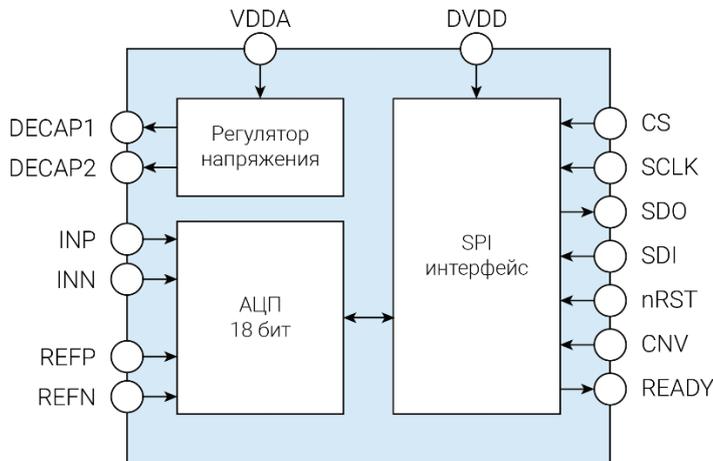


Рисунок 1. Структурная схема

Общее описание

Микросхема 5400TP045A(B)-049-18(16) – 18(16)-ти разрядный АЦП последовательного приближения с последовательным интерфейсом выходных данных (формат: прямой код со смещением). Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP04 по технологии КНИ.

Выходные данные представлены КМОП логическими уровнями. В микросхеме реализован режим низкого энергопотребления («Shutdown»).

Микросхема 5400TP045A(B)-049-18(16) – функциональный аналог ADS8914 (Texas Instruments).



Рисунок 2. Внешний вид микросхемы 5400TP045A-049-18



Рисунок 3. Внешний вид микросхемы 5400TP045B-049-18

ГГ – год выпуска
НН – неделя выпуска

Микросхемы 5400TP045A-049-18(16) и 5400TP045B-049-18(16) имеют в своей основе один кристалл и отличаются только типом корпуса:

– 5400TP045A-049-18, 5400TP045A-049-16 выполнены в 28-ми выводном металлокерамическом корпусе МК 5123.28-1.01;

– 5400TP045B-049-18, 5400TP045B-049-16 выполнены в 28-ми выводном металлополимерном корпусе 5102.28-1 К (QFN-28).

Электрические параметры микросхемы

Таблица 1(а). Электрические характеристики для микросхемы 5400TP045A-049-18 (температурный диапазон от -60°C до $+125^{\circ}\text{C}$)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Разрядность (N), бит		18	
Дифференциальная нелинейность (DNL), МЗР	-1,0	$\pm 0,8$	2,0 100 ⁽²⁾
Интегральная нелинейность (INL), МЗР	-8,0 ⁽¹⁾ -12 ⁽²⁾ -100 ⁽³⁾	$\pm 3,0$	+8,0 ⁽¹⁾ +12 ⁽²⁾ +100 ⁽³⁾
Напряжение смещения, МЗР	-200	± 15	200
Ошибка усиления, %FSR	-0,5	$\pm 0,03$	0,5
Ток потребления, мА		9,0	17
Ток потребления в режиме «Shutdown», мкА		100	700
Время преобразования, мкс			5,4
Справочные данные			
Напряжение полной шкалы (FSR), В		2xVREF	
Входной ток опорного напряжения, мкА (при $V_{REFP}=5,0$ В)		6,0	
Коэффициент подавления синфазной составляющей (CMRR), дБ		80	
Частота выборок (Fs), кВыб/с		200	
Малосигнальная полоса, МГц		25	
Отношение сигнал-шум (SNR), дБ (при частоте $F_{IN}=2$ кГц)		93	
Отношение сигнал/шум и искажения (SINAD), дБ (при частоте $F_{IN}=2$ кГц)		92	
Динамический диапазон, свободный от гармоник (SFDR), дБ (при частоте $F_{IN}=2$ кГц)		102	
Напряжение высокого уровня выходных цифровых сигналов (READY, SDO), В	DVDD-0,4	DVDD	
Напряжение низкого уровня выходных цифровых сигналов (READY, SDO), В		0	0,5
Входная емкость (INP, INN), пФ режим выборки режим удержания		60 5,0	
Примечание: 1) при температуре $+25^{\circ}\text{C}$ 2) при температуре -25°C , $+125^{\circ}\text{C}$ 3) при температуре -60°C			

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.037ТУ, карта заказа КФЦС.431260.003-049Д16

Таблица 1(б). Электрические характеристики для микросхемы 5400TP045A-049-16
(температурный диапазон от -60°C до $+125^{\circ}\text{C}$)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Разрядность (N), бит		16	
Дифференциальная нелинейность (DNL), МЗР	$-0,99^{(1)}$ $-1,0^{(2)}$	$\pm 0,25$	$0,99^{(1)}$ $30^{(2)}$
Интегральная нелинейность (INL), МЗР	$-5,0^{(1)}$ $-30^{(2)}$	$\pm 3,0$	$+5,0^{(1)}$ $+30^{(2)}$
Напряжение смещения, МЗР	-50	± 4	50
Ошибка усиления, %FSR	$-0,5$	$\pm 0,03$	0,5
Ток потребления, мА		9,0	17
Ток потребления в режиме «Shutdown», мкА		100	700
Время преобразования, мкс			5,4
Справочные данные			
Напряжение полной шкалы (FSR), В		$2 \times V_{REF}$	
Входной ток опорного напряжения, мкА (при $V_{REF}=5,0$ В)		6,0	
Коэффициент подавления синфазной составляющей (CMRR), дБ		80	
Частота выборок (F_s), кВыб/с		200	
Малосигнальная полоса, МГц		25	
Отношение сигнал-шум (SNR), дБ (при частоте $F_{IN}=2$ кГц)		93	
Отношение сигнал/шум и искажения (SINAD), дБ (при частоте $F_{IN}=2$ кГц)		92	
Динамический диапазон, свободный от гармоник (SFDR), дБ (при частоте $F_{IN}=2$ кГц)		102	
Напряжение высокого уровня выходных цифровых сигналов (READY, SDO), В	DVDD-0,4	DVDD	
Напряжение низкого уровня выходных цифровых сигналов (READY, SDO), В		0	0,5
Входная емкость (INP, INN), пФ режим выборки режим удержания		60 5,0	
Примечание: 1) при температуре -25°C , $+25^{\circ}\text{C}$, $+125^{\circ}\text{C}$ 2) при температуре -60°C			

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания аналоговой части (VDDA), В	4,75	5,25	-0,3	5,35
Напряжение питания интерфейсной части (DVDD), В	4,75	5,25	-0,3	5,35
Напряжение входного синфазного сигнала (V_{CM}), В ⁽¹⁾	$V_{REFP}/2 - 0,1$	$V_{REFP}/2 + 0,1$	-	-
Внешнее опорное напряжение ($V_{REFP} - V_{REFN}$), В	2,4	VDDA	-0,3	VDDA + 0,3 ⁽²⁾
Внешнее опорное напряжение ($V_{REFN} - GND$), В	-0,1	0,1	-0,1	0,1
Диапазон входного аналогового сигнала, дифференциальное значение ($V_{INP} - V_{INN}$), В	$-(V_{REFP} - V_{REFN})$	$(V_{REFP} - V_{REFN})$	-	-
Диапазон входного аналогового сигнала, абсолютное значение (V_{INP}, V_{INN}), В	0	$(V_{REFP} - V_{REFN})$	-0,3	$(V_{REFP} - V_{REFN}) + 0,3$ ⁽²⁾
Напряжение высокого уровня входных цифровых сигналов (CS, CNV, nRST, SDI, SCLK), В	DVDD - 0,5 ⁽³⁾	DVDD	-0,3	DVDD + 0,5 ⁽²⁾
Напряжение низкого уровня входных цифровых сигналов (CS, CNV, nRST, SDI, SCLK), В	0	0,5	-0,3	DVDD + 0,5 ⁽²⁾
Нагрузочная способность цифровых выходов (SDO, READY), мА	-	3,0	-	5,0
Температура эксплуатации, °С	-60	+85 ⁽⁴⁾ +125	-60	+100 ⁽⁴⁾ +150
Примечание: 1) $V_{CM} = (V_{INP} + V_{INN})/2$, где INP и INN напряжения на положительном и отрицательном входах АЦП 2) не более 5,35 В 3) не менее 4,5 В 4) для микросхемы 5400TP045B-049-18(16)				

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода		Тип вывода	Наименование вывода	Назначение вывода
045A-049	045B-049			
1	25	PWR	DVDD	Вывод положительного напряжения питания интерфейсной части
2	26	DO	SDO	Выход данных последовательного интерфейса
3	27	DI	SDI	Вход данных последовательного интерфейса
4	28	DI	SCLK	Вход тактового сигнала последовательного интерфейса
5	1	DI	CS	Вывод выбора микросхемы (Chip-Select)
6	2	–	TECH1	Технологический вывод 1 (не подключать)
7, 9	3, 5	–	TECH2	Технологический вывод 2 (подключить к GND)
8, 12, 19, 27	4, 8, 15, 23	PWR	GND	Общий вывод
10, 11, 18	6, 7, 14	–	NC	Вывод не используется (не подключать)
13, 28	9, 24	PWR	VDDA	Вывод положительного напряжения питания аналоговой части
14	10	AO	DECAP1	Вывод для подключения шунтирующего конденсатора внутреннего регулятора напряжения
15	11	AO	DECAP2	Вывод для подключения шунтирующего конденсатора внутреннего регулятора напряжения
16, 23	12, 19	AI	REFN	Вход отрицательного опорного напряжения АЦП
17, 22	13, 18	AI	REFP	Вход положительного опорного напряжения АЦП
20	16	AI	INP	Положительный вход АЦП
21	17	AI	INN	Отрицательный вход АЦП
24	20	DI	nRST	Вход сигнала сброса. При подаче лог. «0» происходит сброс микросхемы в начальное состояние.
25	21	DO	READY	Сигнал готовности выходных данных
26	22	DI	CNV	Вход сигнала начала преобразования
Примечание: DI – цифровой вход DO – цифровой выход AI – аналоговый вход AO – аналоговый выход PWR – вывод напряжения питания				

Эквивалентные схемы

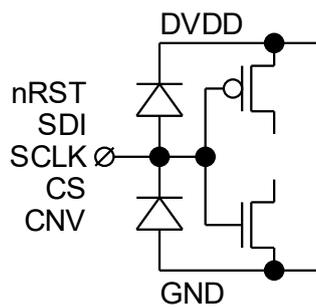


Рисунок 4. Цифровые входы nRST, SDI, SCLK, CS, CNV

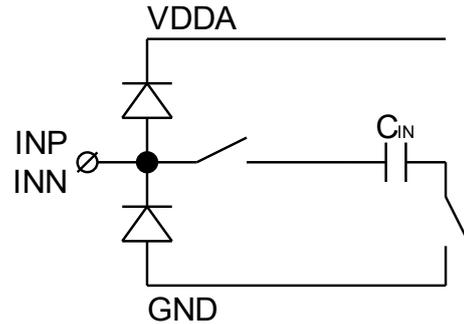


Рисунок 5. Аналоговые входы INP, INN

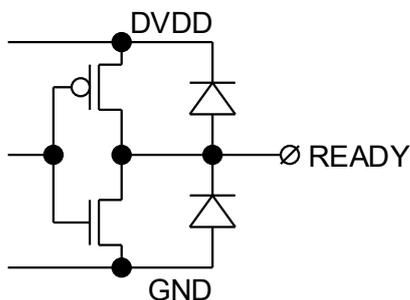


Рисунок 6. Цифровой выход READY

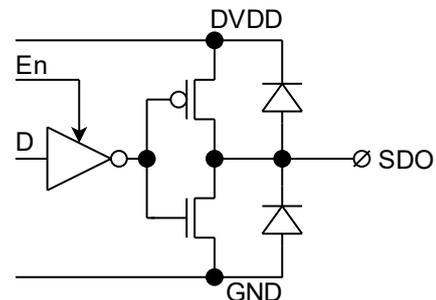


Рисунок 7. Цифровой выход SDO

Входное сопротивление выводов INP, INN (модель входного каскада – ключ и конденсатор) зависит от частоты тактирования и определяется формулой: $R = 1/(FC)$, где F – частота дискретизации, $C = 60$ пФ.

Типовые характеристики

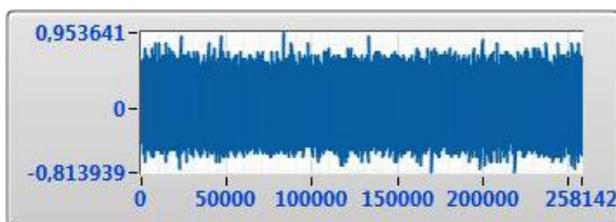


Рисунок 8. Дифференциальная нелинейность
($F_s = 200$ кГц, $V_{REFP} - V_{REFN} = 3,0$ В)

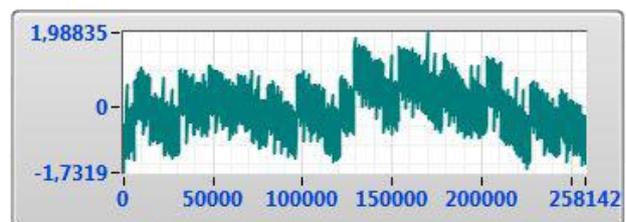


Рисунок 9. Интегральная нелинейность
($F_s = 200$ кГц, $V_{REFP} - V_{REFN} = 3,0$ В)

Рекомендуемая схема применения

Таблица 4. Таблица внешних компонентов

Компонент	Номинал
C1, C2	от 0,1 мкФ до 1,0 мкФ
C3	от 10 мкФ до 100 мкФ
C4	1,0 мкФ
C _{IN}	10 нФ
R _{IN}	от 10 Ом до 100 Ом

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

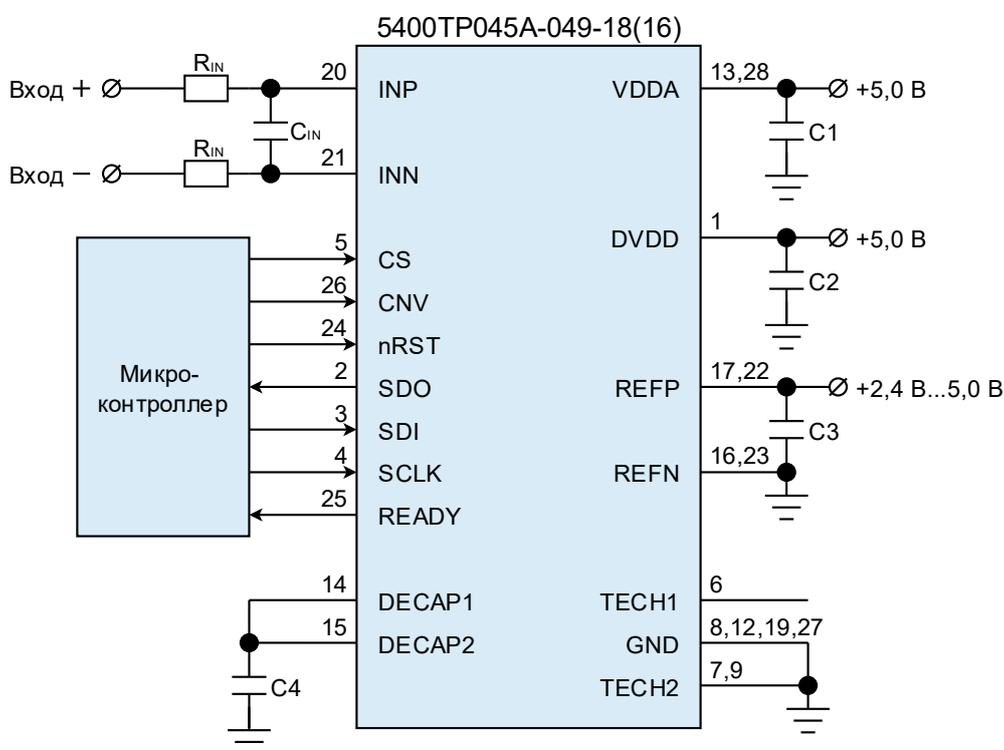


Рисунок 10. Рекомендуемая схема применения

Примечания:

Если вывод nRST (24) не используется, необходимо его подключить к выводу DVDD (1).

Если вывод READY (25) не используется, необходимо его оставить в обрыве.

Встроенный регулятор напряжения предназначен для формирования внутреннего питания, нагрузка выводов DECAP1 (14) и DECAP2 (15) недопустима.

Для микросхемы 5400TP045B-049-18(16) схема применения аналогична относительно выводов микросхемы.

Описание функционирования микросхемы

Микросхема 5400TP045A(B)-049-18(16) поддерживает три функциональных состояния: RST, ACQ и CNV. Состояние микросхемы определяется состоянием управляющих сигналов CNV и nRST.

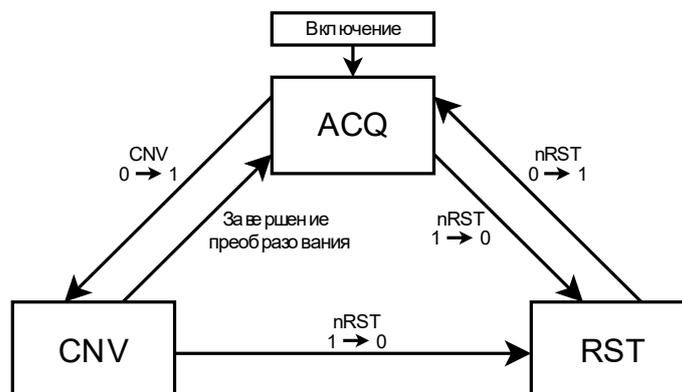


Рисунок 11. Диаграмма состояний АЦП

RST (Reset)

Состояние RST предназначено для инициализации и сброса всех регистров (IDR и ODR) в начальное состояние (00000h).

Для перехода в состояние RST необходимо установить сигнал nRST в лог. «0» и удерживает его в течение t_{WL_RST} (Таблица 5).

Для выхода из состояния RST необходимо перевести сигнал nRST в лог. «1», при этом сигналы CNV и SCLK необходимо удерживать в лог. «0», а сигнал CS – в лог. «1». Время выхода из состояния RST в ACQ составляет t_{D_RST} (Таблица 5).

Для работы АЦП в состоянии ACQ или CNV, сигнал nRST должен быть в лог. «1». Когда сигнал nRST находится в лог. «1», переключение сигнала CNV определяет функциональное состояние микросхемы.

ACQ (Acquisition)

Состояние ACQ используется для выборки аналогового входного сигнала.

Микросхема переходит в состояние ACQ при включении питания, после выхода из режима Shutdown, после асинхронного сброса и в конце каждого преобразования.

Срез сигнала nRST переводит микросхему из состояния ACQ в состояние RST. Фронт сигнала CNV переводит микросхему из состояния ACQ в состояние CNV.

CNV (Conversion)

Состояние CNV – преобразование аналогового входного сигнала.

Фронт сигнала CNV переводит микросхему из состояния выборки ACQ в состояние преобразования CNV. Процесс преобразования использует внутреннее тактирование. Микросхема игнорирует любые дальнейшие переключения сигнала CNV до завершения текущего преобразования, которое занимает время t_{CNV} (Таблица 5). После преобразования микросхема возвращается в состояние ACQ. Время цикла преобразования определяется уравнением: $t_{CYCLE} = t_{CNV} + t_{ACQ}$.

По завершению процедуры преобразования на выводе READY формируется лог. «1», данные готовы для считывания. Запуск новой операции преобразования возможен только после фронта сигнала READY. Если сигнал READY не отслеживается, то запуск новой операции преобразования возможен через ~5,4 мкс.

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-049Д16

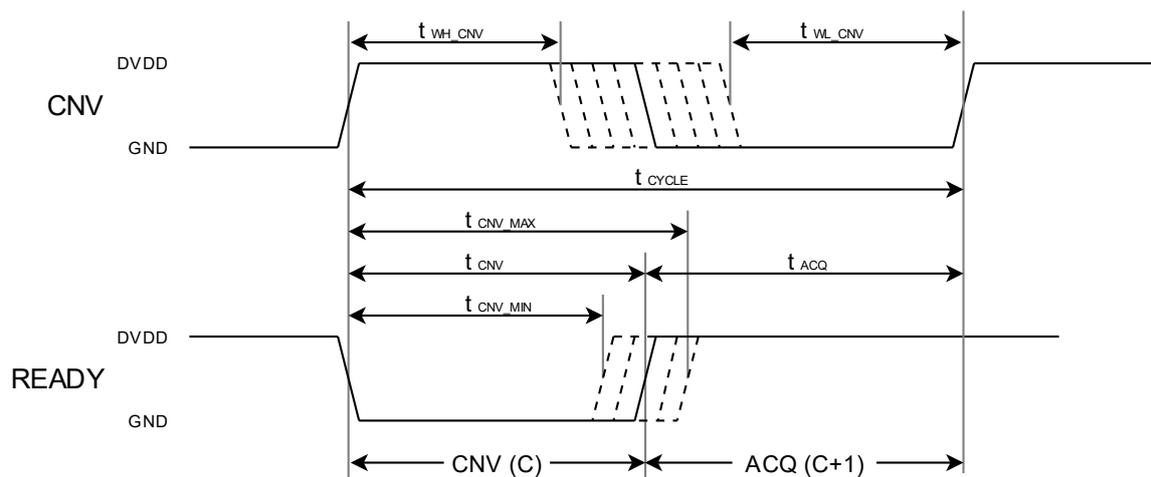


Рисунок 12. Временная диаграмма цикла преобразования

Таблица 5. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Цикл преобразования			
Длительность CNV высокий уровень t_{WH_CNV} , нс	50		
Длительность CNV низкий уровень t_{WL_CNV} , нс	50		
Период цикла преобразования t_{CYCLE} , мкс	4,8		5,4
Время преобразования t_{CNV} , мкс	4,5		5,1
Время выборки t_{ACQ} , нс	300		
Асинхронный сброс			
Длительность импульса nRST низкий уровень t_{WL_RST} , нс	100		
Время выхода из состояния RST в ACQ t_{D_RST} , мс			1,0

Передача данных

Управление АЦП осуществляется по SPI интерфейсу, режим работы: slave, MSB first, CPOL = 0, CPHA = 0.

Кадр передачи данных ограничивается низким уровнем сигнала CS. Инициировать передачу данных возможно в любое время независимо от состояния сигнала CNV, однако данные, считанные во время такой передачи, являются функцией относительной синхронизации между сигналами CNV и CS.

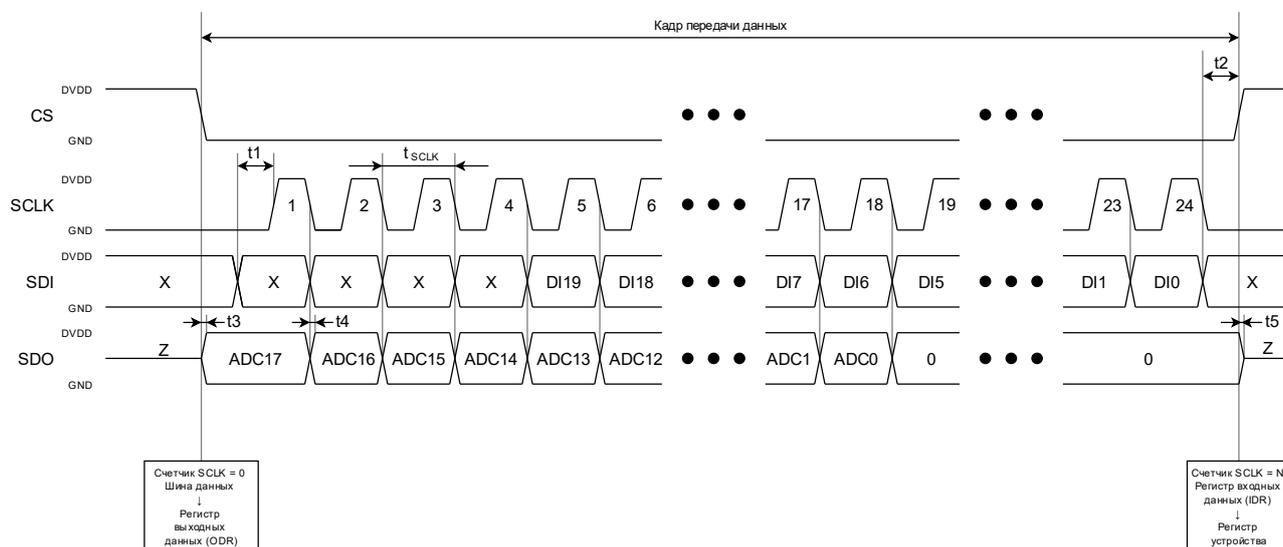


Рисунок 13. Кадр передачи данных

Таблица 6. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период тактового сигнала (t_{SCLK}), нс	100		
Коэффициент заполнения тактового сигнала, %	40	50	60
Время t_1 , нс	$t_{SCLK} / 2$		
Время задержки между последним срезом сигнала SCLK и фронтом сигнала CS t_2 , нс	10		
Время задержки между срезом сигнала CS и готовности данных на выводе SDO t_3 , нс			20
Время задержки между срезом сигнала SCLK и готовности данных на выводе SDO t_4 , нс			20
Время задержки между фронтом сигнала CS и переходом вывода SDO в состояние «Hi-Z» t_5 , нс			20

Описание кадра передачи данных:

1. Инициирование кадра передачи, срез сигнала CS:

– внутренний счетчик SCLK сбрасывается в 0;

– микросхема берет на себя управление шиной данных, 20-битное содержимое преобразованных данных загружаются в 20-битный регистр выходных данных ODR (output data register);

– 20-битный регистр входных данных IDR (input data register) сбрасывается на 00000h, что соответствует команде NOP (Таблица 7).

2. Передача данных:

– на каждом фронте SCLK внутренний счетчик SCLK увеличивается на 1, и бит данных, полученный на выводе SDI, сдвигается в регистр IDR;

– на каждом срезе SCLK данные из регистра ODR сдвигаются на вывод SDO.

3. Завершение передачи данных, фронт сигнала CS:

– вывод SDO переводится в Hi-Z состояние;

– 20-битное содержимое IDR передается в регистр микросхемы для расшифровки команды.

Таблица 7. Доступные команды для записи

Название команды	Код (DI19...DI0)	Описание
NOP	00000h	Пустая команда, запуск преобразования
SHD_en	60000h	Переход в режим «Shutdown»
SHD_dis ⁽¹⁾	40000h	Выход из режима «Shutdown»
Примечание: 1) Время выхода из режима «Shutdown» ~20 мкс		

В конце кадра передачи данных:

- Если значение счетчика SCLK < 20, то регистр входных данных IDR захватывает менее 20 битов из SDI. В этом случае микросхема обрабатывает кадр как *короткий командный кадр*. В конце короткого кадра регистр IDR не обновляется, и микросхема обрабатывает кадр как команду отсутствия операции (NOP).

- Если счетчик SCLK = 20, то IDR захватывает ровно 20 бит из SDI. В этом случае микросхема обрабатывает кадр как *оптимальный командный кадр*. В конце оптимального командного кадра микросхема декодирует 20-битное содержимое регистра IDR как допустимое командное слово.

- Если счетчик SCLK > 20, то IDR захватывает более 20 битов из SDI, однако только **последние 20 бит** сохраняются. В этом случае микросхема обрабатывает кадр как *длинный командный кадр*. В конце длинного командного кадра микросхема обрабатывает 20-битное содержимое регистра IDR как допустимое командное слово. Ограничений на максимальное количество тактовых импульсов в рамках любого кадра передачи данных нет. Однако, необходимо убедиться, что **младшие 20 бит** перед фронтом CS, представляют собой нужную команду.

Временная диаграмма *длинного командного кадра* приведена выше (Рисунок 13).

В *коротком командном кадре* команды операции записи в устройство становятся недействительными, однако биты выходных данных, переданные во время короткого кадра – действительные.

Поэтому можно использовать *короткий командный кадр* для считывания только необходимого количества старших битов из 20-битного слова.

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-049Д16

Взаимодействие циклов преобразования и кадров передачи данных

Контроллер управляет устройством с желаемой пропускной способностью, чередуя циклы преобразования и кадры передачи данных.

Период цикла преобразования t_{CYCLE} (Таблица 9) представляет собой разницу во времени между двумя последовательными фронтами сигнала CNV.

На рисунке ниже показаны три цикла преобразования: C, C+1 и C+2 (Рисунок 14). Преобразование C инициируется передним фронтом CNV в момент времени $t = 0$, результат преобразования становится доступен для передачи в момент времени t_{CNV} . Однако, результат преобразования загружается в выходной регистр ODR для считывания только при срезе сигнала CS. Для корректного считывания результатов преобразования C срез CS должен быть установлен до завершения преобразования C+1 (т.е. по времени от t_{CNV} до $t_{CYCLE} + t_{CNV}$).

Для достижения номинальных рабочих характеристик микросхемы необходимо исключить переключение цифровых сигналов в течение времени тихой выборки t_{QT_ACQ} (Таблица 9) и времени апертурного молчания t_{D_CNVCAP} (Таблица 9).

Любой шум во время апертурного молчания (t_{D_CNVCAP}) может отрицательно повлиять на результат текущего преобразования, любой шум во время тихой выборки (t_{QT_ACQ}) может отрицательно повлиять на результат последующего преобразования.

Поэтому в микросхеме выделено 2 временные зоны для передачи данных.

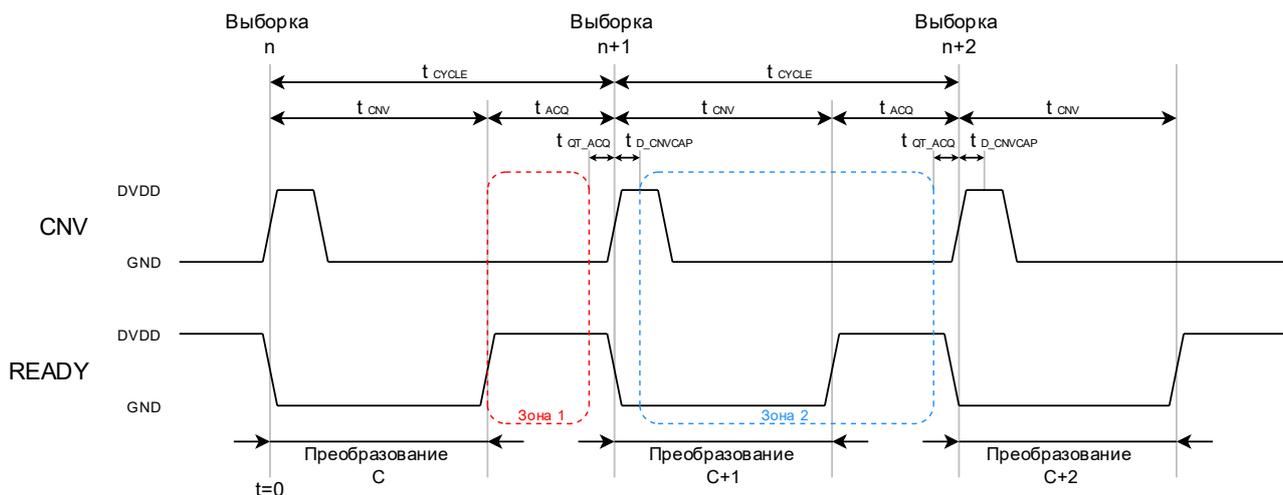


Рисунок 14. Зоны передачи данных

Таблица 8. Время зон передачи данных

Зона	Время начала	Время завершения
Зона 1 для преобразования C	t_{CNV}	$t_{CYCLE} - t_{QT_ACQ}$
Зона 2 для преобразования C	$t_{CYCLE} + t_{D_CNVCAP}$	$t_{CYCLE} + t_{CYCLE} - t_{QT_ACQ}$

Таблица 9. Справочные данные к временным диаграммам (Рисунок 14 – Рисунок 16)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период цикла преобразования t_{CYCLE} , мкс	4,8		5,4
Время преобразования t_{CNV} , мкс	4,5		5,1
Время выборки t_{ACQ} , нс	300		
Тихая выборка (время без переключений до выборки) t_{QT_ACQ} , нс	50		
Апертурное молчание (время без переключений после выборки) t_{D_CNVCAP} , нс	50		
Напряжение высокого уровня входных цифровых сигналов (CNV, CS), В	DVDD -0,5	DVDD	
Напряжение низкого уровня входных цифровых сигналов (CNV, CS), В		0	0,5
Напряжение высокого уровня выходных цифровых сигналов (READY, SDO), В	DVDD-0,4	DVDD	
Напряжение низкого уровня выходных цифровых сигналов (READY, SDO), В		0	0,5

Время отклика АЦП (t_{RESP_ZONE1} и t_{RESP_ZONE2}) – разница во времени между началом преобразования C и получением данных преобразования C . Время отклика (t_{RESP_ZONE1} и t_{RESP_ZONE2}) включает время преобразования (t_{CNV}) и время передачи данных (t_{READ_ZONE1} и t_{READ_ZONE2}) и, таким образом, зависит от выбранной зоны передачи данных.

Рисунки ниже показывают чередование трех циклов преобразования (C , $C+1$ и $C+2$) с тремя кадрами передачи данных (F , $F+1$ и $F+2$) в зонах 1 и 2.

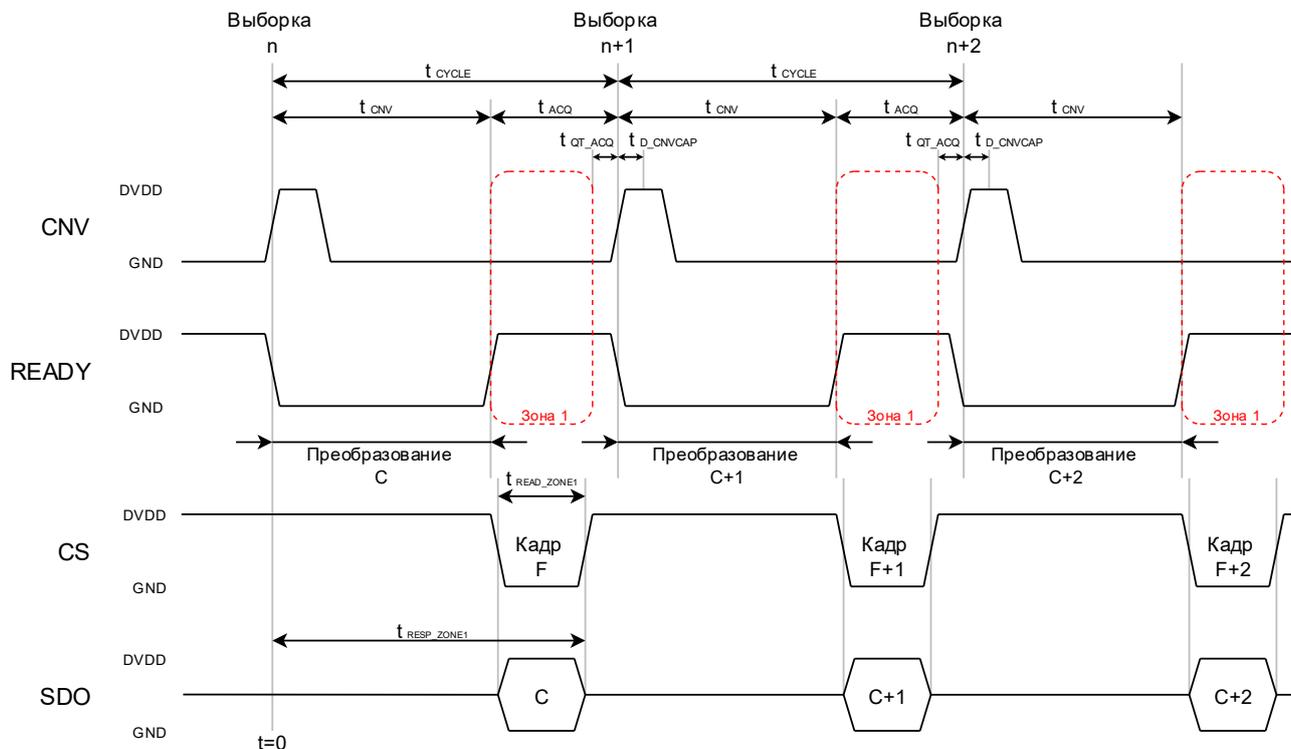


Рисунок 15. Временная диаграмма передачи данных в зоне 1

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-049Д16

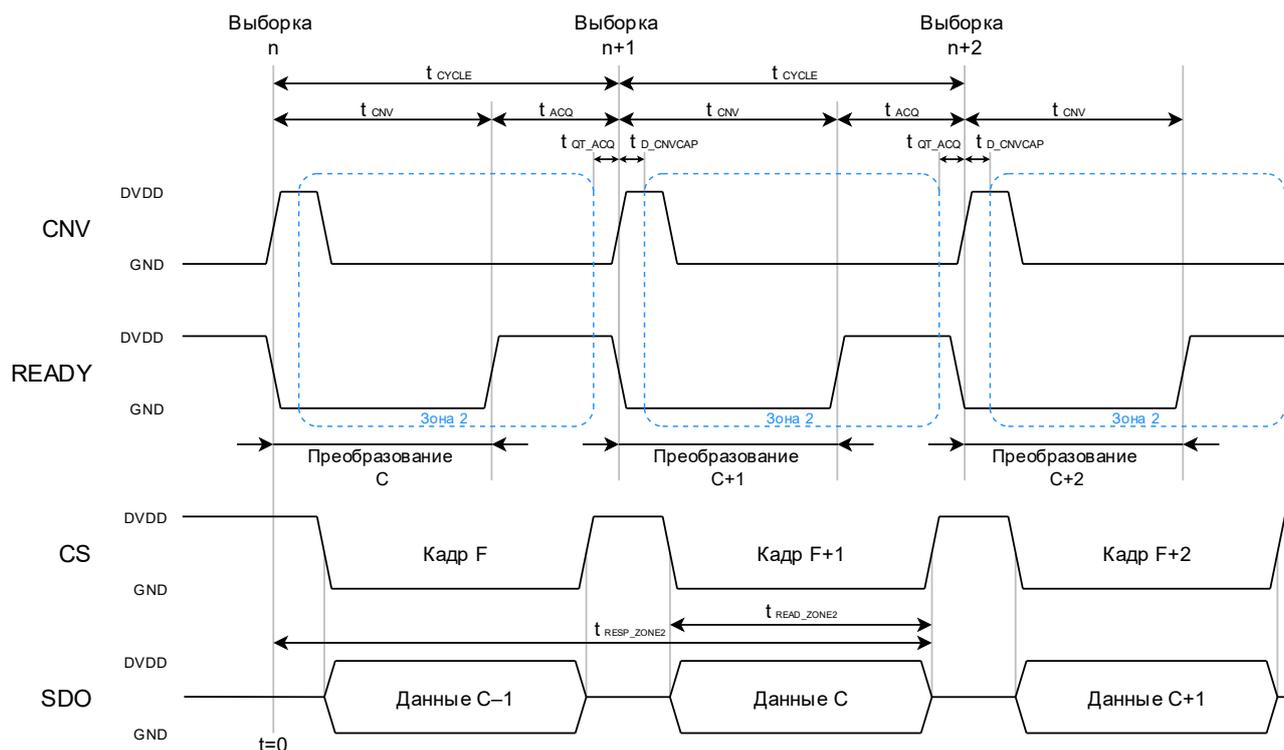


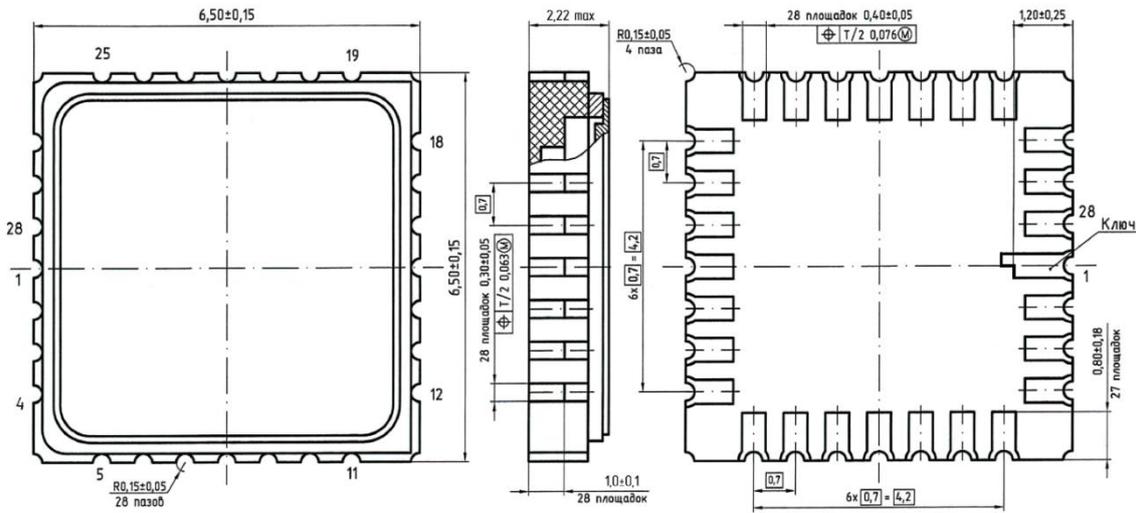
Рисунок 16. Временная диаграмма передачи данных в зоне 2

Выходные данные представлены в прямом двоичном коде со смещением.

Таблица 10. Формат выходных данных

Входное напряжение ($V_{\text{INP}} - V_{\text{INN}}$)	Выходной код
$>+V_{\text{REF}}$	11 1111 1111 1111 1111
$+V_{\text{REF}}$	11 1111 1111 1111 1111
0	10 0000 0000 0000 0000
$-V_{\text{REF}}$	00 0000 0000 0000 0000
$<-V_{\text{REF}}$	00 0000 0000 0000 0000

Габаритный чертеж



1. * Размеры для справок.
2. Нумерация выводных площадок показана условно.

Рисунок 17. Габаритный чертеж корпуса МК 5123.28-1.01 (размеры в мм)

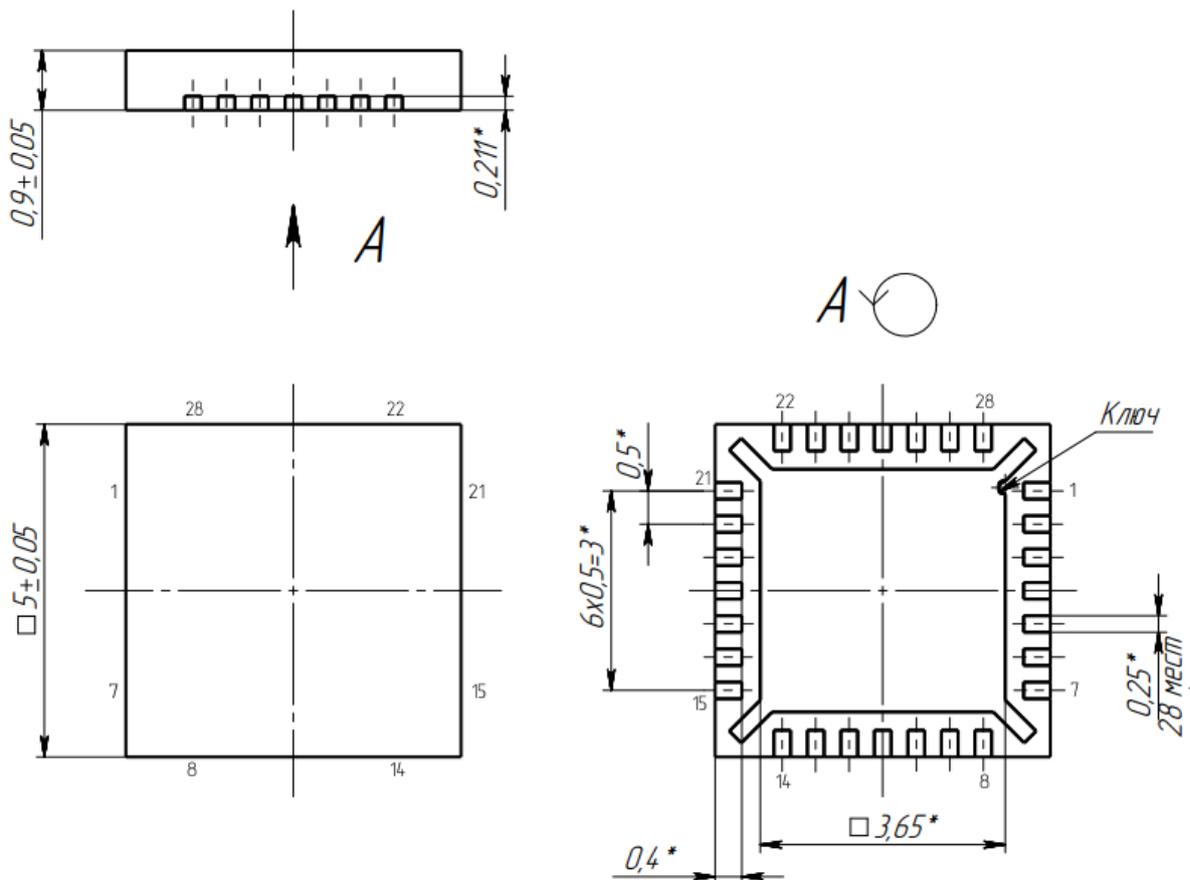


Рисунок 18. Габаритный чертеж корпуса 5102.28-1 К (размеры в мм)

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-049Д16

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
Категория качества «ВП»			
5400ТР045А-049-18 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.003-049Д16	Д049-18	МК 5123.28-1.01	-60°C ...+125°C
5400ТР045А-049-16 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.003-049Д16	Д049-16	МК 5123.28-1.01	-60°C ...+125°C
5400ТР045В-049-18 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.032-049Д16	Д049-18	5102.28-1 К	-60°C ...+85°C
5400ТР045В-049-16 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.032-049Д16	Д049-16	5102.28-1 К	-60°C ...+85°C
Категория качества «ОТК»			
К5400ТР045А-049-18 КФЦС.431000.001ТУ КФЦС.431260.001.01СП карта заказа КФЦС.431260.003.01-049Д16	Д049-18	МК 5123.28-1.01	-60°C ...+125°C
К5400ТР045А-049-16 КФЦС.431000.001ТУ КФЦС.431260.001.01СП карта заказа КФЦС.431260.003.01-049Д16	Д049-16	МК 5123.28-1.01	-60°C ...+125°C
К5400ТР045В-049-18 КФЦС.431000.001ТУ КФЦС.431260.001.01СП карта заказа КФЦС.431260.032.01-049Д16	Д049-18	5102.28-1 К	-60°C ...+85°C
К5400ТР045В-049-16 КФЦС.431000.001ТУ КФЦС.431260.001.01СП карта заказа КФЦС.431260.032.01-049Д16	Д049-16	5102.28-1 К	-60°C ...+85°C

Микросхемы категории качества «ВП» маркируются ромбом.

Микросхемы категории качества «ОТК» обозначается буквой «К» в зоне технологической маркировки (в правом верхнем углу).

