

Основные особенности

- 16 разрядов;
- DNL 2,0 МЗР;
- INL 13 МЗР;
- Диапазон выходного напряжения:
от $-2 \times V_{REFP}$ до 0 В;
от $-V_{REFP}$ до $+V_{REFP}$.
- Напряжение питания 5,0 В $\pm 5\%$;
- Напряжение питания периферийной части
от 2,5 В до 5,0 В;
- Ток потребления 1,5 мА;
- Последовательный интерфейс
входных данных;
- Температурный диапазон
от -60°C до $+125^\circ\text{C}$.

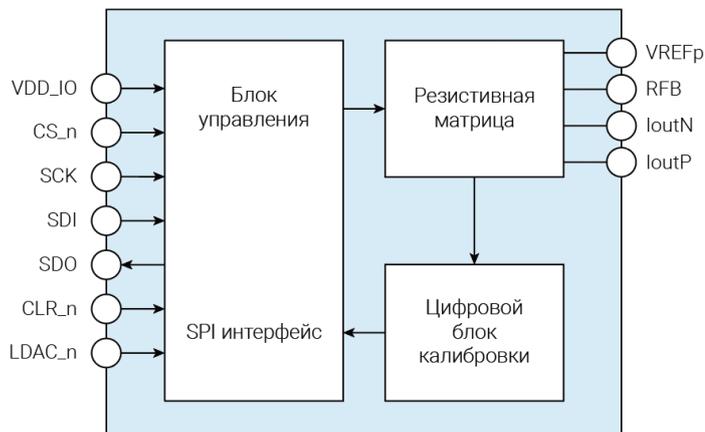


Рисунок 1. Структурная схема



Рисунок 2. Внешний вид
микросхемы 5400TP045A-022

ГГ – год выпуска
НН – неделя выпуска

Общее описание

Микросхема 5400TP045A-022 – 16-ти разрядный R-2R ЦАП с последовательным интерфейсом входных данных на основе 3-х сегментной резистивной матрицы. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP04 по технологии КНИ.

В микросхеме реализован универсальный 4-х проводной последовательный интерфейс совместимый со стандартом SPI. Микросхема содержит в себе цепь сброса по включению питания, которая обеспечивает установку выхода ЦАП в ноль и его сохранение до записи нового значения.

Микросхема 5400TP045A-022 – функциональный аналог AD5543 (Analog Devices).

Микросхема выполнена в 28-ми выводном металлокерамическом корпусе МК 5123.28-1.01.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от -60°C до $+125^{\circ}\text{C}$)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Разрядность, бит	16		
Дифференциальная нелинейность (DNL), МЗР	-4,0	$\pm 2,0$	4,0
Интегральная нелинейность (INL), МЗР	-17	± 13	17
Погрешность коэффициента преобразования, %	-0,7	$\pm 0,3$	0,7
Погрешность смещения нуля, МЗР	-12	$\pm 3,5$	12
Время установления выходного напряжения, мкс ⁽¹⁾		6,5	20
Ток потребления ($V_{DD5V} + V_{DD_IO}$), мА		1,5	2,2 ⁽³⁾ 3,4
Справочные данные			
Диапазон выходного напряжения, В			
однополярное включение	$-2 \times V_{REFp}$		0
биполярное включение	$-V_{REFp}$		$+V_{REFp}$
Напряжение высокого уровня выходных цифровых сигналов (SDO), В	$V_{DD_IO} - 0,4^{(2)}$	V_{DD_IO}	
Напряжение низкого уровня выходных цифровых сигналов (SDO), В		0	0,5
Примечание:			
1) Параметр определяется внешними операционными усилителями, в рамках приемо-сдаточных испытаний применяется LT1468			
2) Не менее 2,25 В			
3) норма на параметр при $+25^{\circ}\text{C}$			

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 2000 В по модели человеческого тела. Требуется мер предосторожности.

Режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания (VDD5V), В	4,75	5,25	-0,3	5,35
Напряжение питания периферийной части (VDD_IO), В	2,25	5,25	-0,1	5,35
Диапазон входного опорного напряжения (VREFp), В ⁽³⁾	0	5,25	-0,1	5,35
Напряжение низкого уровня входных цифровых сигналов (CS_n, SCK, SDI, CLR_n, LDAC_n), В	-0,1	VDD_IOx 0,3 ⁽¹⁾	-0,3	VDD_IO+ 0,5 ⁽²⁾
Напряжение высокого уровня входных цифровых сигналов (CS_n, SCK, SDI, CLR_n, LDAC_n), В	VDD_IOx 0,7 ⁽⁴⁾	VDD_IO+ 0,1 ⁽¹⁾	-0,3	VDD_IO+ 0,5 ⁽²⁾
Температура эксплуатации, °С	-60	+125	-60	+150
Примечание: 1) Не более 5,25 В 2) Не более 5,35 В 3) Входное опорное напряжение выбирается исходя из используемых операционных усилителей 4) Не менее 2,25 В				

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Тип вывода	Наименование вывода	Назначение вывода
1	DI	SDI	Вход последовательного интерфейса
2	DI	CS_n	Вход сигнала синхронизации последовательного интерфейса (активный уровень – лог. «0»)
3	DI	SCK	Вход тактового сигнала последовательного интерфейса
4	DI	CLR_n	Асинхронный сигнал сброса (активный уровень – лог. «0»). Обнуление внутренних регистров, установка выхода в нулевой код.
5	PWR	VDD_IO	Вывод питания периферийной части
6, 10-13, 15, 17- 20, 28	–	Tech	Технологический вывод (подключить к GND)
7	PWR	VDD5V	Вывод положительного напряжения питания
8, 22	–	NC	Вывод не используется (не подключать)
9	AI	VREFp	Вывод опорного напряжения ЦАП. Входной импеданс ≈ 1000 Ом.
14, 16, 25	PWR	GND	Общий вывод
21	AO	IoutN	Токовый выход ЦАП
23	AO	RFB	Выход резистора обратной связи. Выходной ток ЦАП протекает от IoutN к RFB. Входной импеданс ≈ 2000 Ом.
24	AO	IoutP	Комплементарный выход ЦАП
26	DI	LDAC_n	Вход асинхронного обновления ЦАП (активный уровень – лог. «0»). Обновление выхода ЦАП происходит по срезу LDAC_n, либо по окончании передачи через последовательный интерфейс, если LDAC_n удерживается в лог. «0».
27	DO	SDO	Выход последовательного интерфейса
Примечание: AI – аналоговый вход AO – аналоговый выход DI – цифровой вход DO – цифровой выход PWR – вывод напряжения питания			

Эквивалентные схемы

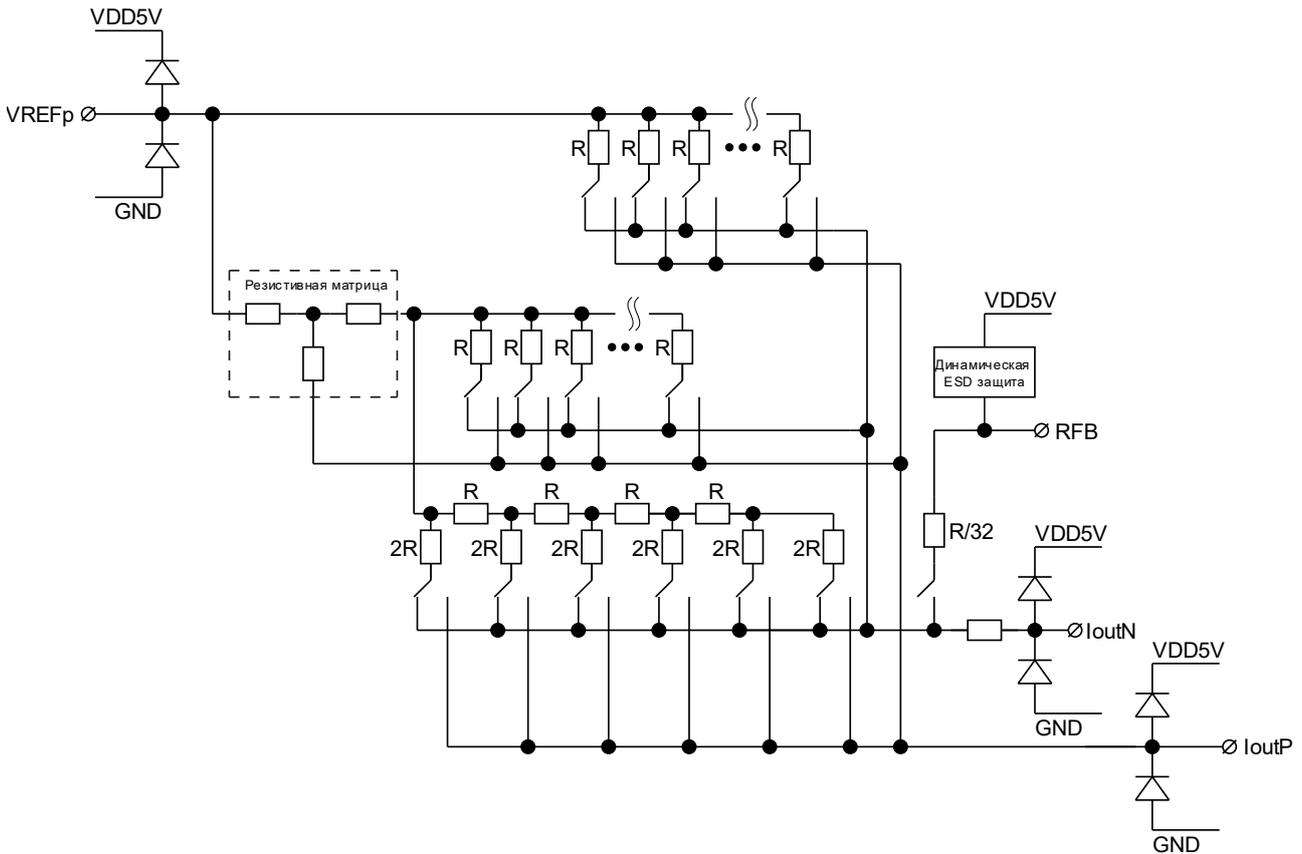
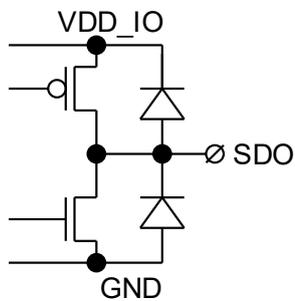
Рисунок 3. Структура 3-х сегментной резистивной матрицы ($R \approx 71 \text{ кОм}$)

Рисунок 4. Выход последовательного интерфейса

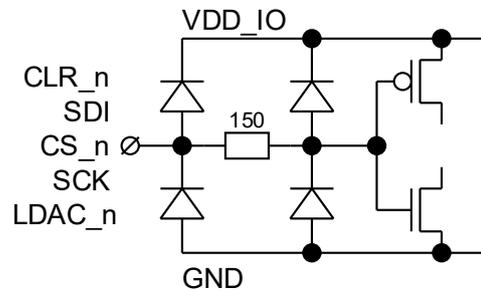


Рисунок 5. Цифровые входы сигналов управления

Временные диаграммы

Взаимодействие с микросхемой осуществляется через последовательный SPI интерфейс, режим работы: slave, MSB first, CPOL = 0, CPHA = 1.

Выход SDO настроен так, что в ходе сеанса передачи он выдает предыдущую полученную посылку без изменений.

Последовательный интерфейс поддерживает два вида посылок:

16-ти битная посылка (Рисунок 6)

D15...D0 – 16-битный код ЦАП (старший разряд первый)

24-ти битная посылка (Рисунок 7)

D23...D8 – 16-битный код ЦАП (старший разряд первый)

D7...D0 – команда на выполнение

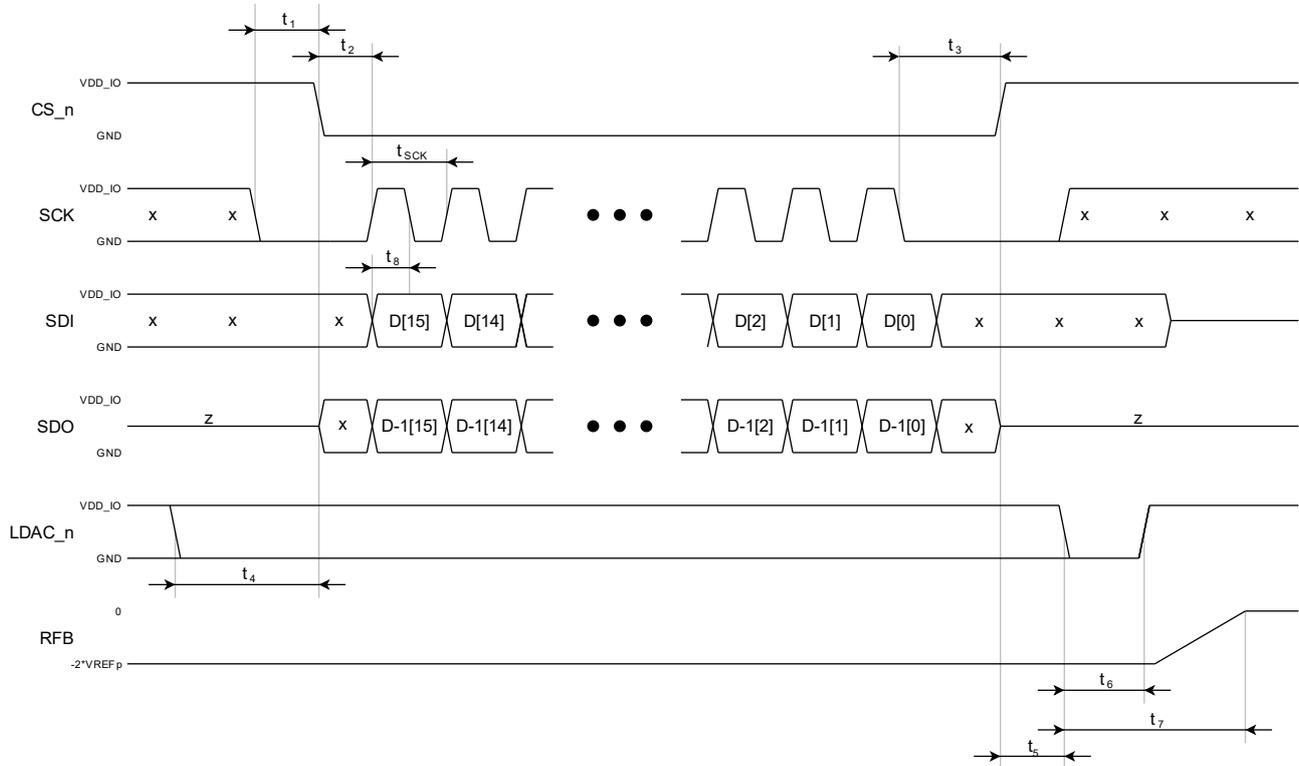


Рисунок 6. Временная диаграмма работы ЦАП 16 бит

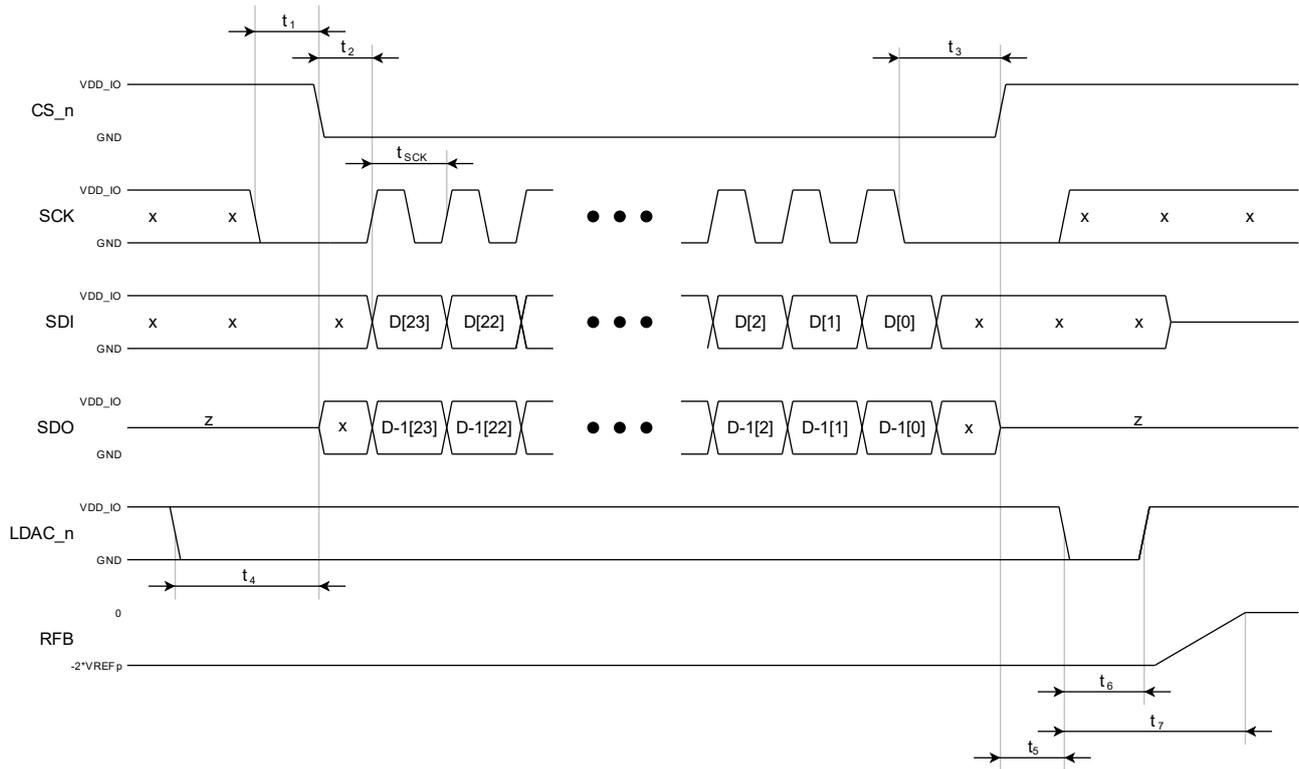


Рисунок 7. Временная диаграмма работы ЦАП 24 бит

Таблица 4. Справочные данные для временных диаграмм (Рисунок 6, Рисунок 7)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период тактового сигнала (t_{sck}), нс	100		
Коэффициент заполнения тактового сигнала, %	40	50	60
Время от спада SCK до спада CS_n (t_1), нс	20		
Время от спада CS_n до первого фронта SCK (t_2), нс	15		
Время от последнего спада SCK до фронта CS_n (t_3), нс	20		
Время от спада LDAC_n до спада CS_n (t_4), нс	10		
Время от фронта CS_n до спада LDAC_n (t_5), нс	20		
Время от спада LDAC_n до фронта LDAC_n (t_6), нс	100		
Время от спада LDAC_n до установления нового выходного уровня ЦАП (t_7), нс	15		20
Время удержания SDI до спада SCK (t_8), нс	15		

Вывод CLR_n: асинхронный сигнал сброса (активный уровень – лог. «0»). Сброс происходит по срезу сигнала CLR_n. При включении питания происходит обнуление внутренних регистров и установка выходного напряжения, соответствующего нулевому коду.

Вывод LDAC_n: вход асинхронного обновления ЦАП (активный уровень – лог. «0»). Обновление выхода ЦАП происходит по срезу сигнала LDAC_n. При удержании сигнала LDAC_n в состоянии лог. «0» обновление выхода ЦАП происходит по окончании передачи через последовательный интерфейс.

Таблица 5. Доступные команды D7...D0

Название команды	Код	Описание
LD_DAC	8'h00	Команда на запись нового кода ЦАП во внутренний регистр. Новый код защелкивается по фронту CS_n по истечению времени t5 (Рисунок 6, Рисунок 7) и доступен для защелкивания в регистр ЦАП через сигнал LDAC_n. Примечание: при получении через последовательный интерфейс посылки из 16 бит автоматически подразумевается эта команда на запись во внутренний регистр нового кода.

Типовые характеристики

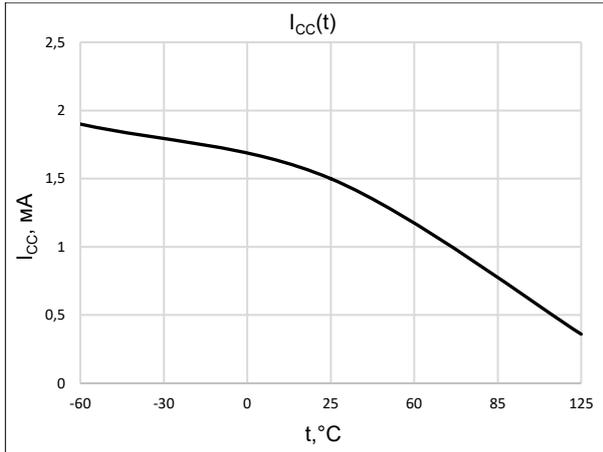


Рисунок 8. Зависимость тока потребления (VDD5V + VDD_IO) от температуры

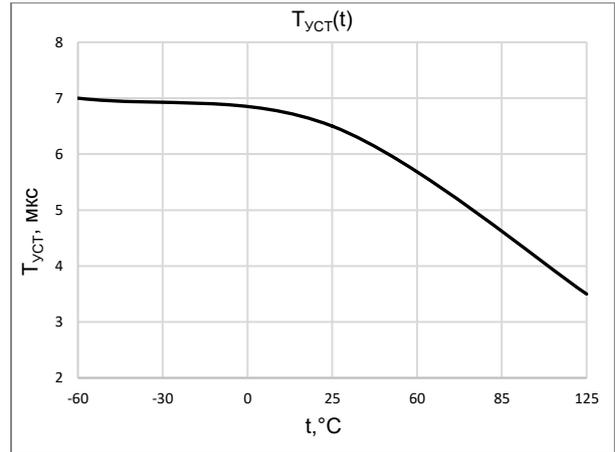


Рисунок 9. Зависимость времени установления выходного сигнала от температуры

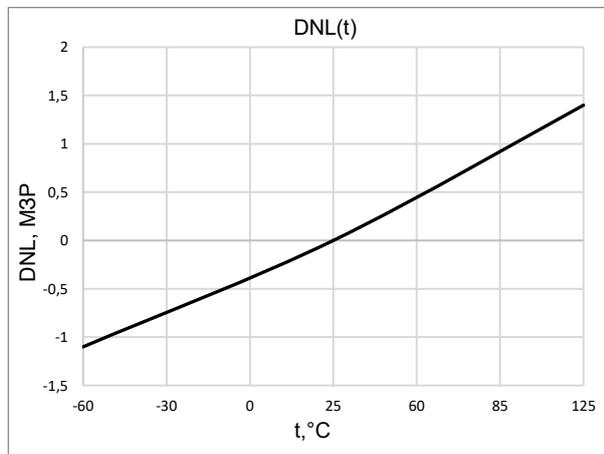


Рисунок 10. Зависимость дифференциальной нелинейности от температуры

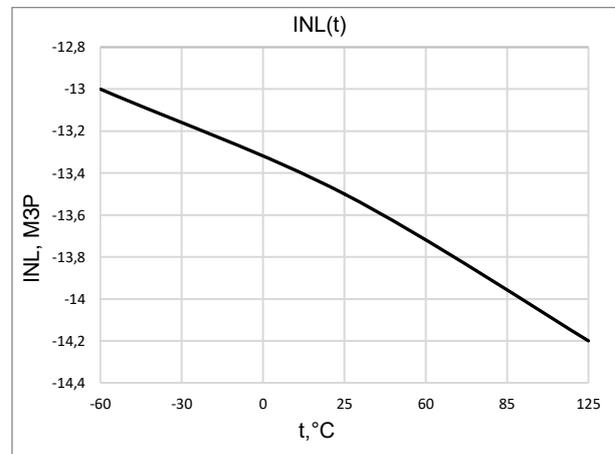


Рисунок 11. Зависимость интегральной нелинейности от температуры

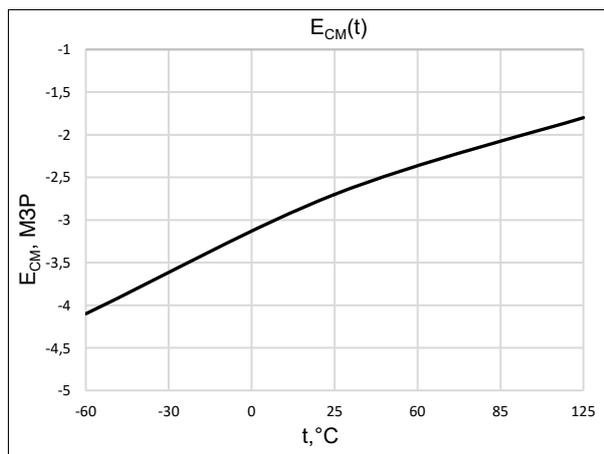


Рисунок 12. Зависимость погрешности смещения нуля от температуры

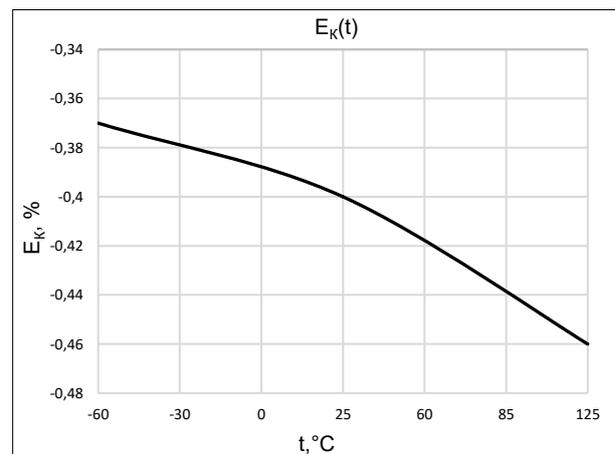


Рисунок 13. Зависимость погрешности коэффициента преобразования от температуры

Рекомендуемая схема применения

Однополярный режим

Таблица 6. Таблица внешних компонентов

Компонент	Номинал/Тип
C1, C2	100 нФ
C3	2,2 мкФ
C4	30 пФ
ОУ	LT1001, LT1097, LT1112, LT1468, OP2177

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

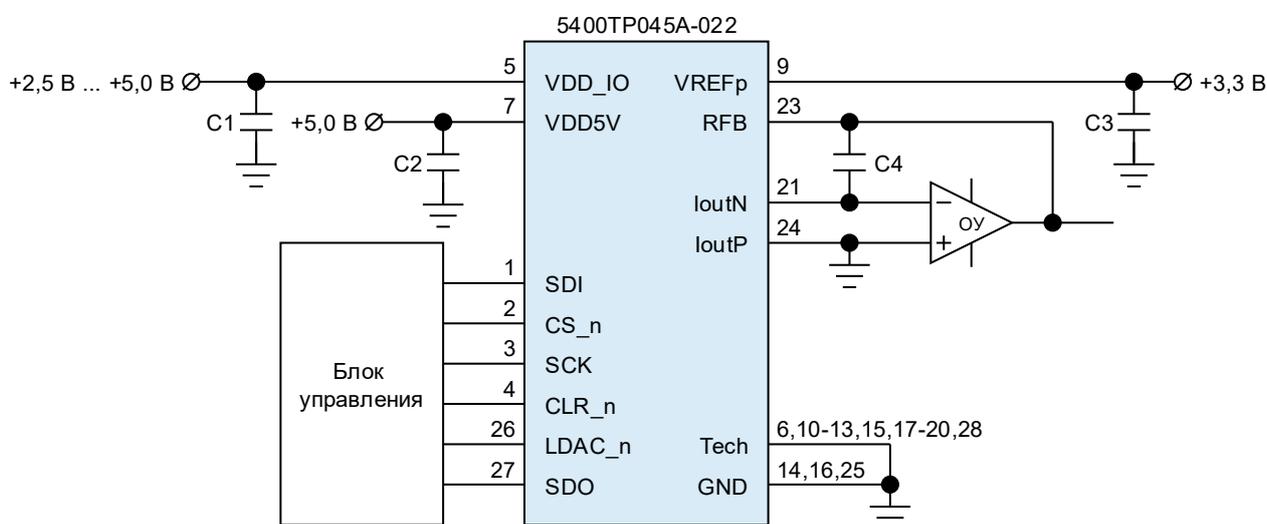


Рисунок 14. Рекомендуемая схема применения при использовании одного усилителя

Выходное напряжение определяется по формуле:

$$V_{OUT} = -\left(1 - \frac{CODE}{2^{16}}\right) * 2V_{REFp}$$

CODE – входной код ЦАП

VREFp – опорное напряжение

Диапазон выходного напряжения от $-2 \times V_{REFp}$ до 0 В.

Таблица 7. Формат выходных данных в однополярном режиме (Рисунок 14)

Входной код	Выходное напряжение
0000 0000 0000 0000	$-2 \times V_{REFp}$
1111 1111 1111 1111	0

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-022Д16

Биполярный режим

Таблица 8. Таблица внешних компонентов

Компонент	Номинал/Тип
C1, C2	100 нФ
C3	2,2 мкФ
C4	30 пФ
R1, R2, R3	20 кОм
OY1, OY2	LT1001, LT1097, LT1112, LT1468, OP2177

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

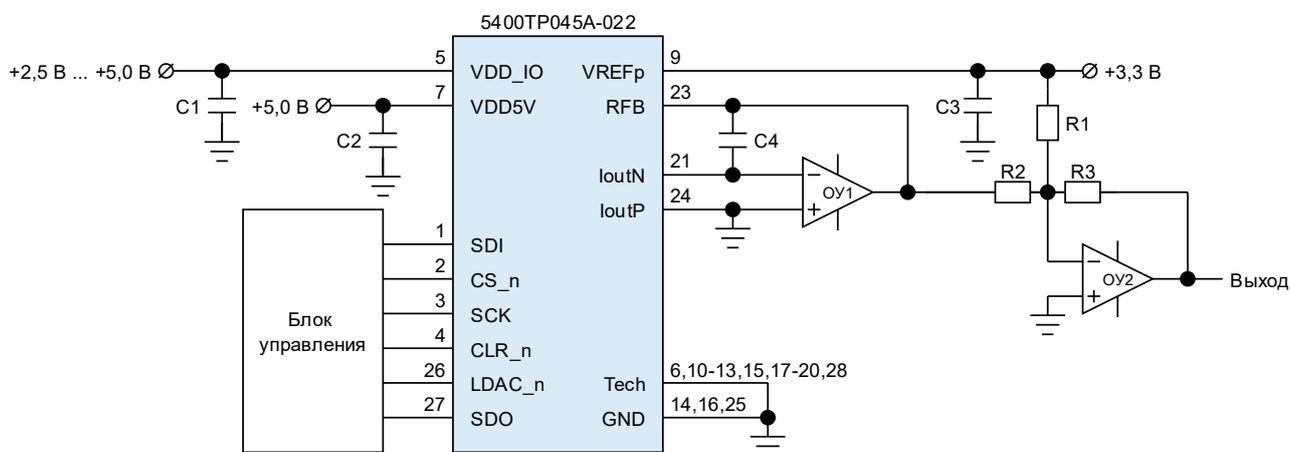


Рисунок 15. Рекомендуемая схема применения при использовании двух усилителей

Выходное напряжение определяется по формуле:

$$V_{OUT} = \frac{R_3}{R_2} * \left(1 - \frac{CODE}{2^{16}}\right) * 2V_{REFp} - \frac{R_3}{R_1} V_{REFp}$$

CODE – входной код ЦАП

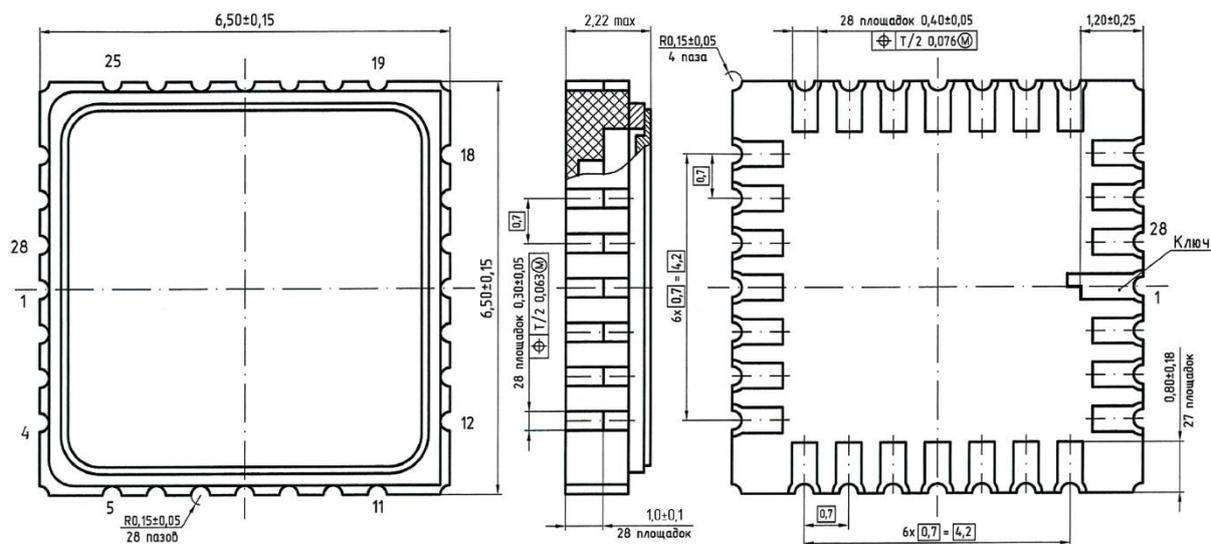
VREFp – опорное напряжение

Диапазон выходного напряжения от $-V_{REFp}$ до $+V_{REFp}$.

Таблица 9. Формат выходных данных в биполярном режиме (Рисунок 15)

Входной код	Выходное напряжение
0000 0000 0000 0000	$-V_{REFp}$
1111 1111 1111 1111	$+V_{REFp}$

Габаритный чертеж



1. * Размеры для справок.
2. Нумерация выводных площадок показана условно.

Рисунок 16. Габаритный чертеж корпуса МК 5123.28-1.01 (размеры в мм)

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
Категория качества «ВП»			
5400TP045A-022 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.003-022Д16	045A-022	МК 5123.28-1.01	-60°C ... +125°C
Категория качества «ОТК»			
K5400TP045A-022 КФЦС.431000.001ТУ КФЦС.431260.001.01СП карта заказа КФЦС.431260.003.01-022Д16	K045A-022	МК 5123.28-1.01	-60°C...+125°C

Микросхемы категории качества «ВП» маркируются ромбом.

Микросхемы категории качества «ОТК» маркируются буквой «К».

