

Основные особенности

- Напряжение питания ± 15 В;
- 16-ти канальный АЦП;
- 2-х канальный ЦАП;
- Разрядность АЦП/ЦАП 12 бит;
- Входной диапазон сигналов АЦП до ± 10 В;
- Выходное напряжение ЦАП:
 $\pm 2,5$ В;
 $\pm 5,0$ В;
 $\pm 7,5$ В;
 ± 10 В;
- Последовательный интерфейс;
- Встроенный RC-генератор;
- Встроенный ИОН;
- Функция усреднения результата преобразования АЦП;
- Технология изготовления КМОП КНИ;
- Температурный диапазон от -60 до $+125$ °С;
- Стойкость к СВВФ.

Блок схема

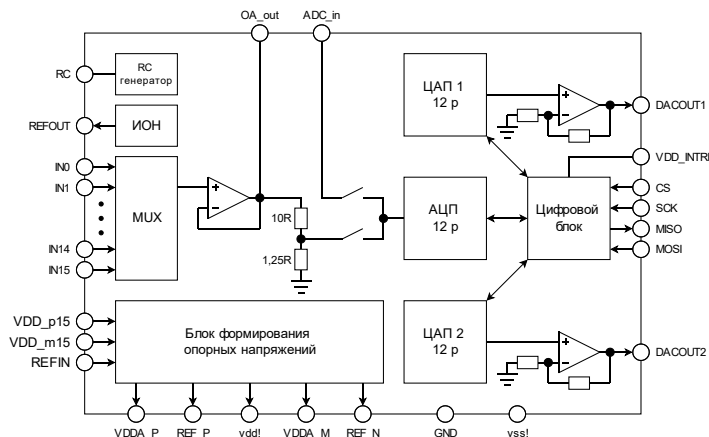


Рисунок 1. Структурная схема



Рисунок 2. Внешний вид микросхемы

ГГ – год выпуска
НН – неделя выпуска

Общее описание

Микросхема 5400TP075-001 является универсальной ИМС аналого-цифрового и цифро-аналогового преобразования с последовательным интерфейсом управления. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP075 по технологии КНИ.

В состав микросхемы входит модуль АЦП (16-ти канальный мультиплексор, буферный ОУ, 12-ти разрядный АЦП), 2 модуля ЦАП (12-ти разрядный ЦАП, масштабирующий ОУ с коэффициентами усиления 2, 4, 6, 8), встроенный RC-генератор для тактирования микросхемы, ИОН и блок формирования опорных напряжений.

Диапазон входных сигналов для аналого-цифрового преобразования до ± 10 В. Диапазон выходных сигналов цифро-аналогового преобразования $\pm 2,5$ В; $\pm 5,0$ В; $\pm 7,5$ В; ± 10 В.

Микросхема предназначена для независимого или совместного использования многоканальных АЦП и ЦАП. Управление микросхемой осуществляется по 4-х проводному последовательному интерфейсу по стандарту SPI. Допустимый диапазон напряжения лог. «1» по выводам интерфейса от 1,8 до 5,0 В.

В микросхеме реализована функция усреднения результата преобразования путем неоднократного запуска АЦП заданное количество раз (16, 32, 64, 128, 256, 512, 1024).

Возможно использование как встроенного, так и внешнего опорного напряжения.

Микросхема поставляется в 48-ми выводном металлокерамическом корпусе 5142.48-А.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от – 60 до +125°C)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Разрядность АЦП, бит	12		
Частота выборок АЦП, кВыб/с		15 ¹⁾	20 ¹⁾
Дифференциальная нелинейность АЦП, МЗР	–0,99	0,6	1,5
Интегральная нелинейность АЦП, МЗР	–4,0	2,0	4,0
Напряжение входного сигнала (IN0...IN15), В	–10		10
Входное напряжение АЦП (ADC_in), В	–1,25		1,25
Напряжение высокого уровня выходных цифровых сигналов MISO, В	VDD_INTRF – 0,4	VDD_INTRF	
Напряжение низкого уровня выходных цифровых сигналов MISO, В		0	0,4
Разрядность ЦАП, бит	12		
Время установления выходного напряжения, мкс при диапазоне выходного напряжения ±2,5 В при диапазоне выходного напряжения ±10 В		3,0 ²⁾ 12 ²⁾	
Скорость нарастания выходного напряжения, В/мкс		1,5	
Дифференциальная нелинейность ЦАП, МЗР	–0,99	0,6	2,0
Интегральная нелинейность ЦАП, МЗР	–4,0	1,5	4,0
Диапазон выходного сигнала ЦАП, В при коэффициенте усиления 2 при коэффициенте усиления 4 при коэффициенте усиления 6 при коэффициенте усиления 8	–2,5 –5,0 –7,5 –10		2,5 5,0 7,5 10
Максимальный ток нагрузки выхода ЦАП (DACOUT1, DACOUT2), мА	5,0	15	25
Напряжение встроенного ИОН (REFOUT), В	0,95	1,0	1,05
Сопротивление канала мультиплексора, Ом	80	145	250
Напряжение высокого уровня входных цифровых сигналов (SCK, nCS, MOSI, CLK), В	VDD_INTRF – 0,4	VDD_INTRF	
Напряжение низкого уровня входных цифровых сигналов (SCK, nCS, MOSI, CLK), В		0	0,4
Напряжение положительного питания (VDD_p15), В	13,5	15	16,5
Напряжение отрицательного питания (VDD_m15), В	–16,5	–15	–13,5
Напряжение питания сигналов управления (VDD_INTRF), В	1,6		5,5
Ток потребления, мА		80	100
Примечание: 1) при единичном преобразовании без усреднения, тактовой частоте микросхемы $F_{CLK} = 4,0$ МГц, тактовой частоте последовательного интерфейса $F_{SCK} = 1,0$ МГц; 2) время переключения от минимального до максимального значения			

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение положительного питания VDD_p15, В	13,5	16,5	-0,3	17,5
Напряжение отрицательного питания VDD_m15, В	-16,5	-13,5	-17,5	0,3
Напряжение питания сигналов управления VDD_INTRF, В	1,6	5,5	-0,3	6,0
Напряжение входных цифровых сигналов (SCK, nCS, MOSI, CLK), В	0	VDD_INTRF	-0,3	6,0
Входное аналоговое напряжение (IN0...IN15), В	-10	10	-11	11
Входное напряжение АЦП (ADC_in), В	-1,25	1,25	-1,8	1,8
Напряжение опорного уровня (REFIN), В	0,95	1,05	0	3,6
Температура эксплуатации, °C	-60	+125	-60	+150

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Наименование вывода	Назначение вывода
1	IN1	Вход мультиплексора канал №1
2	IN2	Вход мультиплексора канал №2
3	IN3	Вход мультиплексора канал №3
4	IN4	Вход мультиплексора канал №4
5	IN5	Вход мультиплексора канал №5
6, 37	GND	Вывод отрицательного аналогового питания или общий
7	IN6	Вход мультиплексора канал №6
8	IN7	Вход мультиплексора канал №7
9	IN8	Вход мультиплексора канал №8
10	IN9	Вход мультиплексора канал №9
11	IN10	Вход мультиплексора канал №10
12	IN11	Вход мультиплексора канал №11
13	IN12	Вход мультиплексора канал №12
14	IN13	Вход мультиплексора канал №13
15	IN14	Вход мультиплексора канал №14
16	IN15	Вход мультиплексора канал №15

17	A5mem	Технологический вывод (бит №5 адреса памяти)
18	A4mem	Технологический вывод (бит №4 адреса памяти)
19	A3mem	Технологический вывод (бит №3 адреса памяти)
20	A2mem	Технологический вывод (бит №2 адреса памяти)
21	A1mem	Технологический вывод (бит №1 адреса памяти)
22	A0mem	Технологический вывод (бит №0 адреса памяти)
23	ENmem	Технологический вывод (вывод «разрешения» программирования)
24	STmem_CLK	Вход тактовой частоты (при отключенном RC-генераторе)
25	VDD_INTRF	Вывод положительного питания сигналов управления
26	RC	Вывод для подключения RC-цепи встроенного генератора
27	nCS	Вход «Chip Select» последовательного интерфейса
28	SCK	Вход тактовой частоты последовательного интерфейса
29	MOSI	Вход данных последовательного интерфейса
30	MISO	Выход данных последовательного интерфейса
31	vss!	Вывод отрицательного цифрового питания или общий
32	vdd!	Вывод положительного цифрового питания +1,8 В (выход встроенного регулятора напряжения) для подключения шунтирующего конденсатора
33	VDDA_M	Вывод отрицательного аналогового питания –1,8 В (выход встроенного регулятора напряжения) для подключения шунтирующего конденсатора
34	VDDA_P	Вывод положительного аналогового питания +1,8 В (выход встроенного регулятора напряжения) для подключения шунтирующего конденсатора
35	REF_P	Вывод верхнего опорного напряжения АЦП и ЦАП для подключения шунтирующего конденсатора
36	REF_N	Вывод нижнего опорного напряжения АЦП и ЦАП для подключения шунтирующего конденсатора
38	REFIN	Вход опорного напряжения
39	REFOUT	Выход встроенного опорного напряжения
40	Vdd_defP	Выход предварительного понижающего регулятора положительного питания для подключения шунтирующего конденсатора
41	VDD_p15	Вывод положительного аналогового питания +15 В
42	VDD_m15	Вывод отрицательного аналогового питания –15 В
43	VDD_MEM!	Выход предварительного понижающего регулятора отрицательного питания для подключения шунтирующего конденсатора
44	DACOUT1	Выход ЦАП 1
45	DACOUT2	Выход ЦАП 2
46	ADC_in	Вход АЦП
47	OA_out	Выход ОУ (буфер мультиплексора)
48	IN0	Вход мультиплексора канал №0

Эквивалентные схемы

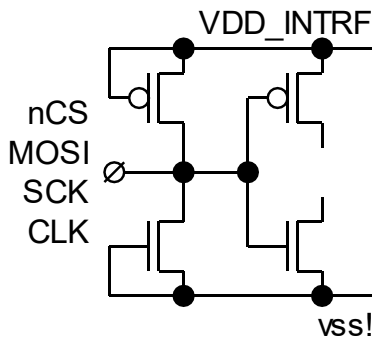


Рисунок 3. Цифровой вход nCS, MOSI, SCK, CLK

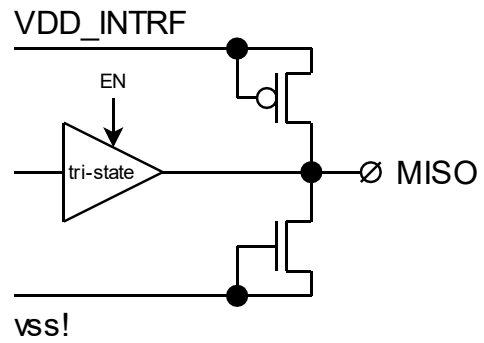


Рисунок 4. Цифровой выход MISO

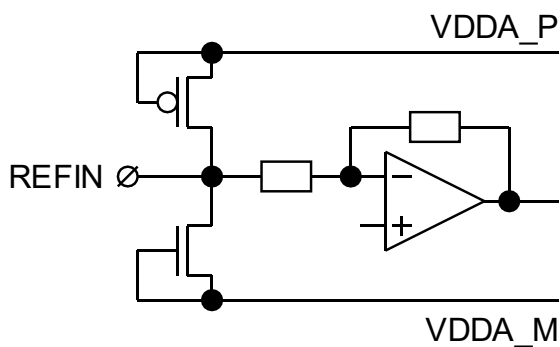


Рисунок 5. Вход опорного напряжения REFIN

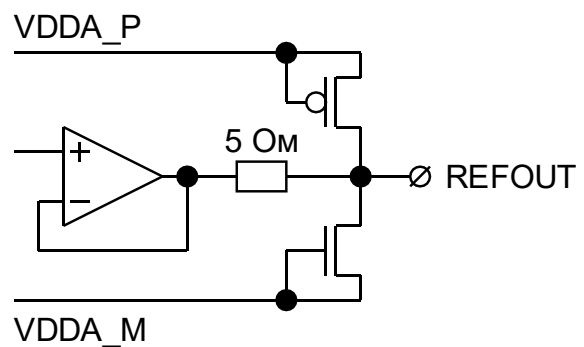


Рисунок 6. Выход внутреннего опорного напряжения REFOUT

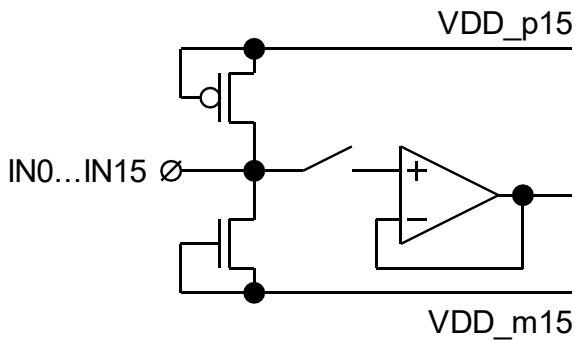


Рисунок 7. Вход мультиплектора IN0...IN15

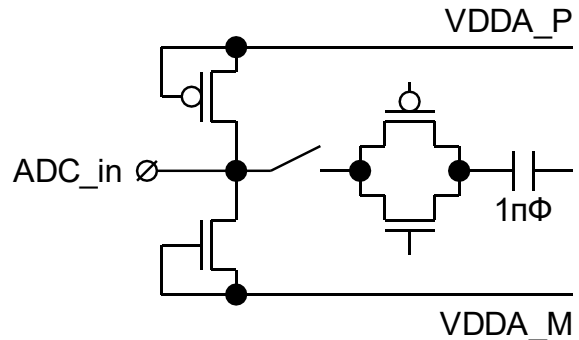


Рисунок 8. Вход АЦП ADC_in

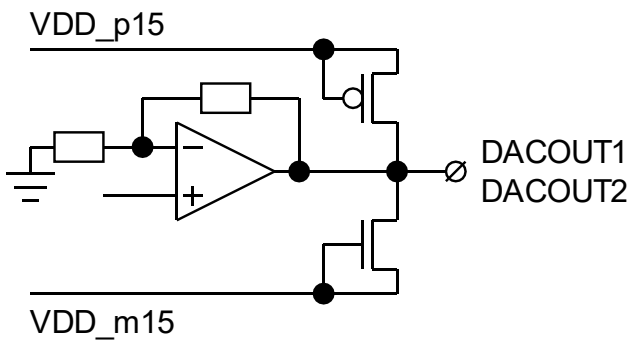


Рисунок 9. Выход ЦАП DACOUT1, DACOUT2

Временные диаграммы

Обращение к микросхеме для записи команды или для чтения результатов происходит с помощью последовательного интерфейса с длиной посылки 16 бит.

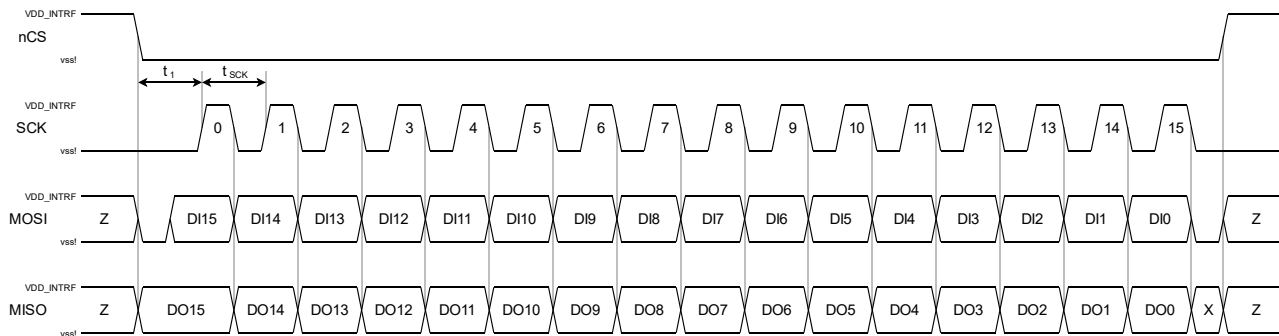


Рисунок 10. Временная диаграмма работы микросхемы

При обращении к микросхеме для записи команды данные в посылке по входу MOSI распределены следующим образом:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
K1	K0	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

K1, K0 – команда:

«00» – конфигурация микросхемы (задание коэффициентов усиления ЦАП, выбор типа делителя для АЦП);

«01» – цифро-аналоговое преобразование;

«10» – аналого-цифровое преобразование;

«11» – чтение результатов преобразования АЦП в режиме «по запросу».

D13... D0 – область передаваемых данных.

В процессе функционирования микросхема работает с двумя частотами:

SCK – частота опроса по SPI интерфейсу (присутствует только при логическом «0» по входу nCS);

CLK – общая системная тактовая частота.

Общая тактовая частота должна быть не менее, чем в 4 раза больше частоты SCK по SPI шине:
 $F_{CLK} \geq 4F_{SCK}$.

Таблица 4. Справочные данные тактового сигнала

Параметр, единица измерения	не менее	типовое	не более
Период тактового сигнала t_{SCK} , нс	1000	4000	
Период тактового сигнала t_{CLK} , нс	250	1000	
Время t_1 , нс	$t_{SCK}/6$		
Коэффициент заполнения тактового сигнала SCK, CLK, %	40	50	60

Рекомендуемая схема применения

Таблица 5. Таблица внешних компонентов

Компонент	Номинал
C1, R1	RC-цепь для задания частоты CLK
C2 – C7	0,47...1 мкФ
C8, C12	0,1 мкФ
C9 – C11	1 мкФ

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

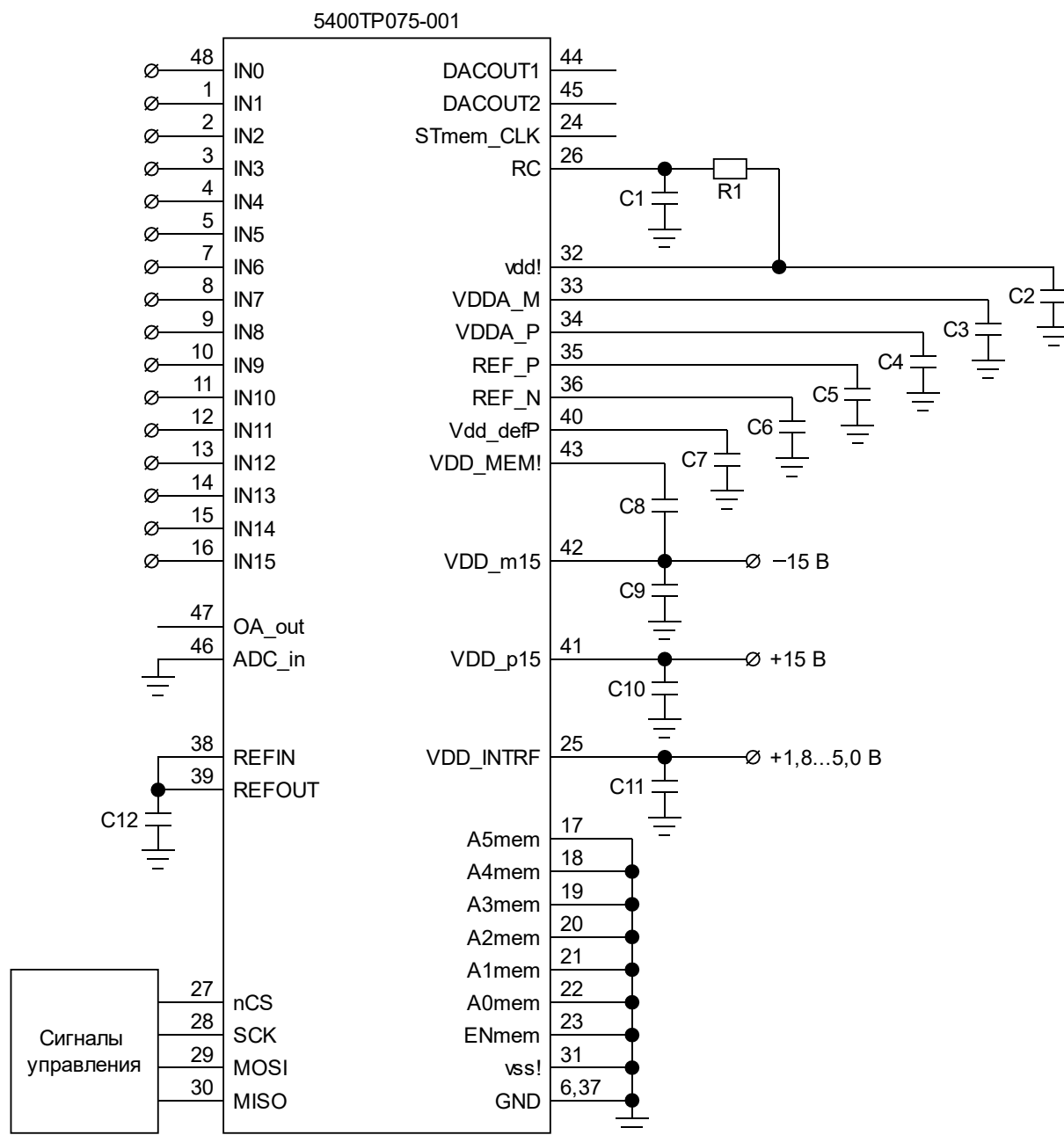


Рисунок 11. Рекомендуемая схема применения при тактировании от RC-генератора и встроенном опорном напряжении

Описание функционирования микросхемы

Микросхема поддерживает 4 режима работы:

- конфигурация микросхемы;
- цифро-аналоговое преобразование;
- аналого-цифровое преобразование;
- чтение результатов преобразования.

Конфигурация микросхемы

После включения микросхемы и подачи питания, необходимо задать конфигурацию микросхемы, которая будет определять режимы работы и установленные коэффициенты усиления выходных сигналов ЦАП.

Для конфигурирования микросхемы необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
0	0	KD11	KD10	KD21	KD20	MD	x	x	x	x	x	x	x	x	x

KD11, KD10 – коэффициент усиления выходного сигнала ЦАП 1:

- «00» – коэффициент усиления 2 (диапазон выходного напряжения $\pm 2,5$ В);
- «01» – коэффициент усиления 4 (диапазон выходного напряжения $\pm 5,0$ В);
- «10» – коэффициент усиления 6 (диапазон выходного напряжения $\pm 7,5$ В);
- «11» – коэффициент усиления 8 (диапазон выходного напряжения ± 10 В).

KD21, KD20 – коэффициент усиления выходного сигнала ЦАП 2:

- «00» – коэффициент усиления 2 (диапазон выходного напряжения $\pm 2,5$ В);
- «01» – коэффициент усиления 4 (диапазон выходного напряжения $\pm 5,0$ В);
- «10» – коэффициент усиления 6 (диапазон выходного напряжения $\pm 7,5$ В);
- «11» – коэффициент усиления 8 (диапазон выходного напряжения ± 10 В).

MD – выбор типа делителя входного сигнала АЦП:

- «0» – делитель встроенный, коэффициент деления «10 к 1,25»;
- «1» – делитель внешний (для подачи сигнала с мультиплексора на АЦП необходимо соединить выводы микросхемы ADC_in и OA_out через внешний резистивный делитель).

Внешний резистивный делитель выбирается из условия, что диапазон входного сигнала АЦП от $-1,25$ В до $+1,25$ В.

Цифро-аналоговое преобразование

Для осуществления цифро-аналогового преобразования необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
0	1	ND1	ND0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

ND1, ND0 – номер ЦАП:

«01» – ЦАП1;

«10» – ЦАП2.

D11...D0 – входной 12-ти разрядный код.

Диапазон выходного напряжения ЦАП от $-1,25$ В до $+1,25$ В. Усиление выходного сигнала осуществляется с помощью встроенного ОУ. Коэффициент усиления выходного сигнала задается на этапе конфигурации микросхемы. Допустимые диапазоны выходных напряжений:

$\pm 2,5$ В (коэффициент усиления 2);

$\pm 5,0$ В (коэффициент усиления 4);

$\pm 7,5$ В (коэффициент усиления 6);

± 10 В (коэффициент усиления 8).

Цифро-аналоговое преобразование происходит через 4 периода тактовой частоты после задания команды, время установления выходного напряжения (t_2) зависит от изменения выходного напряжения. В таблице электрических характеристик (Таблица 1) указано время установления выходного напряжения от минимального до максимального значения.

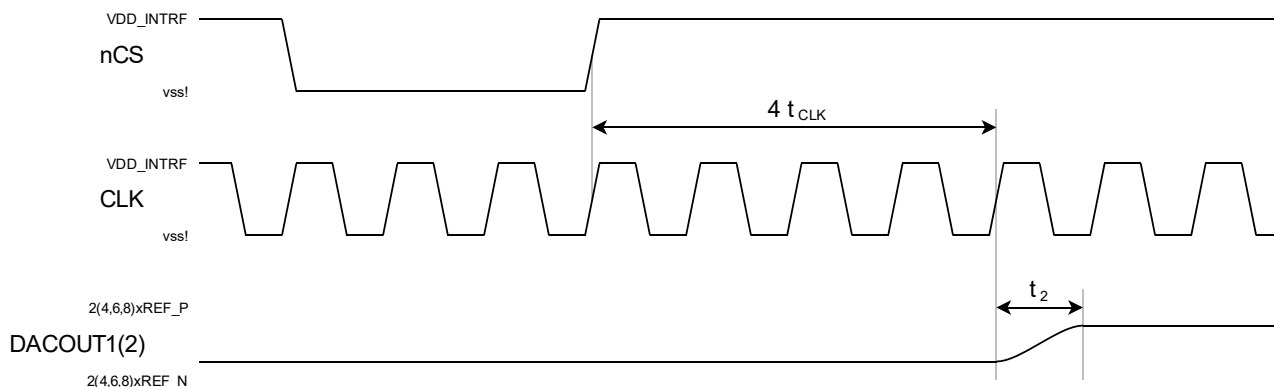


Рисунок 12. Временная диаграмма установления выходного напряжения ЦАП

Аналого-цифровое преобразование и чтение результатов преобразования

Для осуществления аналого-цифрового преобразования необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
1	0	K3	K2	K1	K0	N2	N1	N0	M	x	x	x	x	x	x

K3...K0 – номер канала

K3	K2	K1	K0	Номер канала
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

N2, N1, N0 – количество запусков АЦП для усреднения:

N2	N1	N0	Количество запусков АЦП
0	0	0	1
0	0	1	16
0	1	0	32
0	1	1	64
1	0	0	128
1	0	1	256
1	1	0	512
1	1	1	1024

M – выбор режима ответа АЦП:

«0» – режим «по готовности»;

«1» – режим «по запросу».

После получения команды аналого-цифрового преобразования микросхема осуществляет коммутацию мультиплексора с АЦП через встроенный или внешний резистивный делитель (задается на этапе конфигурации микросхемы). Затем выдерживается пауза в 5 импульсов тактового сигнала и подается сигнал «старт» в АЦП для начала преобразования. В случае, если указано количество запусков более 1, то сигнал «старт» в АЦП будет подаваться указанное в задании число раз через каждые 45 импульсов тактового сигнала. После окончания преобразования осуществляется усреднение результата, и значение выходного кода АЦП записывается в регистр.

Чтение результатов преобразования осуществляется в зависимости от указанного режима ответа микросхемы. Для режима «по готовности», микросхема в ближайшем цикле обмена по SPI интерфейсу передаст результат преобразования в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DO15	DO14	DO13	DO12	DO11	DO10	DO9	DO8	DO7	DO6	DO5	DO4	DO3	DO2	DO1	DO0
Назначение															
1	0	1	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

D11...D0 – выходной 12-ти разрядный код.

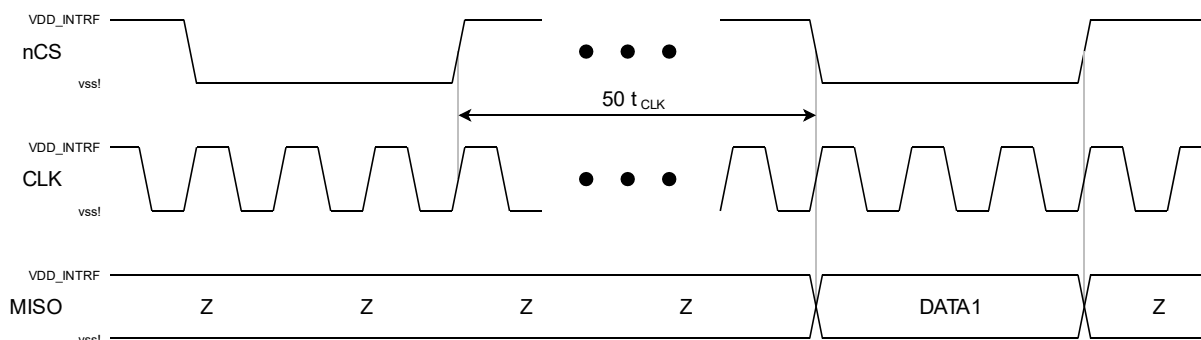


Рисунок 13. Временная диаграмма аналого-цифрового преобразования

Минимальная длительность между обращениями к микросхеме – 50 периодов тактовой частоты.

Для чтения результатов преобразования в режиме «по запросу» необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
1	1	x	x	x	x	x	x	x	x	x	x	x	x	x	x

Результат преобразования будет выведен в следующем цикле обмена по SPI интерфейсу (вид выходной посылки аналогичен режиму «по готовности»).

Диапазон допустимых преобразуемых сигналов при аналого-цифровом преобразовании до ± 10 В. При этом полная шкала встроенного АЦП составляет $\pm 1,25$ В. Для преобразования максимального размаха входного сигнала можно использовать либо встроенный резистивный делитель с коэффициентом деления «10 к 1,25», либо использовать внешний (подключенный к выводам OA_out и GND со средней точкой ADC_in). Выбор типа резистивного делителя задается на этапе конфигурации микросхемы.

Габаритный чертёж

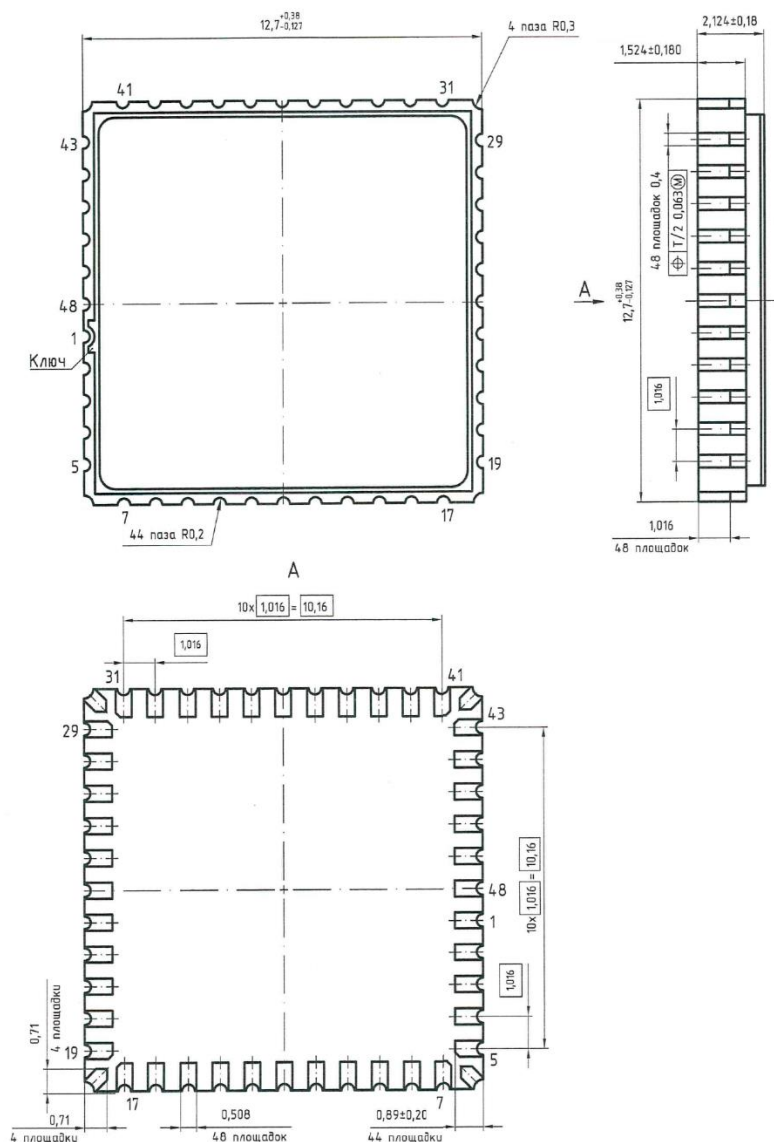


Рисунок 14. Габаритный чертёж корпуса 5142.48-A (размеры в мм)

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
5400TP075-001 АЕНВ.431260.449ТУ карта заказа КФЦС.431260.009-001Д16	5400TP075-001	5142.48-A	- 60 ...+125°C
5400TP075-001 АДКБ.431260.355ТУ	K5400TP075-001	5142.48-A	- 60 ...+125°C

Микросхемы категории качества «ВП» маркируются ромбом.

Микросхемы категории качества «ОТК» маркируются буквой «К».

