

Основные особенности

- 64 аналоговых канала опроса датчиков;
- 4 АЦП 12 разрядов;
- 4 ЦАП 12 разрядов;
- 2 генератора опорных токов;
- 12 программируемых усилителей/компараторов;
- Возможность использования встроенного или внешнего ИОН;
- Возможность динамического программного управления настройками каждого аналогового канала;
- Встроенный FPGA на 1800 LUT;
- 32 разрядное CPU (RISC V Ibex) с программируемой тактовой частотой до 30 МГц;
- ОЗУ до 64 кБ;
- ОППЗУ (ОТР) до 128 кБ;
- Возможность загрузки из внешней FLASH памяти;
- До 64-х GPIO с возможностью выбора уровня лог. «1» от 1,65 В до 5,25 В;
- Встроенные контроллеры интерфейсов (по 2 каждого): MILSTD1553B, CAN, UART, I2C, SPI, 1-Wire;
- 2 контроллера SpaceWire с LVDS приемниками и передатчиками;
- Сбое-устойчивая радиационно-стойкая КМОП КНИ технология;
- Возможность холодного резервирования цифровых и аналоговых выводов;
- Два корпусных исполнения (металло-керамика): 4244.256-4 и 4250.208-3;
- Температурный диапазон от -60°C до $+85^{\circ}\text{C}$;
- Стойкость к СВВФ.

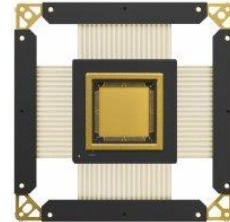


Рисунок 1. Внешний вид корпуса МК 4244.256-4

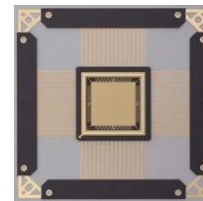


Рисунок 2. Внешний вид корпуса МК 4250.208-3

Общее описание

5400TP194 является радиационно-стойкой программируемой пользователем аналого-цифровой системой на кристалле (СнК) со встроенной системой сбора, обработки и хранения телеметрической информации, 32-разрядным вычислительным ядром и расширенным набором интерфейсов. В микросхеме заложены механизмы повышения сбоеустойчивости вычислительного ядра и памяти.

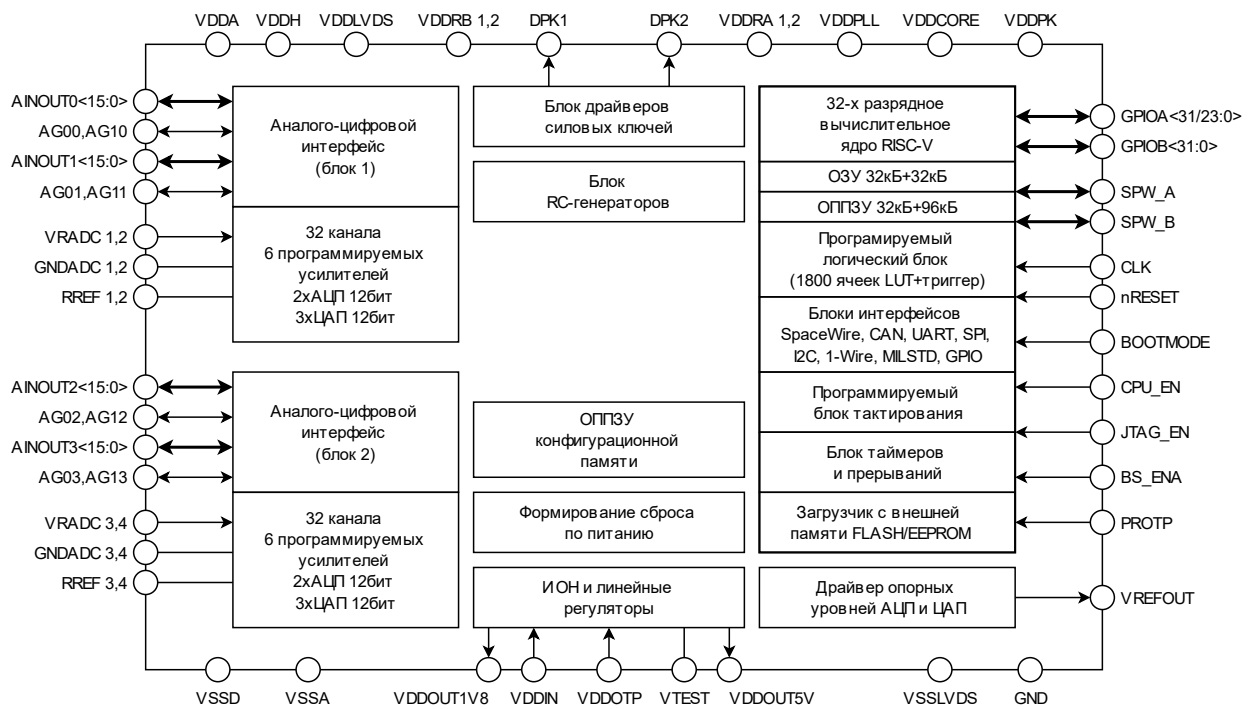


Рисунок 3. Структурная схема

Функциональные возможности микросхемы:

- программирование со стороны пользователя встроенного микроконтроллера, конфигурируемой логической матрицы, конфигурируемых аналоговых и аналого-цифровых блоков. При этом конфигурирование аналоговых блоков осуществляется динамически при выполнении программ пользователя;
- сбор телеметрической информации за счет программируемых встроенных мультиплексированных источников опорного тока, программируемых инструментальных усилителей и аналоговых мультиплексоров напряжения;
- предварительное усиление аналоговых сигналов с конфигурируемыми параметрами, аналого-цифрового преобразования для последующей обработки во встроенном вычислительном ядре;
- микросхема позволяет формировать аналоговые управляющие сигналы за счет использования встроенных ЦАП. При этом возможна динамическая программная подстройка аналоговых опорных уровней датчиков для каждого канала.

Микросхема выполнена в 256 выводном металлокерамическом корпусе МК 4244.256-4 и 208 выводном металлокерамическом корпусе МК 4250.208-3. В 208 выводном корпусе количество GPIO на 8 меньше. Остальные выводы идентичны. 5400TP194 изготавливается по радиационно-стойкой КМОП КНИ технологии и обеспечивает диапазон рабочих температур от -60°C до $+85^{\circ}\text{C}$.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от – 60 до +85°C)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Напряжение питания аналоговой части, В		5,0	
Напряжение питания цифровой части, В		1,8	
Напряжение питания интерфейсной части, В	1,65		5,5
Тактовая частота вычислительного ядра, МГц	30		
Ток потребления, мА ⁽¹⁾	10		500
Задержка переключения программируемого логического вентиля, нс	–		5,0
Тактовая частота вычислительного ядра, МГц	30		–
Коэффициент усиления ОУ в программируемых усилителях без автокалибровки, дБ	70		–
Напряжение смещения ОУ в программируемых усилителях без автокалибровки, мВ	–10		10
Коэффициент усиления ОУ в программируемых усилителях с автокалибровкой, дБ	90		–
Напряжение смещения ОУ в программируемых усилителях с автокалибровкой, мВ	–0,1		0,1
Дрейф смещения нуля смещения ОУ в программируемых усилителях с автокалибровкой, мкВ/град.	–0,4		0,4
Диапазон настройки измерительного тока по модулю, мА	0,01		2,5
Диапазон настройки коэффициента усиления одного усилителя В/В.	1		32
Разрядность ЦАП, бит	12		
Дифференциальная нелинейность ЦАП, ЕМР	–0,99		+1,0
Интегральная нелинейность ЦАП, ЕМР	–5,0		+5,0
Время установления напряжения ЦАП, мкс			10
Разрядность АЦП, бит	12		
Дифференциальная нелинейность АЦП, ЕМР	–0,99		+1,5
Интегральная нелинейность АЦП, ЕМР	–5,0		+5,0
Частота преобразования АЦП, кВыб/с	100		–
Диапазон входных напряжений встроенных линейных регуляторов, В	3,0		7,0
Примечание: 1) Ток потребления микросхемы определяется конфигурацией и может лежать в диапазоне от 10 мА до 500 мА. 2) Аналоговые выводы толерантны к диапазону входных напряжений от -1,2 В до +7,0 В. 3) Аналоговые выводы AINOUT и цифровые выводы GPIO имеют встроенные механизмы совместимости с функцией холодного резерва.			

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 2000 В для цифровых выводов и 500 В для аналоговых выводов по модели человеческого тела. Требуется мер предосторожности.

Описание блоков микросхемы

Аналого-цифровой интерфейс

Микросхема содержит два идентичных блока аналого-цифрового интерфейса. Каждый блок содержит по две группы реконфигурируемых усилителей с настраиваемым коэффициентом. В каждой группе по три усилителя (CVGA).

Группа усилителей обслуживает 16 аналоговых каналов (AINOUT) с помощью сдвоенных 16-ти канальных мультиплексоров (MUX 16:2). Подключение усилителей к каждой из 16-ти площадок независимое и определяется программой пользователя. Каждая группа каналов содержит по две дополнительные площадки (AG), которые могут формировать опорные уровни для группы датчиков. При этом опорный уровень может устанавливаться индивидуально для каждого выбранного канала с помощью буферизированного 12-ти разрядного ЦАП по программе пользователя.

Группу усилителей возможно реконфигурировать в инструментальный усилитель со входами по двум аналоговым каналам и с выходной средней точкой, задаваемой ЦАП. Данная конфигурация также осуществляется динамическим способом при выполнении пользовательской программы.

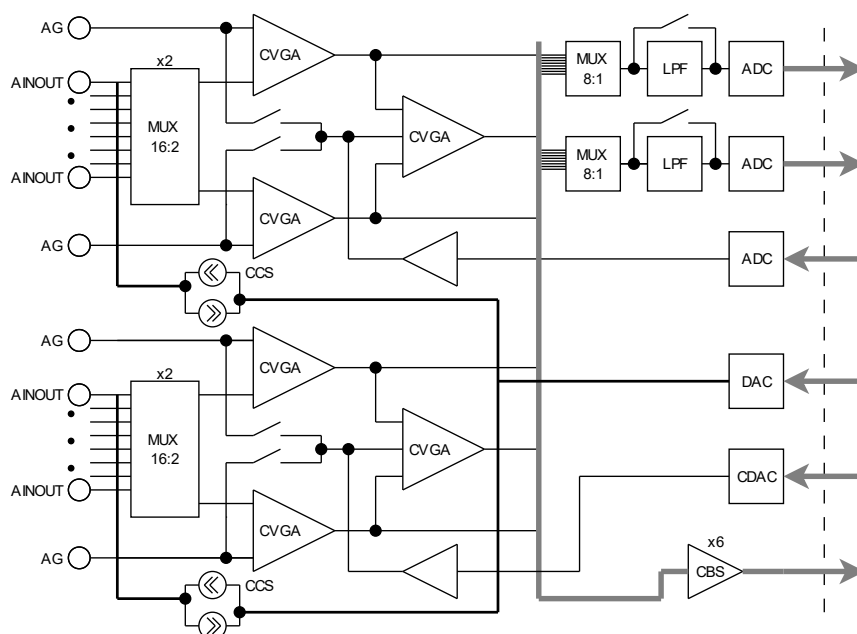


Рисунок 4. Структурная схема блока аналого-цифрового интерфейса

Каждая группа аналоговых каналов позволяет задавать ток в выбранный канал для считывания данных с резистивных датчиков. Ток может быть биполярным и формируется с помощью программно-управляемого источника тока (CCS). Коэффициент масштабирования тока для каждого канала программно устанавливается 10-ти разрядным двоичным числом. Опорный ток формируется на основе внешнего резистора и может быть подстроен с помощью 12-ти разрядного ЦАП (CDAC). Уровень опорного напряжения ЦАП (CDAC) совпадает уровнями опорного напряжения других АЦП и ЦАП, что позволяет исключить влияние его нестабильности на точность преобразования данных с резистивных датчиков.

Выход любого из 6-ти усилителей (CVGA) в блоке аналого-цифрового интерфейса можно подать на вход любого из двух 12-ти разрядных АЦП с помощью с помощью ассоциированных с ними 16-ти канальных мультиплексоров. Перед АЦП есть возможность задействовать фильтр нижних частот (LPF) для ограничения спектра преобразуемого сигнала.

Каждый из 6-ти усилителей может быть сконфигурирован в компаратор. Состояние компараторов может быть считано цифровой частью с выходов буферов (CBS).

Группа усилителей

Обратные связи в группе усилителей определяется соотношением настраиваемых резисторов. Каждый резистор может быть либо полностью выключен (разрыв) либо определяется выражением R/N , где N -число в диапазоне от 1 до 32. Каждый резистор настраивается индивидуально программным способом.

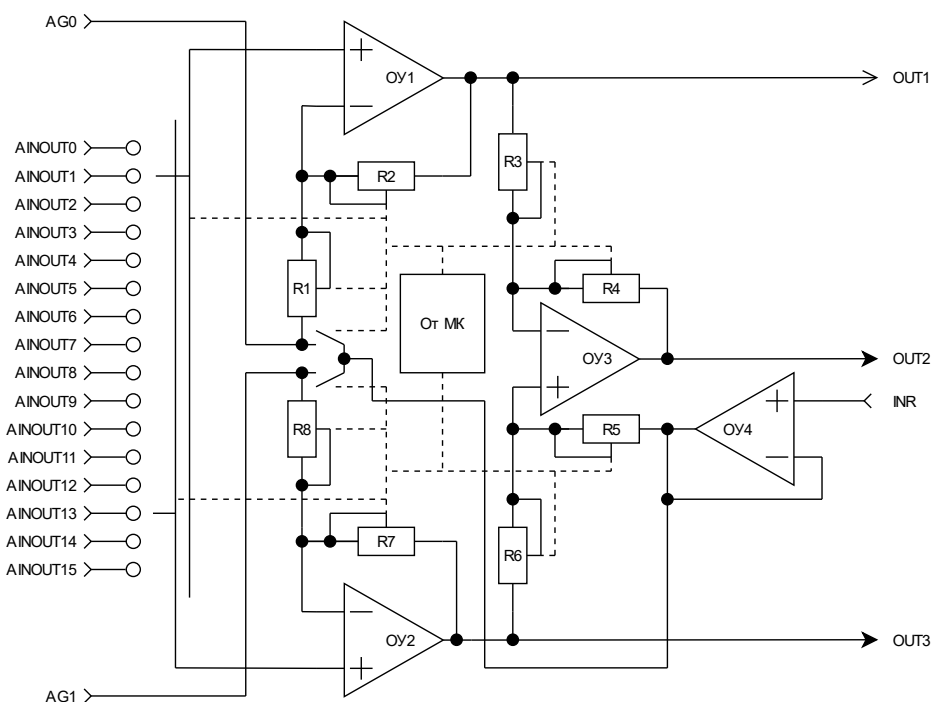


Рисунок 5. Структурная схема группы усилителей

Операционные усилители (ОУ) идентичны, имеют широкий спектр индивидуальных настроек динамических и частотных характеристик. Есть функция автоматической калибровки смещения нуля.

Входы группы AINOUT0-AINOUT15 подключаются к выходам напряжения аналоговых контактных площадок. Входы AG0 и AG1 могут быть подключены к локальным измерительным общим выводам или замкнуты между собой. В зависимости от конфигурации группа усилителей позволяет выполнять:

- Одновременное усиление сигналов двух площадок;
- Усиление разности сигналов двух площадок (инструментальный усилитель);
- Одновременное сравнение сигналов двух площадок с уровнем опорного напряжения установленном на AG0 и/или AG1 (режим компаратора напряжения).

Выбор площадок, коэффициент усиления для выбранной площадки, опорное напряжение для выбранной площадки или выбранной пары площадок устанавливается динамически с помощью микроконтроллера. Калибровочные коэффициенты могут быть динамически выбраны из памяти программы (ОЗУ или ОПЗУ).

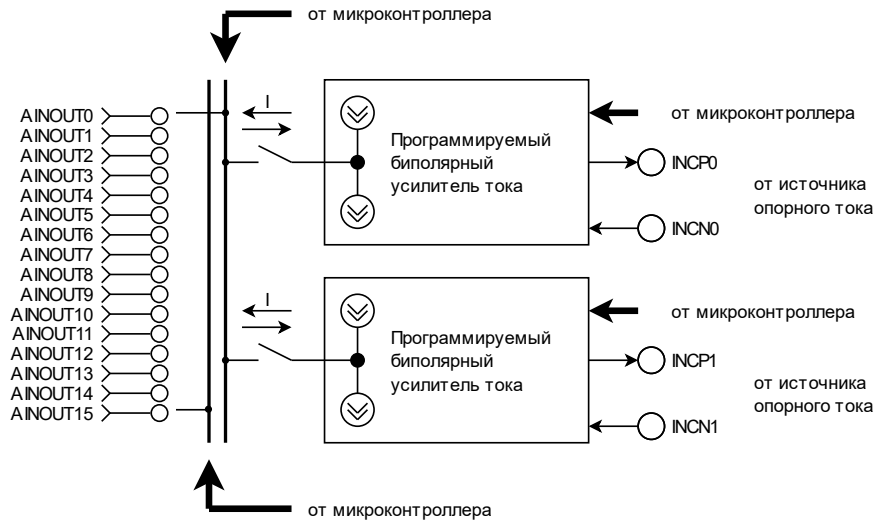


Рисунок 6. Структура управляемого источника тока

В каждый из 16-ти выводов группы может быть задан измерительный ток. При этом в группе имеется 2 независимых программируемых биполярных усилителя опорного тока. Величина задаваемого тока в выбранную площадку определяется динамически коэффициентом усиления и величиной тока ЦАП. Параметры тока площадки могут быть динамически выбраны из памяти программы (ОЗУ или ОПЗУ).

Электростатическая защита аналоговой площадки – двухступенчатая. Первая ступень имеет ограничения входного напряжения на уровнях $+7,0$ В и $-1,2$ В, что делает аналоговый вход/выход толерантным к помехам с импульсами до $+7,0$ В и $-1,2$ В. Вторая ступень ограничивает входное/выходное напряжение до уровней $+5,7$ В и $-0,7$ В (при номинальном напряжении питания $5,0$ В). Разница напряжений выпадает на токоограничивающих резисторах 60 Ом. Для того, чтобы падение напряжения на токоограничивающих резисторах не влияло на точность измерения, пути прохождения тока и напряжения разделены.

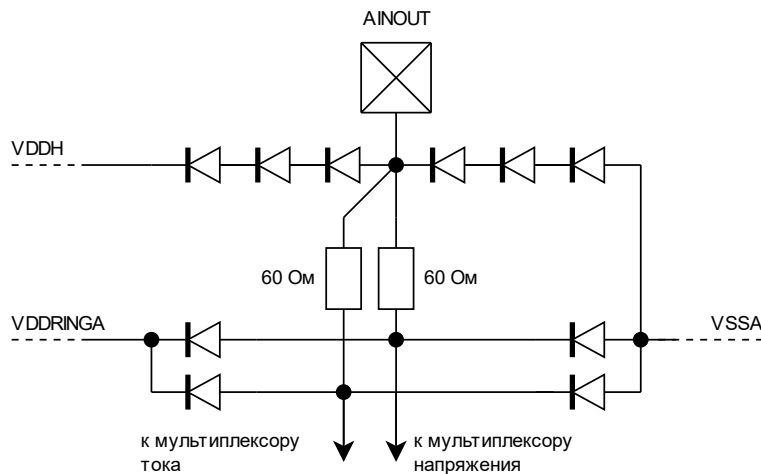


Рисунок 7. Структурная схема электростатической защиты аналоговой площадки

Цифровое ядро

В микросхеме установлено 32-битное процессорное ядро (CPU) с открытым кодом RISC-V RV32IMC Ibex. Гарантированная максимальная частота работы вычислительного ядра – 30 МГц.

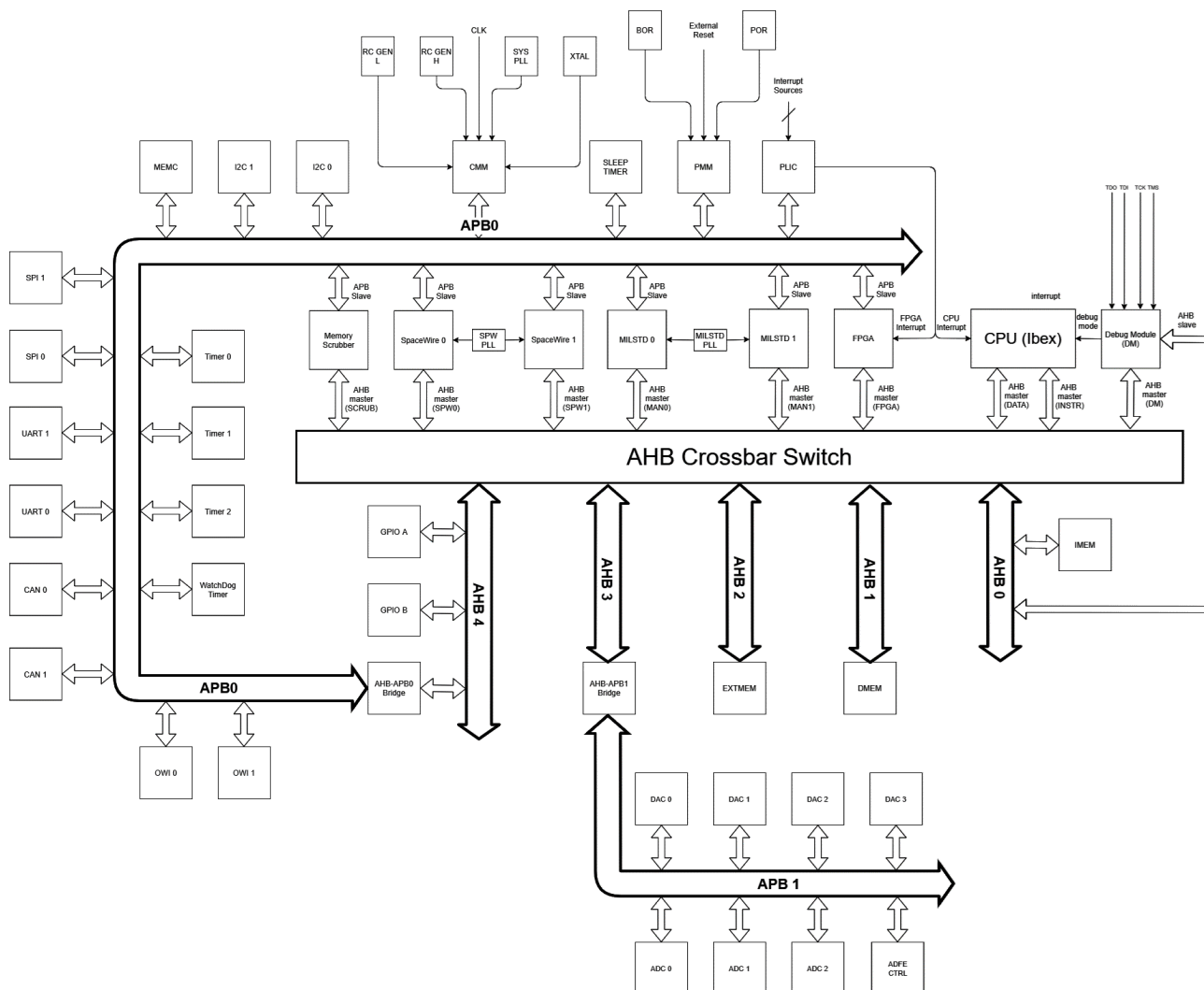


Рисунок 8. Структура цифрового ядра

Вычислительное ядро поддерживает ряд интерфейсов: SPI (размер слов 8, 16); UART, I2C, GPIO, 1-Wire, MILSTD1553B, SpaceWire, CAN. Каждый интерфейс имеет по 2 независимых контроллера.

Размер ОЗУ варьируется от 32кБайт до 64кБайт в зависимости от конфигурации. 64кБайт ОЗУ доступно в конфигурации, когда в качестве памяти команд целиком используется ОППЗУ.

Размер ОППЗУ варьируется от 32кБайт до 128кБайт в зависимости от конфигурации. 128кБайт ОППЗУ доступно в случае, если не используется программируемый логический блок (FPGA).

Доступна загрузка программ из внешней памяти.

Memory Scrubber

Memory Scrubber предназначен для работы с модулями памяти, снабженных механизмом проверки целостности бит. Memory Scrubber выполняет периодическое чтение из заданных диапазонов адресов. В случае обнаружения корректируемой ошибки модули памяти исправляют ее без сигнализации. В случае обнаружения некорректируемой ошибки происходит сигнализация через шину AHB. Memory Scrubber, в свою очередь, сигнализирует некорректируемую ошибку прерыванием или сбросом.

Memory Controller (MEMC)

Контроллер памяти позволяет настраивать работу блоков памяти в системе. ROM (ОППЗУ) память в системе является однократно программируемой. По умолчанию (после сброса системы) запись в память заблокирована. Через блок Memory Controller DM или SPW RMAP можно разблокировать запись в ROM память и загрузить программу.

Максимальная частота, на которой может работать память ROM – 12,5 МГц. Если частота АНВ превышает это значение, то необходимо заблаговременно поделить частоту работы ROM, задав коэффициент деления в блоке MEMC.

В Memory Controller задаются параметры диаграммы чтения внешней памяти EXTMEM.

EXTMEM

Блок EXTMEM предназначен для чтения данных из внешней памяти 1636PP3У (512 Кбайт) / 1636PP4У (2 мегабайта) или подобной.

Шина данных внешней памяти восьмибитная, но из EXTMEM можно считывать данные как по 8, так и по 16 или 32 бита. Блок EXTMEM автоматически произведет несколько обращений к внешней памяти за каждое 16/32-битное чтение по АНВ.

Процессор может исполнять программу из EXTMEM, если из IMEM сделать jump на адрес EXTMEM, но скорость выполнения программы может быть значительно ниже, чем при исполнении программы из внутренней памяти. EXTMEM не поддерживает запись во внешнюю память. При попытке записать в любой из адресов EXTMEM возникнет ошибка на системной шине.

Таймер сна (SLEEP TIMER)

Таймер сна предназначен для вывода системы из режима глубокого сна через заданное пользователем время. STIMER нельзя использовать для вывода системы из обычного режима сна - для этой цели можно воспользоваться одним из обычных таймеров в системе.

Таймер сна представляет собой 24-разрядный таймер, считающий вверх (от нуля к заданному периоду) на частоте Ip_clk . Эта частота отличается от остальных частот в системе тем, что не отключается в режиме глубокого сна. После выхода из глубокого сна, таймер сна сформирует прерывание.

Timer

Каждый таймер в системе поддерживает 3 различных независимых режима работы: «Простой таймер» - программный старт счета, окончание счета по достижению заданного периода; «Таймер с внешней остановкой» - программный старт счета, окончание счета по внешнему событию; «Межсобытийный таймер» - старт и окончание счета по внешнему событию.

Кроме того, таймеры 0 и 1 (но не таймер 2) дополнительно поддерживают 4-ый режим работы - «Таймер-счетчик». В этом режиме Таймеры 0 и 1 работают вместе, один в качестве таймера, второй в качестве счетчика внешних событий. Этот режим можно использовать, чтобы определить, за какое время произошло заданное количество внешних событий.

В режиме «Простой таймер» модуль представляет собой 24-х разрядный таймер с инкрементацией каждый такт рабочей частоты. Таймер считает до значения, записанного в регистр. По достижению заданного значения таймер либо останавливается, либо начинает счет с нуля. Также во время работы допускается перезапись текущего периода счета таймера. В результате перезаписи текущее значение таймера будет сброшено в 0 и счет начнется заново.

В режиме «Таймер с внешней остановкой» модуль представляет собой 24-разрядный таймер с инкрементацией каждый такт рабочей частоты. При запуске таймер считает с нуля до момента возникновения заданного события на внешнем выводе (GPIOA [24:26] альтернативная функция).

В режиме «Межсобытийный таймер» модуль представляет собой 24-х разрядный таймер с инкрементацией каждый такт рабочей частоты. После разрешения работы таймер ожидает событие старта на внешнем выводе. Окончанием счета является событие остановки счета таймера на внешнем выводе.

В режиме «Таймер-счетчик» модули взаимодействуют между собой. Один из модулей необходимо настроить в режим таймера, а второй в режим счетчика. На внешний вход модуля, который работает в режиме счетчика могут быть поданы тактовая частота, либо сигнал с внешнего вывода. После настройки модуль в режиме таймера и модуль в режиме счетчика ожидают события старта. Затем модуль, работающий в режиме таймера, считает до момента остановки его модулем в режиме счетчика.

Сторожевой таймер (WatchDog Timer)

Сторожевой таймер предназначен для принудительной перезагрузки системы в случае её зависания. В основе WDT лежит счетчик разрядностью 32 бита. Модуль формирует регулярное прерывание в зависимости от запрограммированного значения. Каждый такт синхросигнала значение счетчика уменьшается на единицу. Когда значение счетчика достигает 0, формируется сигнал прерывания. Затем счетчик перезагружается и заново начинает отсчет к нулю. Если к моменту, когда счетчик достиг заново значения 0, прерывание не очищено, то в систему формируется сигнал сброса. Таким образом, сторожевой таймер предоставляет возможность восстановления системы после сбоя программного обеспечения. При необходимости модуль может быть выключен.

Система управления сбросом и питанием (PMM)

Блок PMM выполняет две основные функции: управляет режимами сна и формирует сигналы сброса для всех остальных компонентов системы.

Блок управления тактовыми сигналами - Clock Management Module (CMM)

Модуль CMM (Clock Management Module) осуществляет управление тактовыми сигналами в системе: выбор источника тактовой частоты, деление частоты, отключение тактирования отдельных компонентов системы.

В системе присутствуют пять источников тактовых сигналов – низкочастотный (100 кГц) RC-генератор (RC GEN L), высокочастотный RC-генератор (10 МГц) (RC GEN H), внешний кварцевый резонатор (XTAL), фазовая автоподстройка частоты (SYS PLL), а также внешняя тактовая частота (CLK).

Мультиплексор системной частоты выбирает один из входных тактовых сигналов в качестве системной частоты. Мультиплексор системной частоты является Glitch Free, то есть не создает ложных тактовых сигналов в процессе переключения.

PLIC

Модуль PLIC (Platform-level Interrupt Controller) – это контроллер прерываний системы. PLIC принимает сигналы прерывания от всех периферийных устройств, обрабатывает их (приоритет, разрешение прерываний) и посылает сигнал прерывания одной из целей прерывания - процессору или блоку FPGA.

GPIO

GPIO – это периферийное устройство, которое позволяет управлять выводами общего назначения микросхемы. Каждый вывод можно подключить к одной из альтернативных функций вывода (к другому периферийному устройству внутри микросхемы), либо управлять выводом напрямую, записывая в регистры блока GPIO.

Количество выводов общего назначения в системе зависит от вида корпуса. В 208-выводном корпусе 56 выводов общего назначения: 24 в GPIOA и 32 в GPIOB. В 256-выводном корпусе 64 выводов общего назначения: 32 в GPIOA и 32 в GPIOB.

Основные возможности GPIO:

1. Мультиплексор для каждого вывода микросхемы позволяет либо соединить его с одним из периферийных устройств (использовать альтернативную функцию порта), либо задавать и считывать значение вывода напрямую через регистр.
2. Если вывод используется как вывод общего назначения, то блок GPIO позволяет настроить его на вход или на выход.
3. Блок GPIO может сформировать прерывание при определенном уровне или изменении уровня на порту микроконтроллера.
4. Блок GPIO может зафиксировать фронт сигнала на выводе микроконтроллера даже когда система находится в режиме глубокого сна (с помощью асинхронного детектора фронта) и вывести систему из режима сна.

CAN

CAN является контроллером протокола CAN 2.0A/2.0B. Контроллер поддерживает режимы BasicCAN (PCA82C200 подобный) и PeliCAN. В режиме PeliCAN поддерживаются функции протокола CAN 2.0B.

I2C

Основные характеристики модуля I2C: только две линии - последовательная линия данных (i2c_sda) и последовательная линия синхронизации (i2c_scl); возможность работы в multi-master среде; последовательная передача данных по 8 бит; скорости передачи данных: 100 кбит/с, 400 кбит/с; фильтрация сигналов на линиях передачи данных (i2c_sda, i2c_scl) от помех.

Все операции на шине I2C осуществляются при помощи двух проводов i2c_sda и i2c_scl. Как i2c_sda, так и i2c_scl являются двунаправленными линиями, которые необходимо подсоединить к положительному источнику питания через подтягивающий резистор. Когда шина свободна, обе линии за счет подтягивающих резисторов принимают высокий логический уровень.

Выходные каскады устройств, подключенных к шине, должны иметь открытый сток или открытый коллектор для обеспечения функции монтажного «И».

OWI

OWI или 1-Wire – это интерфейс, который представляет собой двунаправленную шину связи для устройств с низкоскоростной передачей данных, в которой данные передаются по цепи питания. Используется всего два провода, один общий, а второй для питания и данных.

Основные характеристики модуля: только режим «ведущий»; поддержка стандартной и повышенной скоростей обмена; поддержка набора стандартных команд; подсчет CRC-8; расширенный набор статусов и прерываний.

SPI

SPI – последовательный синхронный стандарт передачи данных в режиме дуплекса, предназначенный для обеспечения простого высокоскоростного сопряжения микроконтроллера и периферии.

Основные особенности: работа в режиме «ведущий» и «ведомый»; режим полнодуплексной синхронной передачи информации по трем линиям; симплексная синхронная передача по двум линиям; 8 или 16-битный формат обмена; работа на линии с несколькими мастерами; программируемая полярность и фаза синхрочастоты; программируемый порядок следования битов - старшим вперед или младшим вперед; отдельные буферы на приём и передачу глубиной 8 слов; фильтр по линии синхросигнала; выделенные флаги приема и передачи; флаги ошибок режима ведущего.

UART

UART (Универсальный Асинхронный Приемо-Передатчик) осуществляет асинхронный полнодуплексный обмен данными по последовательным линиям rx и tx с другими устройствами UART.

Основные возможности:

1. Изменение скорости передачи заданием коэффициента делителя частоты;
2. Изменение формата посылки. От 1 до 8 бит в слове данных, 1 или 2 стоп-бита, бит контроля четности (4 режима: odd, parity, space, mark);
3. Входной и выходной FIFO буферы (глубина настраивается параметром) помогают снизить количество прерываний от UART. Глубина буфера, при которой формируется прерывание, задается программно;
4. Тестовые режимы: эхо - режим, режимы внутренней и внешней петли;
5. 9-бит режим с автоматической сверкой адреса для систем из нескольких UART;
6. Высокоскоростной режим (четыре сэмпла на бит вместо шестнадцати);
7. Аппаратный контроль обмена через сигналы RTS и CTS;
8. Детектирование и формирование break-сигнала;
9. Тайм-аут программируемой длительности. Возможность инвертирования логических уровней передачи сигнала.

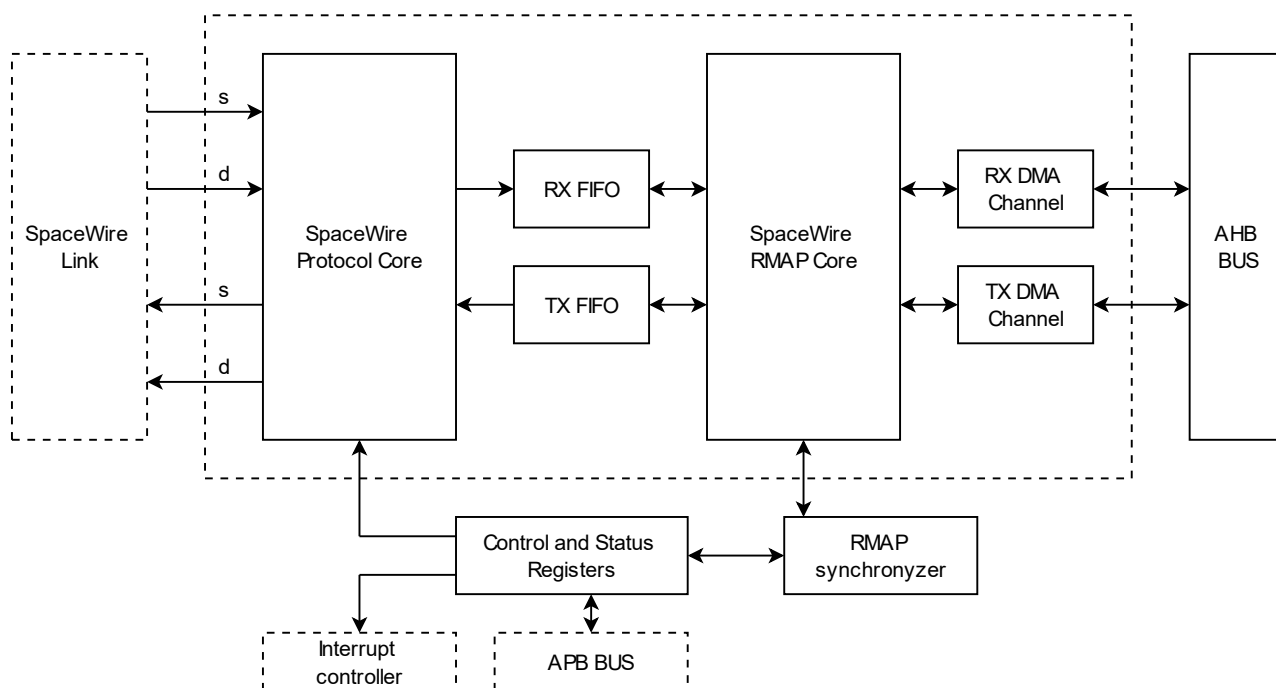
MILSTD1553B

MILSTD1553B – контроллер интерфейса «Манчестер» Mil-std 1553, ГОСТ Р 52070. Контроллер поддерживает логический уровень интерфейса с выводом сигналов на GPIO в качестве альтернативной функции. Для организации обмена требуется внешняя микросхема приемо-передатчика.

SPW (SpaceWire)

Контроллер интерфейса SpaceWire предназначен для обеспечения аппаратной поддержки функций внутрисистемных коммуникаций с использованием протокола SpaceWire.

Основные особенности: контроллер разработан в соответствии с международными стандартами ECSS-E-ST-50-52C и ECSS-E-50-12C; до 47 байт размер принимаемых данных в пакетах с проверкой CRC; работа счетчиков маркеров времени и их логическая обработка осуществляется на частоте F_{arb}; работа счетчиков пакетов прерываний\подтверждений прерываний и их логическая обработка осуществляется на F_{arb}.



В микросхему интегрирован приемо-передатчик с LVDS уровнями. Для реализации обмена внешними микросхем не требуется.

Всеми функциями аналоговой части микросхемы можно управлять по интерфейсу SpaceWire без задействования CPU.

ADC/DAC

ADC – модуль управления 12-ти разрядным АЦП (4 шт.). DAC – модуль управления 12-ти разрядным ЦАП (6 шт.).

ADFE CTRL

ADFE CTRL – модуль управления и конфигурацией аналоговой части микросхемы.

FPGA

FPGA -модуль сопряжения программируемой логической матрицей. Конфигурирование матрицы производится через встроенное ОЗУ, не имеющее интерфейса чтения. Запись в ОЗУ осуществляется по системным адресам. Матрица поддерживает режим автоматической загрузки конфигурации. Загрузка может осуществляться как из встроенного ОПЗУ емкостью 97344 байта, так и из внешней памяти.

Сконфигурированный программируемый логический блок может обращаться как к выводам GPIO, так и к внутренней системной шине. При этом возможно управление всеми функциями аналоговой части с помощью FPGA, не задействуя CPU.

Программируемый логический блок (ПЛИС)

Микросхема содержит программируемый логический блок (ПЛИС), интегрированный в цифровое ядро. ПЛИС позволяет осуществлять либо вспомогательные функции, реализуя нестандартные протоколы обмена и обработки данных в помощь CPU, либо контроль аналоговой части без задействования CPU.

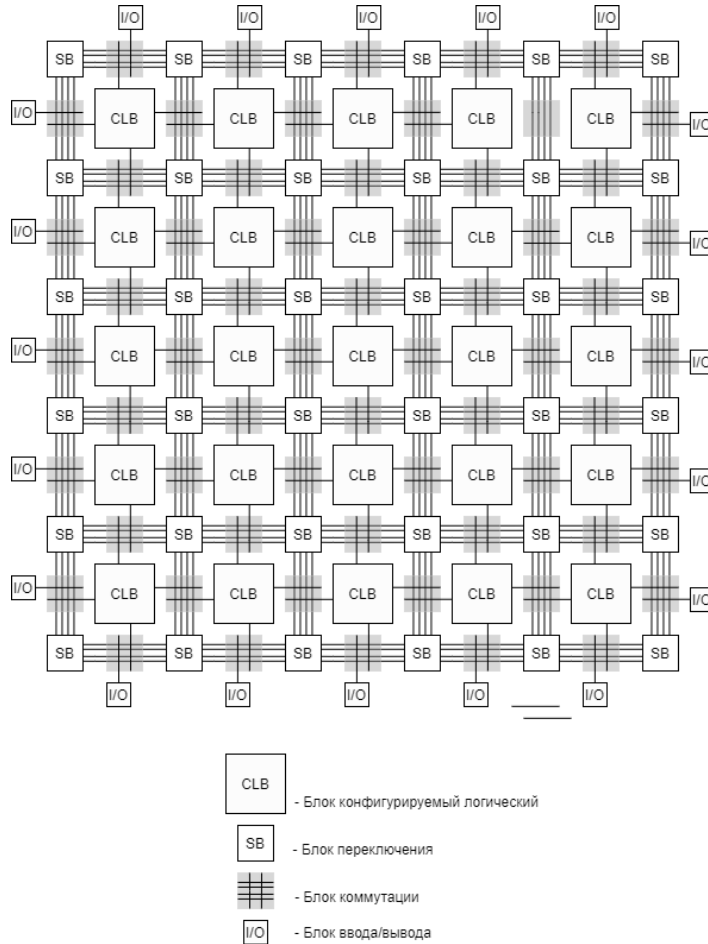


Рисунок 9. Структурная схема программируемого логического блока

Матрица содержит 900 конфигурируемых логических блоков (CLB), по 2 блока LE в каждом. Каждый элемент LE содержит в себе 3-х входовой LUT и D-триггер.

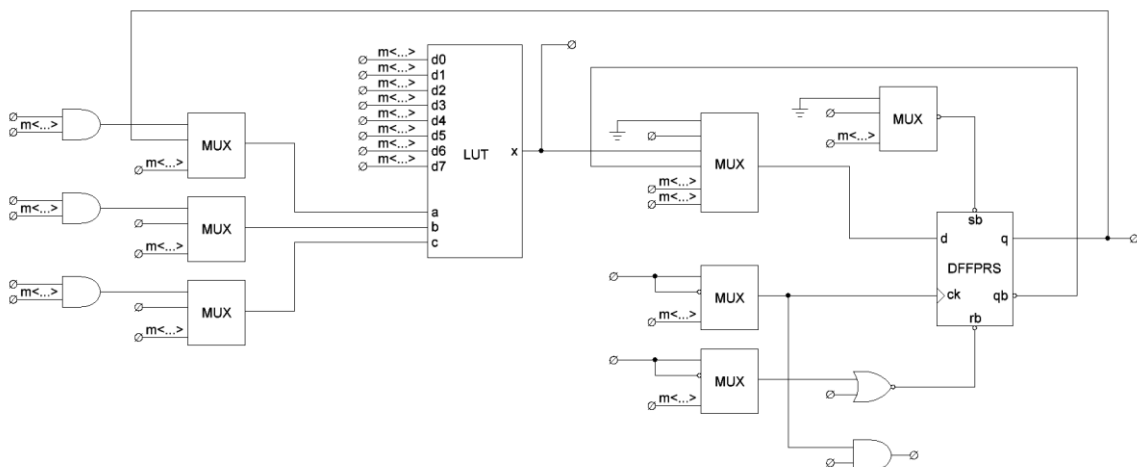


Рисунок 10. Структурная схема элемента LE

Эквивалентная емкость встроенного ПЛИС составляет 10 тысяч 2-х входовых вентиляей.

Конфигурация и функциональное описание выводов

Таблица 2. Функциональное описание выводов микросхемы в корпусе МК 4244.256-4

№ вывода	Имя вывода	Тип вывода	Назначение
1	GND	Общий вывод	Общий вывод аналоговой части (малозумящий) 0 В
2	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
3	VSSA	Общий вывод	Дублирует вывод 2
4	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
5	VDDA	Вывод питания	Дублирует вывод 4
6	VDDH	Вывод питания	Вывод питания цепей электростатической защиты при наличии помех на аналоговых входах (+5,0 В...+9,0 В)
7	AG01	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 1/ Выход ЦАП
8	AINOUT1<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 1
9	AINOUT1<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 1
10	AINOUT1<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 1
11	AINOUT1<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 1
12	AINOUT1<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 1
13	AINOUT1<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 1
14	AINOUT1<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 1
15	AINOUT1<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 1
16	AINOUT1<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 1
17	AINOUT1<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 1
18	AINOUT1<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 1
19	AINOUT1<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 1
20	AINOUT1<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 1
21	AINOUT1<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 1
22	AINOUT1<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 1
23	AINOUT1<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 1
24	AG11	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 1/ Выход ЦАП
25	NC	Без подключения	Не используется
26	NC	Без подключения	Не используется
27	NC	Без подключения	Не используется
28	VTEST	Многофункциональный вывод	Вывод для подключения к внутренним точкам аналоговой части при тестировании/ Вывод для подключения шунтирующей емкости ИОН
29	NC	Без подключения	Не используется
30	VREFOUT	Аналоговый выход	Выход встроенного буфера ИОН
31	TECHPROG	Многофункциональный вывод	Вход для программирования конфигурационной памяти/ вход определения режима программирования конфигурационной памяти и тестирования
32	VSSA	Общий вывод	Общий вывод аналоговой части 0В.
33	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
34	VDDOUT5V	Аналоговый выход	Выход встроенного линейного регулятора для питания аналоговой части (режим 5,0 В и режим 3,5 В)
35	VDDIN	Аналоговый вход	Вход встроенного линейного регулятора для питания аналоговой части (входное напряжение 4,0 В...7,0 В)
36	VDDOUT1V8	Аналоговый выход	Выход встроенного линейного регулятора для питания цифровой части 1,8 В
37	VDDOUT1V8	Аналоговый выход	Дублирует вывод 36
38	NC	Без подключения	Не используется
39	NC	Без подключения	Не используется
40	NC	Без подключения	Не используется
41	AG12	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 2/ Выход ЦАП.
42	AINOUT2<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 2
43	AINOUT2<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 2
44	AINOUT2<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 2
45	AINOUT2<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 2
46	AINOUT2<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 2
47	AINOUT2<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 2
48	AINOUT2<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 2
49	AINOUT2<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 2
50	AINOUT2<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 2
51	AINOUT2<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 2

№ вывода	Имя вывода	Тип вывода	Назначение
52	AINOUT2<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 2
53	AINOUT2<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 2
54	AINOUT2<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 2
55	AINOUT2<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 2
56	AINOUT2<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 2
57	AINOUT2<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 2
58	AG02	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 2/ Выход ЦАП
59	VDDH	Вывод питания	Вывод питания цепей электростатической защиты при наличии помех на аналоговых входах (+5,0 В...+9,0 В)
60	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
61	VDDA	Вывод питания	Дублирует вывод 60
62	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
63	VSSA	Общий вывод	Дублирует вывод 62
64	GND	Общий вывод	Общий вывод аналоговой части (малощумящий) 0 В
65	AG03	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 3/ Выход ЦАП
66	AINOUT3<15>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 3
67	AINOUT3<14>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 3
68	AINOUT3<13>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 3
69	AINOUT3<12>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 3
70	AINOUT3<11>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 3
71	AINOUT3<10>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 3
72	AINOUT3<9>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 3
73	AINOUT3<8>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 3
74	AINOUT3<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 3
75	AINOUT3<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 3
76	AINOUT3<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 3
77	AINOUT3<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 3
78	AINOUT3<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 3
79	AINOUT3<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 3
80	AINOUT3<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 3
81	AINOUT3<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 3
82	AG13	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 3/ Выход ЦАП
83	RREF34	Аналоговый вывод	Вывод для подключения токозадающего резистора токового ЦАП для каналов 3 и 4
84	GNDADC34	Аналоговый вход	Общий измерительный вывод АЦП и ЦАП для каналов 3 и 4
85	GNDADC34	Аналоговый вход	Дублирует вывод 84
86	VRADC34	Аналоговый вход	Вход опорного напряжения АЦП и ЦАП для каналов 3 и 4
87	VRADC34	Аналоговый вход	Дублирует вывод 86
88	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
89	VDDA	Вывод питания	Дублирует вывод 88
90	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
91	VSSA	Общий вывод	Дублирует вывод 90
92	SPWTXN1_A	Выход LVDS отрицательный	SpaceWire 0 Transmitter*
93	SPWXP1_A	Выход LVDS положительный	SpaceWire 0 Transmitter*
94	SPWTXN0_A	Выход LVDS отрицательный	SpaceWire 0 Transmitter*
95	SPWXP0_A	Выход LVDS положительный	SpaceWire 0 Transmitter*
96	SPWRXN1_A	Вход LVDS отрицательный	SpaceWire 0 Receiver*
97	SPWXP1_A	Вход LVDS положительный	SpaceWire 0 Receiver*
98	SPWRXN0_A	Вход LVDS отрицательный	SpaceWire 0 Receiver*
99	SPWXP0_A	Вход LVDS положительный	SpaceWire 0 Receiver*
100	VDDLVD	Вывод питания	Вывод питания LVDS передатчиков и приемников (1,8 В)
101	VSSLVD	Общий вывод	Общий вывод питания LVDS передатчиков и приемников 0 В
102	SPWXP0_B	Вход LVDS положительный	SpaceWire 1 Receiver*
103	SPWRXN0_B	Вход LVDS отрицательный	SpaceWire 1 Receiver*
104	SPWXP1_B	Вход LVDS положительный	SpaceWire 1 Receiver*
105	SPWRXN1_B	Вход LVDS отрицательный	SpaceWire 1 Receiver*
106	SPWXP0_B	Выход LVDS положительный	SpaceWire 1 Transmitter*
107	SPWTXN0_B	Выход LVDS отрицательный	SpaceWire 1 Transmitter*
108	SPWXP1_B	Выход LVDS положительный	SpaceWire 1 Transmitter*
109	SPWTXN1_B	Выход LVDS отрицательный	SpaceWire 1 Transmitter*

№ вывода	Имя вывода	Тип вывода	Назначение
110	GPIOA<31>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO) / ALTF0: -/ ALTF1: SPI1_SCK/ ALTF2: FPGA7/ ALTF3: UART0_CTS
111	GPIOA<30>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: OWI1 STP/ ALTF1: SPI1_CS/ ALTF2: FPGA6/ ALTF3: UART0_RTS
112	GPIOA<29>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: OWI1 Data/ ALTF1: SPI1_MISO/ ALTF2: FPGA5/ ALTF3: UART0_RX
113	GPIOA<28>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: OWI0 STP/ ALTF1: SPI1_MOSI/ ALTF2: FPGA4/ ALTF3: UART0_TX
114	GPIOA<27>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: OWI0 Data/ ALTF1: SPI0_SCK/ ALTF2: FPGA3/ ALTF3: CAN1_RX
115	GPIOA<26>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: Timer2 Ext Event/ ALTF1: SPI0_CS/ ALTF2: FPGA2/ ALTF3: CAN1_TX
116	GPIOA<25>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: Timer1 Ext Event/ ALTF1: SPI0_MISO/ ALTF2: FPGA1/ ALTF3: CAN0_RX
117	GPIOA<24>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: Timer0 Ext Event/ ALTF1: SPI0_MOSI/ ALTF2: FPGA0/ ALTF3: CAN0_TX
118	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
119	VDDRA2	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы A2
120	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
121	GPIOA<23>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA3/ ALTF1: FPGA7/ ALTF2: I2C1 SDA/ ALTF3: M1B_TXI
122	GPIOA<22>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA2/ ALTF1: FPGA6/ ALTF2: I2C1 SCL/ ALTF3: M1B_TXM
123	GPIOA<21>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA1/ ALTF1: FPGA5/ ALTF2: I2C0 SDA/ ALTF3: M1B_TXP
124	GPIOA<20>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA0/ ALTF1: FPGA4/ ALTF2: I2C0 SCL/ ALTF3: M1B_RXE
125	GPIOA<19>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C1 SDA/ ALTF1: FPGA3/ ALTF2: CAN1_RX/ ALTF3: M1B_RXM
126	GPIOA<18>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C1 SCL/ ALTF1: FPGA2/ ALTF2: CAN1_TX/ ALTF3: M1B_RXP
127	GPIOA<17>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C0 SDA/ ALTF1: FPGA1/ ALTF2: CAN0_RX/ ALTF3: M1A_TXI
128	GPIOA<16>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C0 SCL/ ALTF1: FPGA0/ ALTF2: CAN0_TX/ ALTF3: M1A_TXM
129	GPIOA<15>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_CTS/ ALTF1: OWI1 STP/ ALTF2: -/ ALTF3: M1A_TXP
130	GPIOA<14>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_RTS/ ALTF1: OWI1 Data/ ALTF2: -/ ALTF3: M1A_RXE
131	GPIOA<13>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_RX/ ALTF1: OWI0 STP/ ALTF2: -/ ALTF3: M1A_RXM
132	GPIOA<12>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_TX/ ALTF1: OWI0 Data/ ALTF2: -/ ALTF3: M1A_RXP
133	GPIOA<11>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_CTS/ ALTF1: CAN1_RX/ ALTF2: -/ ALTF3: M0B_TXI
134	GPIOA<10>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_RTS/ ALTF1: CAN1_TX/ ALTF2: -/ ALTF3: M0B_TXM
135	GPIOA<9>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_RX/ ALTF1: CAN0_RX/ ALTF2: -/ ALTF3: M0B_TXP

№ вывода	Имя вывода	Тип вывода	Назначение
136	GPIOA<8>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_TX/ ALTF1: CAN0_TX/ ALTF2:-/ ALTF3: M0B_RXE
137	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
138	VDDCORE	Вывод питания	Дублирует вывод 137
139	VDDRA1	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы А1
140	VDDRA1	Вывод питания	Дублирует вывод 139
141	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
142	VSSD	Общий вывод	Дублирует вывод 141
143	GPIOA<7>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_SCK/ ALTF1: UART1_CTS/ ALTF2: OWI1 STP/ ALTF3: M0B_RXM
144	GPIOA<6>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_CS/ ALTF1: UART1_RTS/ ALTF2: OWI1 Data/ ALTF3: M0B_RXP
145	GPIOA<5>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_MISO/ ALTF1: UART1_RX/ ALTF2: OWI0 STP/ ALTF3: M0A_TXI
146	GPIOA<4>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_MOSI/ ALTF1: UART1_TX/ ALTF2: OWI0 Data/ ALTF3: M0A_TXM
147	GPIOA<3>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_SCK/ ALTF1: UART0_CTS/ ALTF2:-/ ALTF3: M0A_TXP
148	GPIOA<2>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_CS/ ALTF1: UART0_RTS/ ALTF2: Timer2 Ext Event/ ALTF3: M0A_RXE
149	GPIOA<1>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_MISO/ ALTF1: UART0_RX/ ALTF2: Timer1 Ext Event/ ALTF3: M0A_RXM
150	GPIOA<0>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_MOSI/ ALTF1: UART0_TX / ALTF2:Timer0 Ext Event/ ALTF3:M0A_RXP
151	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
152	VSSD	Общий вывод	Дублирует вывод 151
153	NC	Без подключения	Не используется
154	CPU_EN	Цифровой вход	Управление режимом использования CPU
155	JTAG_EN	Цифровой вход	Управление интерфейсом JTAG (1-активен, 0- не активен)
156	BOOTMODE	Цифровой вход	Выбор источника исполняемой CPU программы (0-ROM, 1-DBG_RAM)
157	VC3	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 2
158	GNDPLL	Общий вывод	Общий вывод питания и кварцевого резонатора ФАПЧ 0 В
159	GNDPLL	Общий вывод	Дублирует вывод 158
160	OSCI	Аналоговый вывод	Вход для подключения кварцевого резонатора
161	OSCO	Аналоговый вывод	Выход для подключения кварцевого резонатора
162	VDDPLL	Вывод питания	Вывод питания ФАПЧ 1,8 В и кварцевого резонатора
163	VDDPLL	Вывод питания	Дублирует вывод 162
164	VC2	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 2
165	VC1	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 1
166	nRESET	Цифровой вход	Асинхронный сброс системы (активный уровень – 0)
167	CLK	Цифровой вход	Вход внешней тактовой частоты
168	NC	Без подключения	Не используется
169	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
170	VSSD	Общий вывод	Дублирует вывод 169
171	GPIOB<31>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: -/ ALTF1: FPGA15/ ALTF2:-
172	GPIOB<30>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A20/ ALTF1: FPGA14/ ALTF2: OWI1 STP
173	GPIOB<29>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A19/ ALTF1: FPGA13/ ALTF2: OWI1 Data
174	GPIOB<28>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A18/ ALTF1: FPGA12/ ALTF2: OWI0 STP
175	GPIOB<27>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A17/ ALTF1: FPGA11/ ALTF2: OWI0 Data

№ вывода	Имя вывода	Тип вывода	Назначение
176	GPIOB<26>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A16/ ALTF1: FPGA10/ ALTF2: Timer2 Ext Event
177	GPIOB<25>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A15/ ALTF1: FPGA9/ ALTF2: Timer1 Ext Event
178	GPIOB<24>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A14/ ALTF1: FPGA8/ ALTF2: Timer0 Ext Event
179	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
180	VSSD	Общий вывод	Дублирует 179
181	VDDDRB1	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы В1
182	VDDDRB1	Вывод питания	Дублирует 181
183	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
184	VDDCORE	Вывод питания	Дублирует 183
185	GPIOB<23>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A13/ ALTF1: M1B_TXI/ ALTF2: CAN1_RX
186	GPIOB<22>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A12/ ALTF1: M1B_TXM/ ALTF2: CAN1_TX
187	GPIOB<21>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A11/ ALTF1: M1B_TXP/ ALTF2: CAN0_RX
188	GPIOB<20>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A10/ ALTF1: M1B_RXE/ ALTF2: CAN0_TX
189	GPIOB<19>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A9/ ALTF1: M1B_RXM/ ALTF2: I2C1 SDA
190	GPIOB<18>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A8/ ALTF1: M1B_RXP/ ALTF2: I2C1 SCL
191	GPIOB<17>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A7/ ALTF1: M1A_TXI/ ALTF2: I2C0 SDA
192	GPIOB<16>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A6/ ALTF1: M1A_TXM/ ALTF2: I2C0 SCL
193	GPIOB<15>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A5/ ALTF1: M1A_TXP/ ALTF2: SPI1_SCK
194	GPIOB<14>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A4/ ALTF1: M1A_RXE/ ALTF2: SPI1_CS
195	GPIOB<13>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A3/ ALTF1: M1A_RXM/ ALTF2: SPI1_MISO
196	GPIOB<12>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A2/ ALTF1: M1A_RXP/ ALTF2: SPI1_MOSI
197	GPIOB<11>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A1/ ALTF1: M0B_TXI/ ALTF2: SPI0_SCK
198	GPIOB<10>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A0/ ALTF1: M0B_TXM/ ALTF2: SPI0_CS
199	GPIOB<9>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM OE/ ALTF1: M0B_TXP/ ALTF2: SPI0_MISO
200	GPIOB<8>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM CS/ ALTF1: M0B_RXE/ ALTF2: SPI0_MOSI
201	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1.8 В
202	VDDDRB2	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы В2
203	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
204	GPIOB<7>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D7/ ALTF1: M0B_RXM/ ALTF2: UART1_CTS
205	GPIOB<6>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D6/ ALTF1: M0B_RXP/ ALTF2: UART1_RTS
206	GPIOB<5>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D5/ ALTF1: M0A_TXI/ ALTF2: UART1_RX
207	GPIOB<4>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D4/ ALTF1: M0A_TXM/ ALTF2: UART1_TX
208	GPIOB<3>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D3/ ALTF1: M0A_TXP/ ALTF2: UART0_CTS
209	GPIOB<2>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D2/ ALTF1: M0A_RXE/ ALTF2: UART0_RTS
210	GPIOB<1>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D1/ ALTF1: M0A_RXM/ ALTF2: UART0_RX

№ вывода	Имя вывода	Тип вывода	Назначение
211	GPIOB<0>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ <i>ALTF0</i> : EXTMEM D0/ <i>ALTF1</i> : M0A_RXP/ <i>ALTF2</i> :UART0_TX
212	VDDRINGD	Вывод питания	Вывод питания кольца ESD защиты цифровой части/питание 5-ти вольтового домена памяти ОППЗУ
213	VDDRINGD	Вывод питания	Дублирует вывод 212
214	PROTP	Вывод программирования	Вывод для подачи напряжения в момент программирования OTP
215	PROTP	Вывод программирования	Дублирует вывод 214
216	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
217	VDDCORE	Вывод питания	Дублирует вывод 217
218	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
219	VSSD	Общий вывод	Дублирует вывод 219
220	BS_ENA	Цифровой вход	Разрешение аппаратной загрузки конфигурации ПЛИС (лог. «1» - разрешено, лог. «0» -запрещено)
221	NC	Без подключения	Не используется
222	VDDRINGA	Вывод питания	Вывод питания кольца ESD защиты аналоговой части
223	VDDOTP	Вывод питания	Вывод питания матрицы ячеек ОППЗУ
224	VSSA	Общий вывод	Общий вывод аналоговой части 0В
225	VSSA	Общий вывод	Дублирует вывод 225
226	DPK1	Многофункциональный вывод	Выход силового ключа 1/технологический вход
227	VDDPK	Вывод питания	Вывод питания силового ключа до 9,0 В
228	DPK2	Многофункциональный вывод	Выход силового ключа 2/технологический вход
229	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
230	VSSA	Общий вывод	Дублирует вывод 230
231	VSSA	Общий вывод	Дублирует вывод 230
232	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
233	VDDA	Вывод питания	Дублирует вывод 232
234	VRADC12	Аналоговый вход	Вход опорного напряжения АЦП и ЦАП для каналов 1 и 2
235	VRADC12	Аналоговый вход	Дублирует вывод 234
236	GNDADC12	Общий вывод	Общий измерительный вывод АЦП и ЦАП для каналов 1 и 2
237	GNDADC12	Общий вывод	Дублирует вывод 237
238	RREF12	Аналоговый вывод	Вывод для подключения токозадающего резистора токового ЦАП для каналов 1 и 2
239	AG10	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 0/ Выход ЦАП
240	AINOUT0<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 0
241	AINOUT0<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 0
242	AINOUT0<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 0
243	AINOUT0<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 0
244	AINOUT0<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 0
245	AINOUT0<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 0
246	AINOUT0<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 0
247	AINOUT0<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 0
248	AINOUT0<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 0
249	AINOUT0<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 0
250	AINOUT0<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 0
251	AINOUT0<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 0
252	AINOUT0<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 0
253	AINOUT0<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 0
254	AINOUT0<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 0
255	AINOUT0<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 0
256	AG00	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 0/ Выход ЦАП

Таблица 3. Функциональное назначение выводов микросхемы в корпусе МК 4250.208-3

№ вывода	Имя вывода	Тип вывода	Назначение
1	GND	Общий вывод	Общий вывод аналоговой части (малозоумящий) 0 В
2	VSSA	Общий вывод	Общий вывод аналоговой части 0В
3	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
4	VDDH	Вывод питания	Вывод питания цепей электростатической защиты при наличии помех на аналоговых входах (+5,0 В...+9,0 В)
5	AG01	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 1/ Выход ЦАП
6	AINOUT1<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 1
7	AINOUT1<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 1
8	AINOUT1<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 1
9	AINOUT1<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 1
10	AINOUT1<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 1
11	AINOUT1<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 1
12	AINOUT1<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 1
13	AINOUT1<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 1
14	AINOUT1<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 1
15	AINOUT1<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 1
16	AINOUT1<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 1
17	AINOUT1<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 1
18	AINOUT1<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 1
19	AINOUT1<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 1
20	AINOUT1<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 1
21	AINOUT1<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 1
22	AG11	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 1/ Выход ЦАП
23	VTEST	Многофункциональный вывод	Вывод для подключения к внутренним точкам аналоговой части при тестировании/ Вывод для подключения шунтирующей емкости ИОН
24	VREFOUT	Аналоговый выход	Выход встроенного буфера ИОН
25	TECHPROG	Многофункциональный вывод	Вход для программирования конфигурационной памяти/ вход определения режима программирования конфигурационной памяти и тестирования
26	VSSA	Общий вывод	Общий вывод аналоговой части 0 В.
27	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
28	VDDOUT5V	Аналоговый выход	Выход встроенного линейного регулятора для питания аналоговой части (режим 5,0 В и режим 3,5 В)
29	VDDIN	Аналоговый вход	Вход встроенного линейного регулятора для питания аналоговой части (входное напряжение 4,0 В...7,0 В)
30	VDDOUT1V8	Аналоговый выход	Выход встроенного линейного регулятора для питания цифровой части 1,8 В
31	AG12	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 2/ Выход ЦАП.
32	AINOUT2<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 2
33	AINOUT2<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 2
34	AINOUT2<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 2
35	AINOUT2<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 2
36	AINOUT2<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 2
37	AINOUT2<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 2
38	AINOUT2<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 2
39	AINOUT2<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 2
40	AINOUT2<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 2
41	AINOUT2<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 2
42	AINOUT2<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 2
43	AINOUT2<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 2
44	AINOUT2<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 2
45	AINOUT2<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 2
46	AINOUT2<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 2
47	AINOUT2<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 2
48	AG02	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 2/ Выход ЦАП
49	VDDH	Вывод питания	Вывод питания цепей электростатической защиты при наличии помех на аналоговых входах (+5,0 В...+9,0 В)
50	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
51	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
52	GND	Общий вывод	Общий вывод аналоговой части (малозоумящий) 0 В

№ вывода	Имя вывода	Тип вывода	Назначение
53	AG03	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 3/ Выход ЦАП
54	AINOUT3<15>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 3
55	AINOUT3<14>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 3
56	AINOUT3<13>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 3
57	AINOUT3<12>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 3
58	AINOUT3<11>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 3
59	AINOUT3<10>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 3
60	AINOUT3<9>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 3
61	AINOUT3<8>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 3
62	AINOUT3<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 3
63	AINOUT3<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 3
64	AINOUT3<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 3
65	AINOUT3<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 3
66	AINOUT3<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 3
67	AINOUT3<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 3
68	AINOUT3<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 3
69	AINOUT3<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 3
70	AG13	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 3/ Выход ЦАП
71	RREF34	Аналоговый вывод	Вывод для подключения токозадающего резистора токового ЦАП для каналов 3 и 4
72	GNDADC34	Аналоговый вход	Общий измерительный вывод АЦП и ЦАП для каналов 3 и 4
73	VRADC34	Аналоговый вход	Вход опорного напряжения АЦП и ЦАП для каналов 3 и 4
74	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
75	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
76	SPWTXN1_A	Выход LVDS отрицательный	SpaceWire 0 Transmitter*
77	SPWTXP1_A	Выход LVDS положительный	SpaceWire 0 Transmitter*
78	SPWTXN0_A	Выход LVDS отрицательный	SpaceWire 0 Transmitter*
79	SPWTXP0_A	Выход LVDS положительный	SpaceWire 0 Transmitter*
80	SPWRXN1_A	Вход LVDS отрицательный	SpaceWire 0 Receiver*
81	SPWRXP1_A	Вход LVDS положительный	SpaceWire 0 Receiver*
82	SPWRXN0_A	Вход LVDS отрицательный	SpaceWire 0 Receiver*
83	SPWRXP0_A	Вход LVDS положительный	SpaceWire 0 Receiver*
84	VDDLVDSD	Вывод питания	Вывод питания LVDS передатчиков и приемников (1,8 В)
85	VSSLVDSD	Общий вывод	Общий вывод питания LVDS передатчиков и приемников 0 В
86	SPWRXP0_B	Вход LVDS положительный	SpaceWire 1 Receiver*
87	SPWRXN0_B	Вход LVDS отрицательный	SpaceWire 1 Receiver*
88	SPWRXP1_B	Вход LVDS положительный	SpaceWire 1 Receiver*
89	SPWRXN1_B	Вход LVDS отрицательный	SpaceWire 1 Receiver*
90	SPWTXP0_B	Выход LVDS положительный	SpaceWire 1 Transmitter*
91	SPWTXN0_B	Выход LVDS отрицательный	SpaceWire 1 Transmitter*
92	SPWTXP1_B	Выход LVDS положительный	SpaceWire 1 Transmitter*
93	SPWTXN1_B	Выход LVDS отрицательный	SpaceWire 1 Transmitter*
94	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
95	VDDDRA2	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы A2
96	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
97	GPIOA<23>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA3/ ALTF1: FPGA7/ ALTF2: I2C1 SDA/ ALTF3: M1B_TXI
98	GPIOA<22>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA2/ ALTF1: FPGA6/ ALTF2: I2C1 SCL/ ALTF3: M1B_TXM
99	GPIOA<21>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA1/ ALTF1: FPGA5/ ALTF2: I2C0 SDA/ ALTF3: M1B_TXP
100	GPIOA<20>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: FPGA0/ ALTF1: FPGA4/ ALTF2: 2C0 SCL/ ALTF3: M1B_RXE
101	GPIOA<19>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C1 SDA/ ALTF1: FPGA3/ ALTF2: CAN1_RX/ ALTF3: M1B_RXM

№ вывода	Имя вывода	Тип вывода	Назначение
102	GPIOA<18>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C1 SCL/ ALTF1: FPGA2/ ALTF2: CAN1_TX/ ALTF3: M1B_RXP
103	GPIOA<17>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C0 SDA/ ALTF1: FPGA1/ ALTF2: CAN0_RX/ ALTF3: M1A_TXI
104	GPIOA<16>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: I2C0 SCL/ ALTF1: FPGA0/ ALTF2: CAN0_TX/ ALTF3: M1A_TXM
105	GPIOA<15>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_CTS/ ALTF1: OWI1 STP/ ALTF2:-/ ALTF3: M1A_TXP
106	GPIOA<14>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_RTS/ ALTF1: OWI1 Data/ ALTF2:-/ ALTF3: M1A_RXE
107	GPIOA<13>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_RX/ ALTF1: OWI0 STP/ ALTF2:-/ ALTF3: M1A_RXM
108	GPIOA<12>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART1_TX/ ALTF1: OWI0 Data/ ALTF2:-/ ALTF3: M1A_RXP
109	GPIOA<11>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_CTS/ ALTF1: CAN1_RX/ ALTF2:-/ ALTF3: M0B_TXI
110	GPIOA<10>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_RTS/ ALTF1: CAN1_TX/ ALTF2:-/ ALTF3: M0B_TXM
111	GPIOA<9>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_RX/ ALTF1: CAN0_RX/ ALTF2:-/ ALTF3: M0B_TXP
112	GPIOA<8>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: UART0_TX/ ALTF1: CAN0_TX/ ALTF2:-/ ALTF3: M0B_RXE
113	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
114	VDDDRA1	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы A1
115	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
116	GPIOA<7>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_SCK/ ALTF1: UART1_CTS/ ALTF2: OWI1 STP/ ALTF3: M0B_RXM
117	GPIOA<6>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_CS/ ALTF1: UART1_RTS/ ALTF2: OWI1 Data/ ALTF3: M0B_RXP
118	GPIOA<5>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_MISO/ ALTF1: UART1_RX/ ALTF2: OWI0 STP/ ALTF3: M0A_TXI
119	GPIOA<4>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI1_MOSI/ ALTF1: UART1_TX/ ALTF2: OWI0 Data/ ALTF3: M0A_TXM
120	GPIOA<3>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_SCK/ ALTF1: UART0_CTS/ ALTF2:-/ ALTF3: M0A_TXP
121	GPIOA<2>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_CS/ ALTF1: UART0_RTS/ ALTF2: Timer2 Ext Event/ ALTF3: M0A_RXE
122	GPIOA<1>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_MISO/ ALTF1: UART0_RX/ ALTF2: Timer1 Ext Event/ ALTF3: M0A_RXM
123	GPIOA<0>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: SPI0_MOSI/ ALTF1: UART0_TX / ALTF2:Timer0 Ext Event/ ALTF3:M0A_RXP
124	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
125	CPU_EN	Цифровой вход	Управление режимом использования CPU
126	JTAG_EN	Цифровой вход	Управление интерфейсом JTAG (1-активен, 0- не активен)
127	BOOTMODE	Цифровой вход	Выбор источника исполняемой CPU программы (0-ROM, 1-DBG_RAM)

№ вывода	Имя вывода	Тип вывода	Назначение
128	VC3	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 2
129	GNDPLL	Общий вывод	Общий вывод питания и кварцевого резонатора ФАПЧ 0 В
130	OSCI	Аналоговый вывод	Вход для подключения кварцевого резонатора
131	OSCO	Аналоговый вывод	Выход для подключения кварцевого резонатора
132	VDDPLL	Вывод питания	Вывод питания ФАПЧ 1,8 В и кварцевого резонатора
133	VC2	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 2
134	VC1	Аналоговый вывод	Вывод подключения емкости петлевого фильтра ФАПЧ 1
135	nRESET	Цифровой вход	Асинхронный сброс системы (активный уровень – 0)
136	CLK	Цифровой вход	Вход внешней тактовой частоты
137	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
138	GPIOB<31>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: -/ ALTF1: FPGA15/ ALTF2: -
139	GPIOB<30>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A20/ ALTF1: FPGA14/ ALTF2: OW11 STP
140	GPIOB<29>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A19/ ALTF1: FPGA13/ ALTF2: OW11 Data
141	GPIOB<28>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A18/ ALTF1: FPGA12/ ALTF2: OW10 STP
142	GPIOB<27>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A17/ ALTF1: FPGA11/ ALTF2: OW10 Data
143	GPIOB<26>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A16/ ALTF1: FPGA10/ ALTF2: Timer2 Ext Event
144	GPIOB<25>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A15/ ALTF1: FPGA9/ ALTF2: Timer1 Ext Event
145	GPIOB<24>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A14/ ALTF1: FPGA8/ ALTF2: Timer0 Ext Event
146	VSSD	Общий вывод	Общий вывод питания цифровой части 0В
147	VDDDRB1	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы В1
148	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
149	GPIOB<23>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A13/ ALTF1: M1B_TXI/ ALTF2: CAN1_RX
150	GPIOB<22>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A12/ ALTF1: M1B_TXM/ ALTF2: CAN1_TX
151	GPIOB<21>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A11/ ALTF1: M1B_TXP/ ALTF2: CAN0_RX
152	GPIOB<20>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A10/ ALTF1: M1B_RXE/ ALTF2: CAN0_TX
153	GPIOB<19>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A9/ ALTF1: M1B_RXM/ ALTF2: I2C1 SDA
154	GPIOB<18>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A8/ ALTF1: M1B_RXP/ ALTF2: I2C1 SCL
155	GPIOB<17>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A7/ ALTF1: M1A_TXI/ ALTF2: I2C0 SDA
156	GPIOB<16>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A6/ ALTF1: M1A_TXM/ ALTF2: I2C0 SCL
157	GPIOB<15>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A5/ ALTF1: M1A_TXP/ ALTF2: SPI1_SCK
158	GPIOB<14>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A4/ ALTF1: M1A_RXE/ ALTF2: SPI1_CS
159	GPIOB<13>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A3/ ALTF1: M1A_RXM/ ALTF2: SPI1_MISO
160	GPIOB<12>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A2/ ALTF1: M1A_RXP/ ALTF2: SPI1_MOSI
161	GPIOB<11>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A1/ ALTF1: M0B_TXI/ ALTF2: SPI0_SCK
162	GPIOB<10>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM A0/ ALTF1: M0B_TXM/ ALTF2: SPI0_CS
163	GPIOB<9>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM OE/ ALTF1: M0B_TXP/ ALTF2: SPI0_MISO
164	GPIOB<8>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM CS/ ALTF1: M0B_RXE/ ALTF2: SPI0_MOSI
165	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В

№ вывода	Имя вывода	Тип вывода	Назначение
166	VDDDRB2	Вывод питания	Вывод питания GPIO 1,65 В...5,25 В. Определяет логические уровни группы B2
167	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
168	GPIOB<7>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D7/ ALTF1: M0B_RXM/ ALTF2: UART1_CTS
169	GPIOB<6>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D6/ ALTF1: M0B_RXP/ ALTF2: UART1_RTS
170	GPIOB<5>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D5/ ALTF1: M0A_TXI/ ALTF2: UART1_RX
171	GPIOB<4>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D4/ ALTF1: M0A_TXM/ ALTF2: UART1_TX
172	GPIOB<3>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D3/ ALTF1: M0A_TXP/ ALTF2: UART0_CTS
173	GPIOB<2>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D2/ ALTF1: M0A_RXE/ ALTF2: UART0_RTS
174	GPIOB<1>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D1/ ALTF1: M0A_RXM/ ALTF2: UART0_RX
175	GPIOB<0>	Цифровой вход/выход	Вывод параллельного КМОП порта (GPIO)/ ALTF0: EXTMEM D0/ ALTF1: M0A_RXP/ ALTF2: UART0_TX
176	VDDRINDG	Вывод питания	Вывод питания кольца ESD защиты цифровой части/питание 5-ти вольтового домена памяти ОППЗУ
177	PROTP	Вывод программирования	Вывод для подачи напряжения в момент программирования OTP
178	VDDCORE	Вывод питания	Вывод питания ядра цифровой части 1,8 В
179	VSSD	Общий вывод	Общий вывод питания цифровой части 0 В
180	BS_ENA	Цифровой вход	Разрешение аппаратной загрузки конфигурации ПЛИС (лог. «1» - разрешено, лог. «0» - запрещено)
181	VDDRINGA	Вывод питания	Вывод питания кольца ESD защиты аналоговой части
182	VDDOTP	Вывод питания	Вывод питания матрицы ячеек ОППЗУ
183	DPK1	Многофункциональный вывод	Выход силового ключа 1/технологический вход
184	VDDPK	Вывод питания	Вывод питания силового ключа до 9,0 В
185	DPK2	Многофункциональный вывод	Выход силового ключа 2/технологический вход
186	VSSA	Общий вывод	Общий вывод аналоговой части 0 В
187	VDDA	Вывод питания	Вывод питания аналоговой части (+3,5 В...+5,25 В)
188	VRADC12	Аналоговый вход	Вход опорного напряжения АЦП и ЦАП для каналов 1 и 2
189	GNDADC12	Общий вывод	Общий измерительный вывод АЦП и ЦАП для каналов 1 и 2
190	RREF12	Аналоговый вывод	Вывод для подключения токозадающего резистора токового ЦАП для каналов 1 и 2
191	AG10	Аналоговый вход/выход	Общий вывод 1 измерительного тракта канала 0/ Выход ЦАП
192	AINOUT0<15>*	Аналоговый вход/выход	Аналоговый вывод 15 измерительного тракта канала 0
193	AINOUT0<14>*	Аналоговый вход/выход	Аналоговый вывод 14 измерительного тракта канала 0
194	AINOUT0<13>*	Аналоговый вход/выход	Аналоговый вывод 13 измерительного тракта канала 0
195	AINOUT0<12>*	Аналоговый вход/выход	Аналоговый вывод 12 измерительного тракта канала 0
196	AINOUT0<11>*	Аналоговый вход/выход	Аналоговый вывод 11 измерительного тракта канала 0
197	AINOUT0<10>*	Аналоговый вход/выход	Аналоговый вывод 10 измерительного тракта канала 0
198	AINOUT0<9>*	Аналоговый вход/выход	Аналоговый вывод 9 измерительного тракта канала 0
199	AINOUT0<8>*	Аналоговый вход/выход	Аналоговый вывод 8 измерительного тракта канала 0
200	AINOUT0<7>*	Аналоговый вход/выход	Аналоговый вывод 7 измерительного тракта канала 0
201	AINOUT0<6>*	Аналоговый вход/выход	Аналоговый вывод 6 измерительного тракта канала 0
202	AINOUT0<5>*	Аналоговый вход/выход	Аналоговый вывод 5 измерительного тракта канала 0
203	AINOUT0<4>*	Аналоговый вход/выход	Аналоговый вывод 4 измерительного тракта канала 0
204	AINOUT0<3>*	Аналоговый вход/выход	Аналоговый вывод 3 измерительного тракта канала 0
205	AINOUT0<2>*	Аналоговый вход/выход	Аналоговый вывод 2 измерительного тракта канала 0
206	AINOUT0<1>*	Аналоговый вход/выход	Аналоговый вывод 1 измерительного тракта канала 0
207	AINOUT0<0>*	Аналоговый вход/выход	Аналоговый вывод 0 измерительного тракта канала 0
208	AG00	Аналоговый вход/выход	Общий вывод 0 измерительного тракта канала 0/ Выход ЦАП

M0A***, M1A***, M0A***, M0B*** – выводы относятся к интерфейсу MILSTD1553B.

