

Основные особенности

- Диапазон напряжения питания:
 $VDD = 3,3 \text{ В} \dots 5,0 \text{ В} \pm 10\%$;
- Скорость передачи данных
не более 100 Мбит/с;
- Рабочая частота не более 50 МГц;
- Ток потребления на канал в режиме
покоя не более 13 мА;
- Ток потребления на канал в режиме
работы не более 37 мА;
- Температурный диапазон
от -60°C до $+85^\circ\text{C}$.

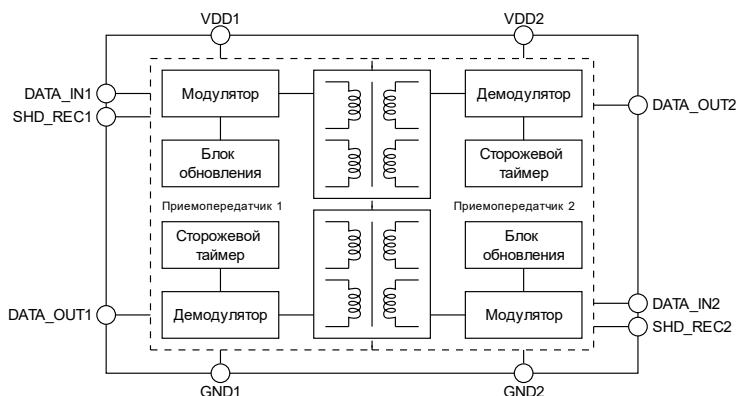


Рисунок 1. Структурная схема

Общее описание

Микросборка представляет собой приемопередатчик цифровых логических сигналов с гальванической развязкой. Приемопередатчик способен работать в диапазоне от 3,3 В до 5,0 В. При этом изменение напряжения на передатчике не влияет на приемник и наоборот.

Приемник включает в себя схему сторожевого таймера и блок обновления которые обеспечивают дополнительное преимущество обнаружения отказа любого полевого устройства на стороне системы.

Ближайший функциональный аналог ADuM1100 (ф. Analog Devices).

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от – 60°C до +85°C)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Напряжение питания (VDD1, VDD2), В	2,97		5,5
Скорость передачи данных, Мбит/с			100
Максимальный выходной ток, мА	10		
Рабочая частота, МГц			50
При VDD1 = 5,0 В; VDD2 = 5,0 В			
Ток потребления на канал в режиме покоя (I_{VDD1_0} , I_{VDD2_0}), мА		11	13
Ток потребления на канал (I_{VDD1_100} , I_{VDD2_100}), мА (частота лог. сигнала 50 МГц, 100 Мбит/с)		31	37
При VDD1 = 3,3 В; VDD2 = 3,3 В			
Ток потребления на канал в режиме покоя (I_{VDD1_0} , I_{VDD2_0}), мА		7	9
Ток потребления на канал (I_{VDD1_100} , I_{VDD2_100}), мА (частота лог. сигнала 50 МГц, 100 Мбит/с)		17	21
При VDD1 = 5,0 В; VDD2 = 3,3 В			
Ток потребления на канал в режиме покоя (I_{VDD1_0}), мА		11	13
Ток потребления на канал в режиме покоя (I_{VDD2_0}), мА		7	9
Ток потребления на канал (I_{VDD1_100} , I_{VDD2_100}), мА (частота лог. сигнала 50 МГц, 100 Мбит/с)		19	21
При VDD1 = 3,3 В; VDD2 = 5,0 В			
Ток потребления на канал в режиме покоя (I_{VDD1_0}), мА		7	9
Ток потребления на канал в режиме покоя (I_{VDD2_0}), мА		11	13
Ток потребления на канал (I_{VDD1_100} , I_{VDD2_100}), мА (частота лог. сигнала 50 МГц, 100 Мбит/с)		21	25

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 500 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации микросхем

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания (VDD1, VDD2), В	2,97	5,5	–0,3	5,5
Напряжение высокого уровня входных цифровых сигналов (SHD_REC, DATA_IN), В	4,5 ⁽¹⁾	5,5 ⁽¹⁾	–0,3	5,5
	2,97 ⁽²⁾	3,63 ⁽²⁾	–0,3	5,5
Напряжение низкого уровня входных цифровых сигналов (SHD_REC, DATA_IN), В	0	0,1	–0,3	5,5
Выходной ток, мА	10	–	–	
Температура эксплуатации, °C	–60	+85	–60	+125
Примечание: 1) При VDD=5,0 В; 2) При VDD=3,3 В.				

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное назначение выводов микросхемы

№ вывода	Наименование вывода	Назначение вывода
	DATA_OUT2	Логический выход приемопередатчика 2
	TECH2_1	Технологический вывод 1 приемопередатчика 2
	TECH2_2	Технологический вывод 2 приемопередатчика 2
	GND1	Общий вывод приемопередатчика 1
	VDD1	Напряжение питания приемопередатчика 1
	SHD_REC1	Вывод включения/выключения приемника 1: лог. «1» – выключен; лог. «0» – включен.
	DATA_IN1	Логический вход приемопередатчика 1
	DATA_OUT1	Логический выход приемопередатчика 1
	TECH1_1	Технологический вывод 1 приемопередатчика 1
	TECH1_2	Технологический вывод 2 приемопередатчика 1
	GND2	Общий вывод 2
	VDD2	Напряжение питания приемопередатчика 2
	SHD_REC2	Вывод включения/выключения приемника 2: лог. «1» – выключен; лог. «0» – включен.
	DATA_IN2	Логический вход приемопередатчика 2

Временные диаграммы

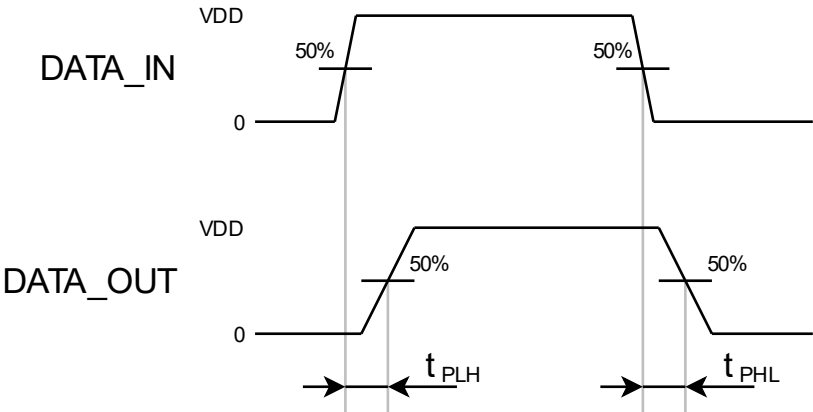


Рисунок 2. Временная диаграмма задержки

Таблица 4. Справочные данные (при I_{LOAD} = 10 мА, C_{LOAD} = 10 пФ)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Время нарастания/спада (t _r , t _f), нс		1,0	
При VDD1 = 5,0 В; VDD2 = 5,0 В			
Задержка переключения t _{PHL} (из лог. «1» в лог. «0») на уровне 50%, нс		22	28,3
Задержка переключения t _{PLH} (из лог. «0» в лог. «1») на уровне 50%, нс		24	28,6
Искажение ширины импульса (t _{PLH} - t _{PHL}), нс		2,3	3,0
При VDD1 = 3,3 В; VDD2 = 3,3 В			
Задержка переключения t _{PHL} (из лог. «1» в лог. «0») на уровне 50%, нс		17,5	25,5
Задержка переключения t _{PLH} (из лог. «0» в лог. «1») на уровне 50%, нс		18,8	26,8
Искажение ширины импульса (t _{PLH} - t _{PHL}), нс		1,3	
При VDD1 = 5,0 В; VDD2 = 3,3 В			
Задержка переключения t _{PHL} (из лог. «1» в лог. «0») на уровне 50%, нс		22	24,7
Задержка переключения t _{PLH} (из лог. «0» в лог. «1») на уровне 50%, нс		24	2,2
Искажение ширины импульса (t _{PLH} - t _{PHL}), нс		2	3
При VDD1 = 3,3 В; VDD2 = 5,0 В			
Задержка переключения t _{PHL} (из лог. «1» в лог. «0») на уровне 50%, нс		14,6	22,7
Задержка переключения t _{PLH} (из лог. «0» в лог. «1») на уровне 50%, нс		15,9	24
Искажение ширины импульса (t _{PLH} - t _{PHL}), нс		1,3	1,3

Рекомендуемая схема применения

Таблица 5. Таблица внешних компонентов

Компонент	Номинал
C1, C2	0,1 – 1 мкФ
C3, C4	10 пФ
R1, R2	Номиналы уточняются

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ. Шунтирующие конденсаторы должны располагаться на плате в непосредственной близости к соответствующим выводам микросхемы.

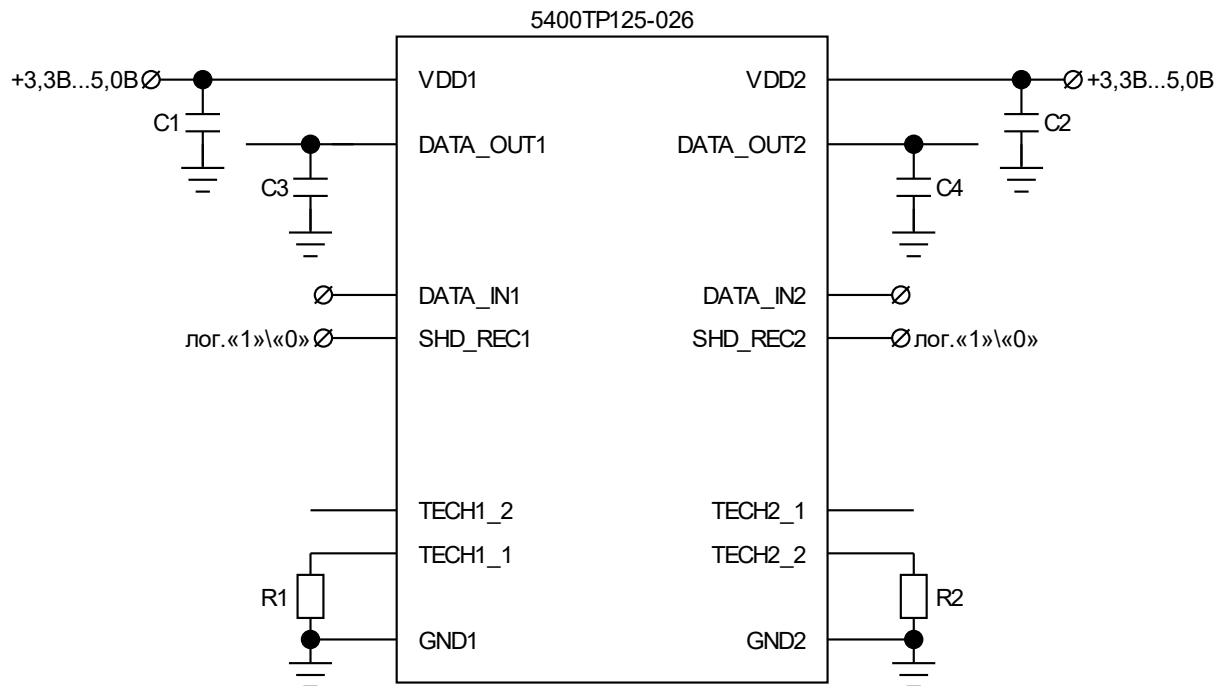


Рисунок 3. Предварительная схема применения

Описание функционирования микросхемы

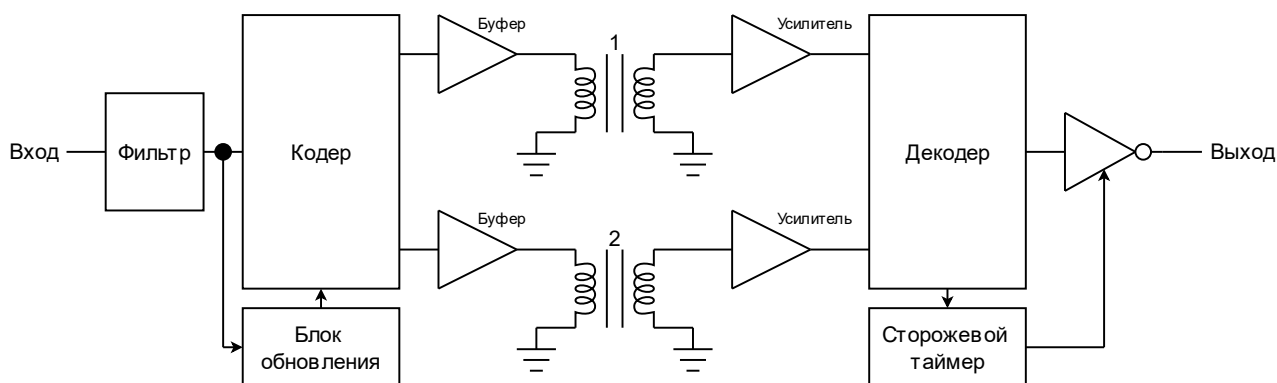


Рисунок 4. Структурная схема приемопередатчика

В качестве метода передачи данных через трансформатор используется модуляция типа «SET-RESET», при которой фронт и спад входного сигнала кодируется одним импульсом и передается на трансформатор. Чтобы гарантировать стабильность входа, фильтр сбоев отфильтровывает более узкие импульсы. После получения сигнала: для переднего фронта импульс длительностью 2 нс отправляется на катушку 1, а для заднего фронта – на катушку 2. Импульсы передаются на вторичные катушки, усиливаются и входной сигнал восстанавливается через SR-триггер.

При отсутствии изменений логического уровня на входе в течение примерно 1 мкс, моностабильный генератор генерирует импульс длительностью 2 нс и отправляет его на трансформатор 1 или на трансформатор 2, в зависимости от входного логического уровня. Импульс обновления длительностью 2 нс отправляется на катушку 1, если на входе высокий уровень, и на катушку 2, если на входе низкий уровень. Это помогает поддерживать правильность постоянного тока для изолятора.

Приемник включает в себя схему сторожевого таймера, которая срабатывает через ~2 мкс, если декодер не получает ни один из импульсов обновления. При этом выход изолятора принудительно устанавливается в низкое логическое состояние схемой сторожевого таймера.

Комбинация функций обновления и сторожевого таймера обеспечивает дополнительное преимущество обнаружения отказа любого полевого устройства на стороне системы.

Лист регистрации изменений

[illegible]