

### Основные особенности

- Диапазон напряжения питания  
 $V_{DD} = +1,8 \text{ В} (\pm 10\%) \dots +5,0 \text{ В} (\pm 10\%)$ ;
- Максимальная частота 30 МГц;
- Нагрузочная способность 35 мА;
- Задержка переключения 5,0 нс;
- Время нарастания/спада 2,5 нс;
- Функция «холодный резерв»;
- Технология изготовления КМОП КНИ;
- Температурный диапазон  
от  $-60^\circ\text{C}$  до  $+125^\circ\text{C}$ ;
- Стойкость к СВВФ.

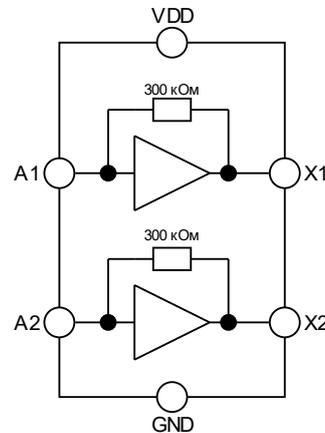


Рисунок 1. Структурная схема



ГГ – год выпуска  
НН – неделя выпуска

Рисунок 2. Внешний вид  
микросхемы 5400TP125-005

### Общее описание

Микросхема 5400TP125-005 – двухканальный буфер цифровых сигналов. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP125 по технологии КНИ.

Микросхема предназначена для увеличения нагрузочной способности цифровых сигналов. Последовательность включения/отключения напряжений питания или входа микросхемы не влияют на работоспособность схемы.

В микросхеме реализована функция «холодный резерв»: при подключении резервные элементы не несут нагрузки и не влияют на работу основных компонентов.

Микросхема является функциональным аналогом SN74AUP3G34 и SN74AHC1G126-EP (ф. Texas Instruments).

Микросхема поставляется в 6-ти выводном металлокерамическом корпусе 5221.6-1.

## Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от –60 до +125°C)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Напряжение питания VDD, В	1,6		5,5
Ток потребления, мА			3,0
Входной ток, мкА			1,0
Входная емкость, пФ			4,0
Максимальный выходной ток, мА	10 <sup>1)</sup>	35 <sup>1)</sup>	
	10 <sup>2)</sup>	30 <sup>2)</sup>	
	9,0 <sup>3)</sup>	28 <sup>3)</sup>	
	4,0 <sup>4)</sup>	13 <sup>4)</sup>	
Максимальная нагрузочная емкость, пФ		15	
Максимальная рабочая частота, МГц	30		31
Входное напряжение высокого уровня цифровых сигналов (A1, A2), В	4,5 <sup>1)</sup>	5,0 <sup>1)</sup>	
	3,0 <sup>2)</sup>	3,3 <sup>2)</sup>	
	2,25 <sup>3)</sup>	2,5 <sup>3)</sup>	
	1,6 <sup>4)</sup>	1,8 <sup>4)</sup>	
Входное напряжение низкого уровня цифровых сигналов (A1, A2), В		0	0,5
Выходное напряжение высокого уровня цифровых сигналов (X1, X2), В	4,5 <sup>1)</sup>	5,0 <sup>1)</sup>	
	3,0 <sup>2)</sup>	3,3 <sup>2)</sup>	
	2,25 <sup>3)</sup>	2,5 <sup>3)</sup>	
	1,5 <sup>4)</sup>	1,8 <sup>4)</sup>	
Выходное напряжение низкого уровня цифровых сигналов (X1, X2), В		0	0,5
Примечание:			
1) норма на параметр при VDD = 5,0 В			
2) норма на параметр при VDD = 3,3 В			
3) норма на параметр при VDD = 2,5 В			
4) норма на параметр при VDD = 1,8 В			

## Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

## Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания VDD, В	1,6	5,5	-0,3	5,6
Входное напряжение низкого уровня цифровых сигналов (A1, A2), В	0	0,5	-0,3	VDD+0,5
Входное напряжение высокого уровня цифровых сигналов (A1, A2), В	0,9*VDD	VDD	-0,3	VDD+0,5
Выходной нагрузочный ток (X1, X2), мА	–	35 <sup>1)</sup> 30 <sup>2)</sup> 28 <sup>3)</sup> 13 <sup>4)</sup>	–	70 <sup>1)</sup> 60 <sup>2)</sup> 55 <sup>3)</sup> 26 <sup>4)</sup>
Температура эксплуатации, °С	-60	+125	-60	+150
Примечания: 1) норма на параметр при VDD = 5,0 В 2) норма на параметр при VDD = 3,3 В 3) норма на параметр при VDD = 2,5 В 4) норма на параметр при VDD = 1,8 В				

## Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Наименование вывода	Назначение вывода
1	X1	Выход буфера 1
2	VDD	Вывод положительного напряжения питания
3	X2	Выход буфера 2
4	A2	Вход буфера 2
5	GND	Общий вывод
6	A1	Вход буфера 1

## Временные диаграммы

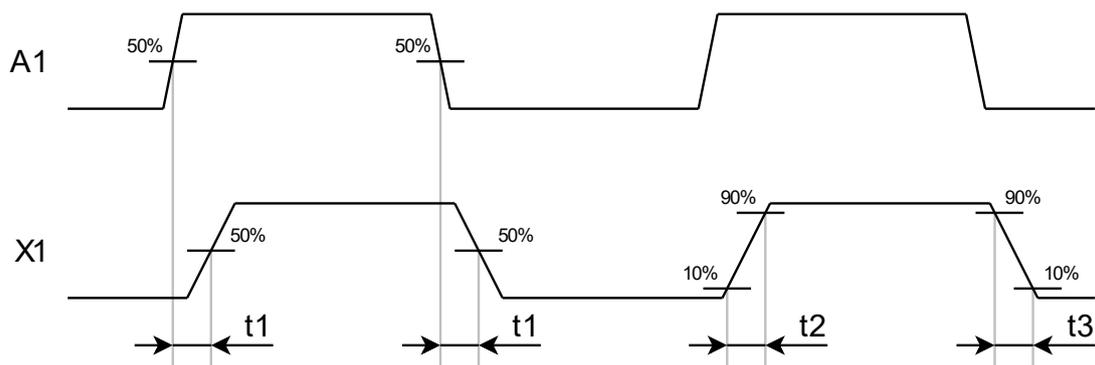


Рисунок 3. Временная диаграмма работы цифрового буфера

Таблица 4. Справочные данные (при  $I_{LOAD} = 15$  мА,  $C_{LOAD} = 15$  пФ)

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Задержка переключения $t_1$ (на уровне 50%), нс			
при VDD = 5,0 В		4,5	18
при VDD = 3,3 В		5,5	20
при VDD = 2,5 В		8,0	22
при VDD = 1,8 В		13	24
Время нарастания $t_2$ (на уровне 10% – 90%), нс			
при VDD = 5,0 В		2,5	5,0
при VDD = 3,3 В		2,6	5,0
при VDD = 2,5 В		2,7	6,0
при VDD = 1,8 В		2,75	7,0
Время спада $t_3$ (на уровне 90% – 10%), нс			
при VDD = 5,0 В		2,0	5,0
при VDD = 3,3 В		2,1	5,0
при VDD = 2,5 В		2,3	6,0
при VDD = 1,8 В		2,4	7,0

## Типовые характеристики

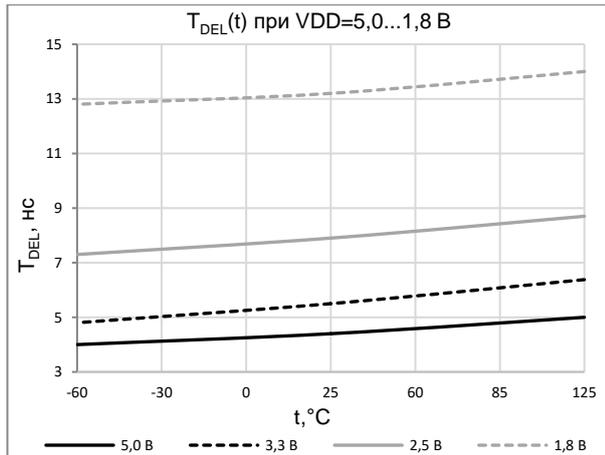


Рисунок 4. Зависимость задержки переключения выходного сигнала от температуры при разном напряжении питания

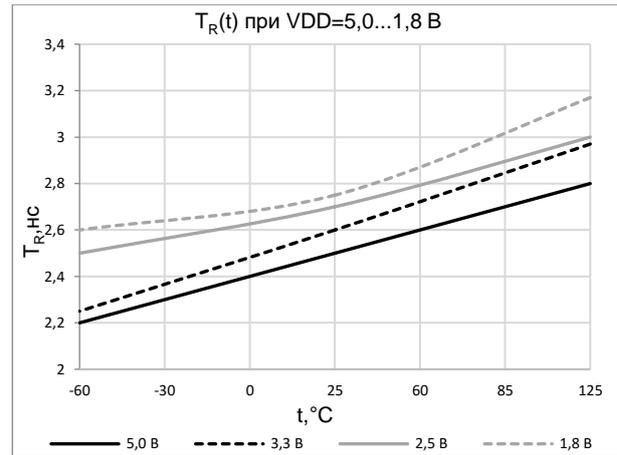


Рисунок 5. Зависимость времени нарастания выходного сигнала от температуры при разном напряжении питания

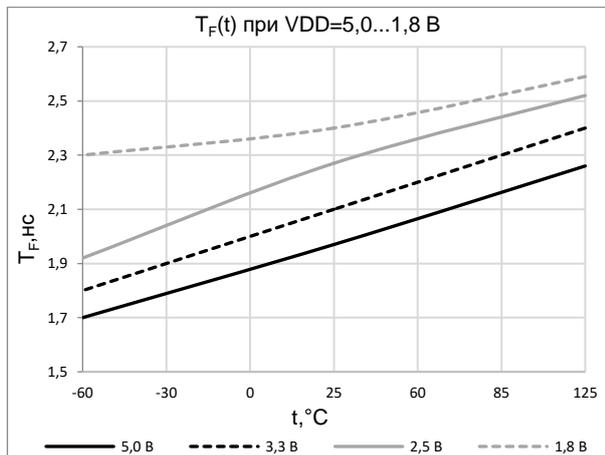


Рисунок 6. Зависимость времени спада выходного сигнала от температуры при разном напряжении питания

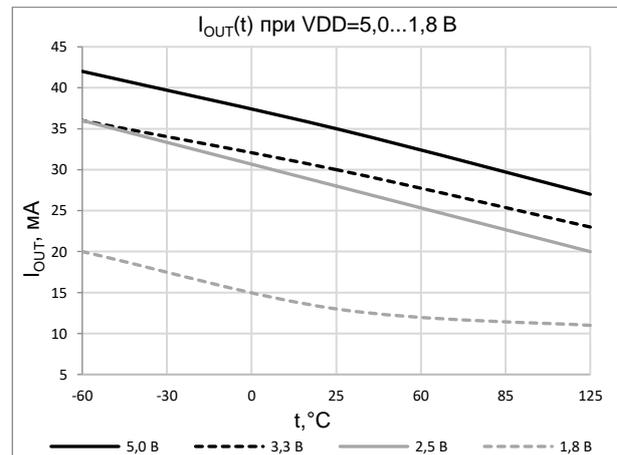


Рисунок 7. Зависимость выходного тока от температуры при разном напряжении питания

## Рекомендуемая схема применения

Таблица 5. Таблица внешних компонентов

Компонент	Номинал
C1	10 нФ (опционально)

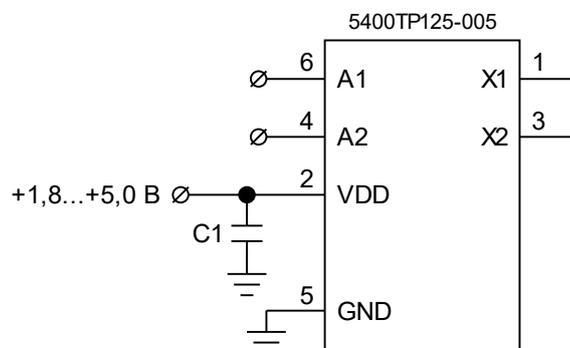


Рисунок 8. Рекомендуемая схема применения

## Описание функционирования микросхемы

Конструкция входа/выхода микросхемы из-за функции «холодный резерв» требует во время работы фазы предзаряда встроенной ёмкости при первых входных импульсах.

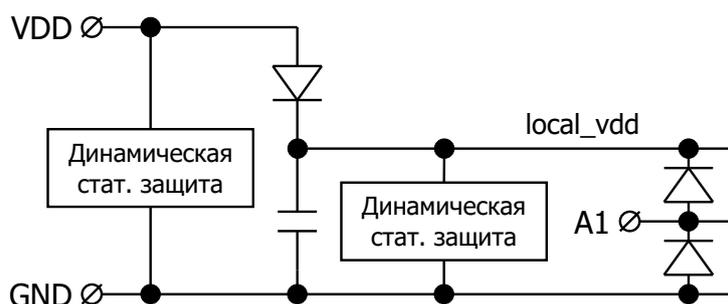


Рисунок 9. Структурная схема реализации электростатической защиты входа A1

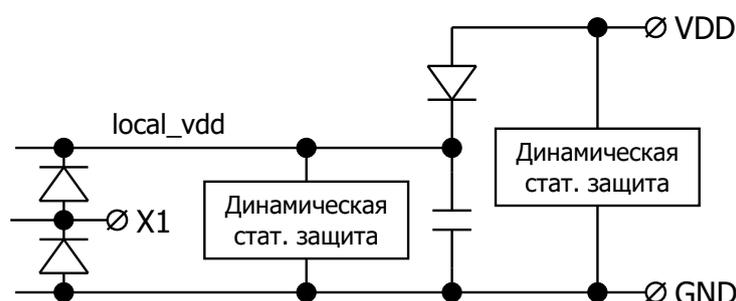


Рисунок 10. Структурная схема реализации электростатической защиты выхода X1

Типовое время при токе 50 мкА – 30 мкс, 5 мкА – 150 мкс, 1 мкА – 600 мкс. Для исключения фазы предзаряда рекомендуется держать вход микросхемы в состоянии лог. «1».

Последовательность включения/отключения напряжений питания или входа микросхемы не влияет на правильную работоспособность микросхемы.

Таблица 6. Таблица истинности работы микросхемы

Напряжение питания	Вход А1, А2	Выход Х1, Х2	
VDD = 1,6 ... 5,5 В	лог. «1» (не менее VDD – 10%)	лог. «1» (не менее VDD–10%)	
	лог. «0» (не более 0,5 В)	лог. «0» (не более 0,5 В)	
VDD = 0 В	лог. «1»	не более 5,5 В <sup>(1)</sup>	0 В <sup>(1)</sup>
		Z-состояние	
	лог. «0»	не более 5,5 В <sup>(1)</sup>	0 В <sup>(1)</sup>
Z-состояние			

Примечание:  
1) Доопределение выхода микросхемы внешним резистором

## Габаритный чертеж

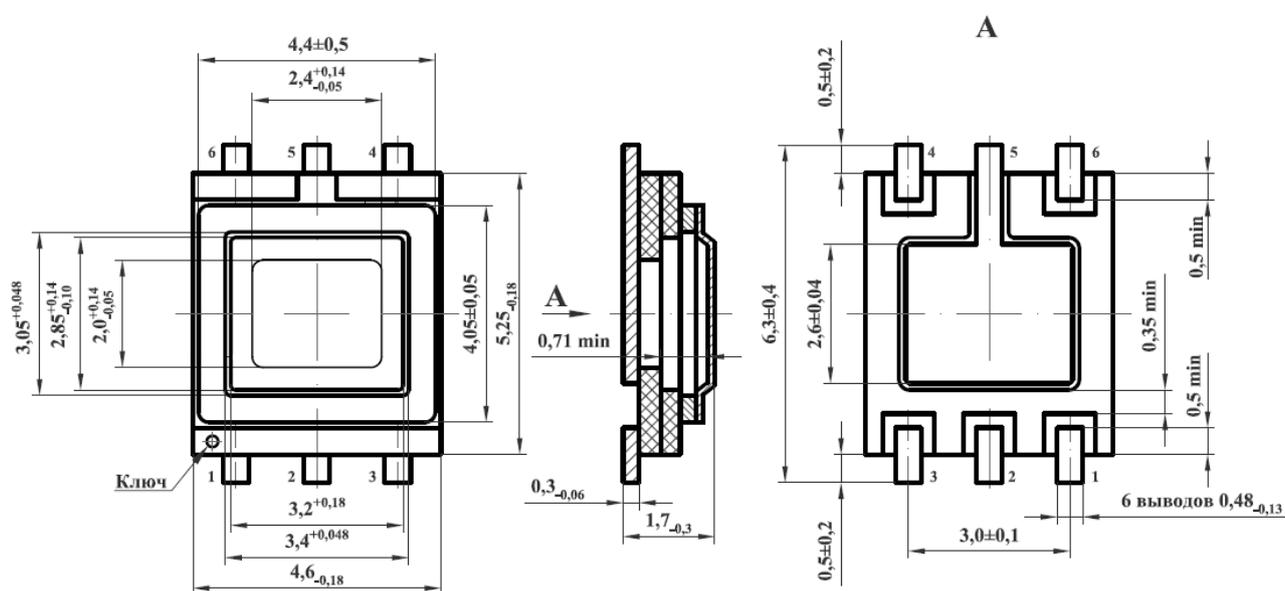


Рисунок 11. Габаритный чертеж корпуса 5221.6-1

## Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
АЕНВ.431260.659ТУ карта заказа КФЦС.431260.015-005Д16	A005	5221.6-1	–60 ... +125°C

Микросхемы категории качества «ВП» маркируются ромбом.

