

Основные особенности

- Напряжение питания $3,3\text{ В} \pm 5\%$;
- Интерфейсы MII / RMII;
- Режимы передачи: полудуплекс/дуплекс;
- Поддержка EEE, WOL, auto-MDIX;
- Совместимость со стандартами IEEE:
802.3u (100BASE-TX);
802.3az (100BASE-TX);
802.3 (10BASE-T).
- Поддержка кварцевых резонаторов
и генераторов 25/50 МГц;
- Возможность автоматического согласования;
- Поддержка режима пониженного энергопотребления;
- Возможность подключения светодиодной индикации
состояния сети;
- Температурный диапазон
от -45°C до $+85^{\circ}\text{C}$.



Рисунок 1. Внешний вид микросхемы K5400ИН2У

Общее описание

Микросхема K5400ИН2У – приемопередатчик 10/100 Мбит Ethernet физического уровня, поддерживающий MII и RMII интерфейсы.

ИМС реализует все функции физического уровня Ethernet 10/100 Мбит, включая подуровни PCS и PMA, подуровень, зависящий от физической среды (TP-PMD), кодер/декодер 10Base-TX, блок доступа к среде передачи по витой паре (TPMAU). Реализована поддержка auto-MDIX.

K5400ИН2У использует обработку смешанных сигналов для выравнивания, восстановления данных и коррекции ошибок, тем самым обеспечивая надежную работу по витой паре.

Микросхема выполнена в 48-выводном металлополимерном корпусе 5162.48-2НЗ К (QFN-48).

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от -45°C до $+85^{\circ}\text{C}$).

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Выходное напряжение регулятора аналогового питания (AVDDO), В	0,95		1,3
Выходное напряжение регулятора цифрового питания (DVDDO), В	0,95		1,3
Ток потребления, мА			
в состоянии «Reset»	4,5	5,5	6,5
в состоянии «Power Down»	4,5	5,5	6,5
в состоянии «10M-Link»	24,5	28	31,5
в состоянии «100M-Link»	66,5	75	83,5
в состоянии «10M-Tx»	28,5	35	41,5
в состоянии «100M-Tx»	66,5	75	83,5
Справочные данные			
Напряжение высокого уровня выходных цифровых сигналов, В	2,4		3,6
Напряжение низкого уровня выходных цифровых сигналов, В	-0,3		0,4

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 2000 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение питания (DVDD33, AVDD33), В	3,14	3,46	-0,4	3,7
Напряжение высокого уровня входных цифровых сигналов, В	2,0	DVDD33	-0,3	3,7
Напряжение низкого уровня входных цифровых сигналов, В	0	0,8	-0,3	3,7
Температура эксплуатации, $^{\circ}\text{C}$	-45	+85	-60	+100

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное назначение выводов микросхемы

№ вывода	Наименование вывода	Тип вывода	Назначение вывода
1, 2, 11, 12, 23 – 26, 36 – 38, 47, 48	NC	–	Выводы не используются (не подключать)
3	LED[1]/ PHY_AD[1]	O/PD	Управление светодиодом LED[1] (Link 100Mbps On, Active blink) / Конфигурационный вход задания адреса микросхемы для интерфейса MIIM
4	CRS/ CRS_DV	O/PD	Сигнал определения несущей (в режимах MII и RMII) / Сигнал наличия данных с приёмника (в режиме RMII)
5	COL	O/PD	Сигнал детектирования коллизии на линии
6	RX_ER	LI/O/PD	Сигнал ошибки приёмника
7, 8	DVDDO	PWR/O	Вывод для подключения шунтирующего конденсатора внутреннего напряжения питания цифровой части
9	CKXTAL1	I	Вход для кварцевого резонатора 25 МГц
10	CKXTAL2	IO	Выход для кварцевого резонатора 25 МГц. Вход внешнего источника сигнала 25 МГц / 50 МГц
13	RBIAS	I	Смещение тока ЦАП передатчика
14, 15, 16	AVDDO	PWR/O	Вывод для подключения шунтирующего конденсатора внутреннего напряжения питания аналоговой части
17	MDI+[0]	IO	Дифференциальный выход передатчика
18	MDI-[0]	IO	
19	MDI+[1]	IO	Дифференциальный вход приемника
20	MDI-[1]	IO	
21	AVDD33	PWR/I	Вывод питания аналоговой части 3,3 В
22	RX_DV/ MII_CTL	LI/O/PD	Сигнал наличия данных с приёмника (в режиме MII) / Конфигурационный вход выбора режима MII
27	RXD[0]	O/PD	Данные с приёмника (в режимах MII и RMII)
28	RXD[1]/ LED_CTL	LI/O/PD	Данные с приёмника (в режимах MII и RMII) / Конфигурационный вход для выбора режима светодиода LED[0]
29	RXD[2]/ INTB	O/OD/PD	Данные с приёмника (в режиме MII) / Прерывание (в режиме RMII)
30	RXD[3]/ CLK_CTL	LI/O/PD	Данные с приёмника (в режиме MII) / Конфигурационный вход для выбора режима тактирования RMII
31	RX_CLK	O/PD	Тактовый сигнал синхронизации с приёмника (в режиме MII)
32, 33	DVDD33	PWR/I	Вывод питания цифровой части 3,3 В
34	TX_CLK	IO/PD	Тактовый сигнал синхронизации с передатчика (в режиме MII) Тактовый сигнал синхронизации приёма/передачи (в режиме RMII)

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№ вывода	Наименование вывода	Тип вывода	Назначение вывода
35	TXD[0]	I/PD	Данные на передатчик (в режимах MII и RMII)
39	TXD[1]	I/PD	Данные на передатчик (в режимах MII и RMII)
40	TXD[2]	I/PD	Данные на передатчик (в режиме MII)
41	TXD[3]	I/PD	Данные на передатчик (в режиме MII)
42	TX_EN	I/PD	Сигнал наличия данных на передачу (в режимах MII и RMII)
43	RSTB	I/HZ	Сигнал сброса (Активный «0»)
44	MDC	I/PU	Сигнал синхронизации интерфейса MIIM
45	MDIO	IO/PU	Сигнал данных интерфейса MIIM
46	LED[0]/ PHY_AD[0]	LI/IO/PD	Управление светодиодом LED[0] (Link 10Mbps On, Active blink) / Конфигурационный вход задания адреса микросхемы для интерфейса MIIM
EP	GND	PWR	Общий вывод

Примечание:
 I – вход;
 O – выход;
 LI – вход триггера-защелки;
 OD – открытый сток;
 PD – внутренняя подтяжка к GND (лог. «0»);
 PWR – питание;
 HZ – высокий импеданс;
 PU – внутренняя подтяжка к DVDD33 (лог. «1»).

Таблица 4. Выводы Интерфейс конфигурации микросхемы

№	Наименование вывода	Тип	Назначение вывода
3	PHY_AD[1]	LI/PD	Установка адреса PHY_AD[1] (по умолчанию 0)
22	MII_CTL	LI/PD	Выбор режима MII/RMII: лог. «0»: интерфейс MII (по умолчанию) лог. «1»: интерфейс RMII
28	LED_CTL	LI/PD	Режим работы LED[0]: лог. «0»: LED[0] (по умолчанию) лог. «1»: PMEVB (Power Management Enable, прерывание WOL)
30	CLK_CTL	LI/PD	Выбор режима тактирования RMII: лог. «0»: TX_CLK – выход (по умолчанию) лог. «1»: TX_CLK – вход
46	PHY_AD[0]	LI/PD	Установка адреса PHY_AD[0] (по умолчанию 0)

Рекомендуемая схема применения

Таблица 5. Таблица внешних компонентов

Компонент	Номинал	Компонент	Номинал
R1	10 кОм	C1, C2, C7, C9 – C11	0,1 мкФ
R2, R4 – R6	4,7 кОм	C3, C8	1,0 мкФ
R3	2,49 кОм	C4, C5	27 пФ
R7 – R10	75 Ом	C6	10 мкФ
VD1 – VD4	TVS диод	C12	1,0 нФ
ZQ – кварцевый резонатор 25 МГц (30 ppm)			

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ.

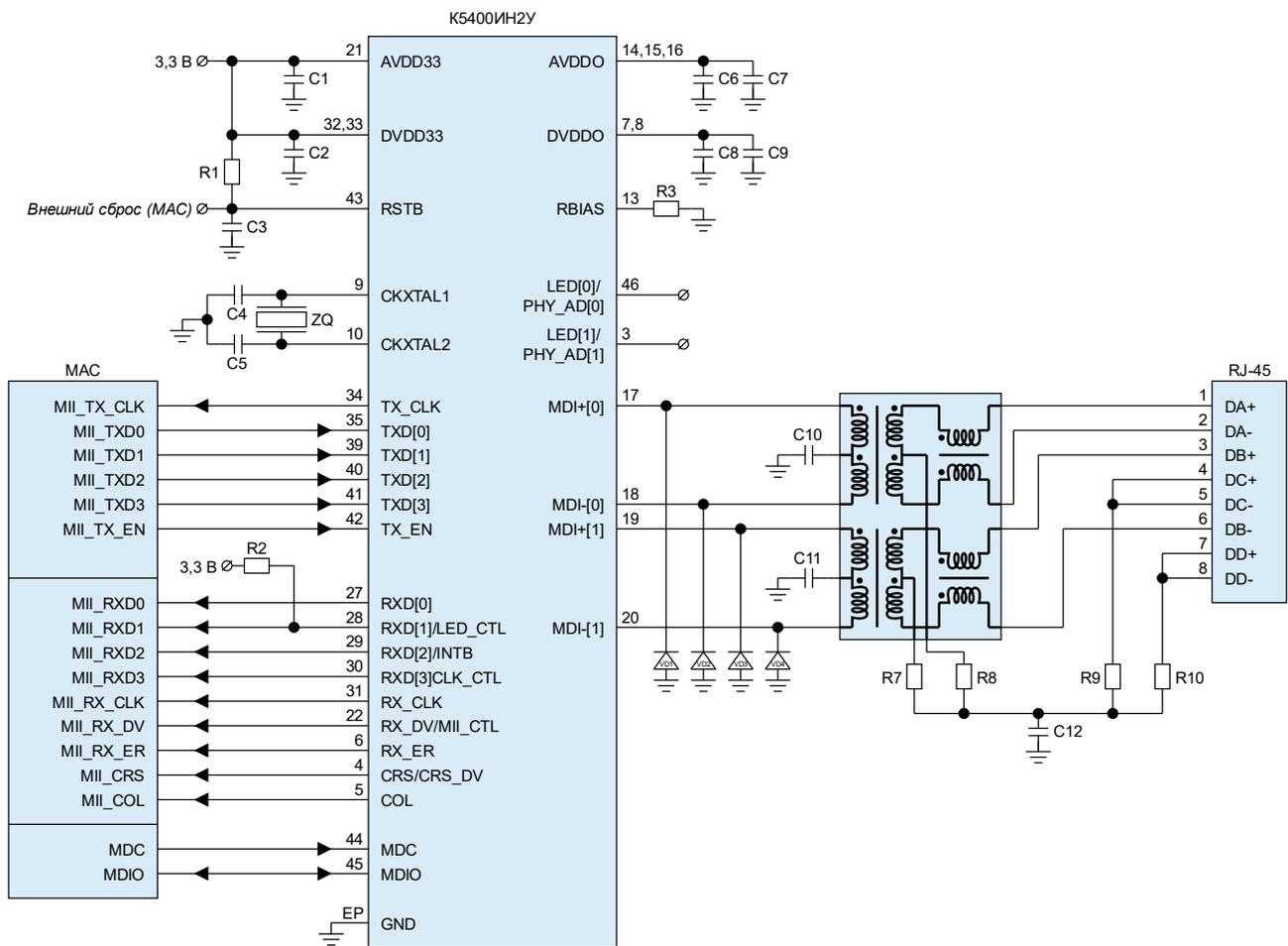


Рисунок 2. Рекомендуемая схема применения в режиме MII

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

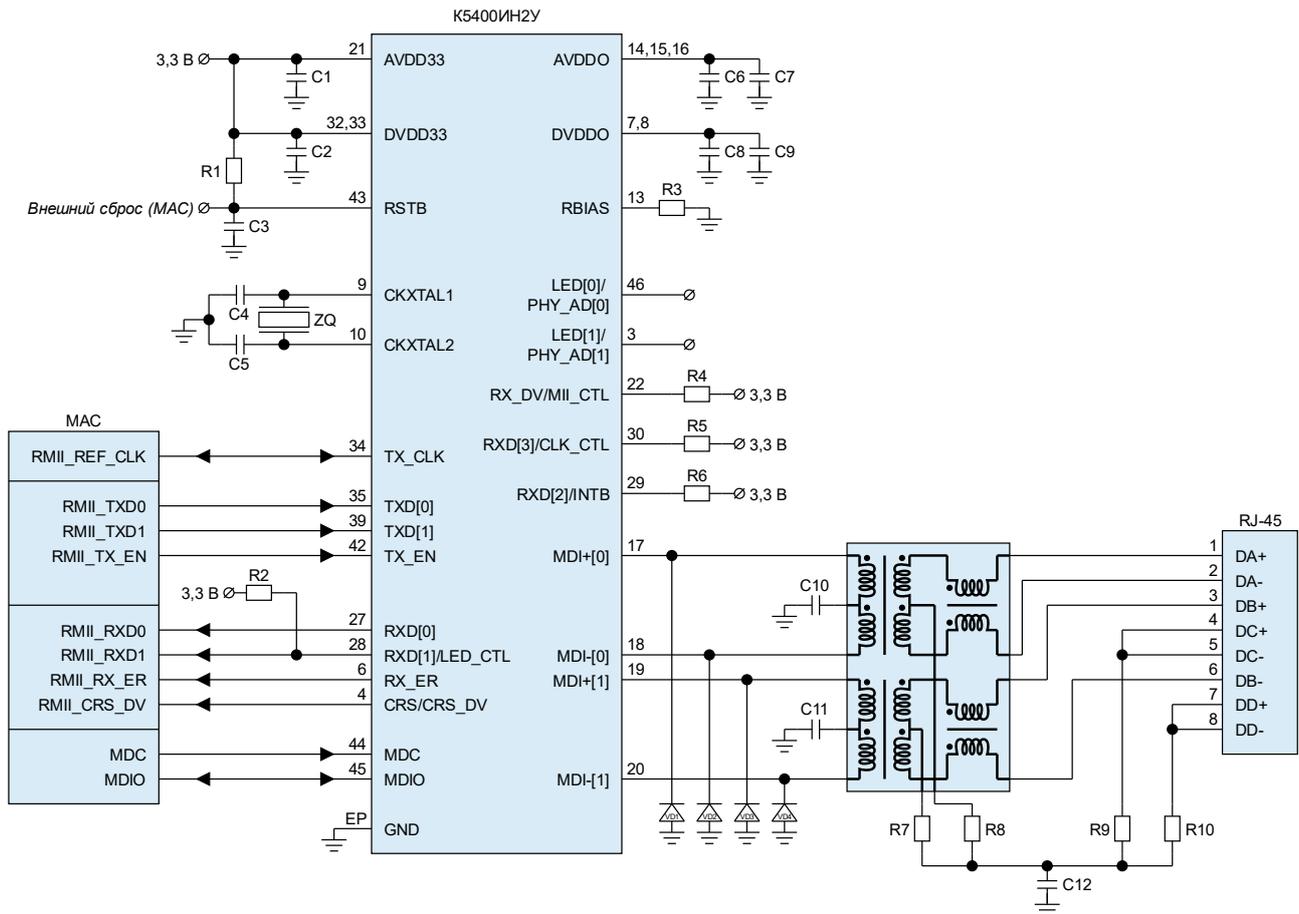


Рисунок 3. Рекомендуемая схема применения в режиме RMII

Примечание:

Неиспользуемые выводы оставить в обрыве.

В режиме RMII при частоте тактирования 25 МГц вывод TX_CLK (34) может быть настроен пользователем как на вход (CLK_CTL = 1), так и на выход (CLK_CTL = 0). Вывод MAC RMII_REF_CLK также может работать в обоих направлениях.

В режиме RMII при частоте тактирования 50 МГц вывод TX_CLK (34) должен быть настроен на вход (CLK_CTL = 1). Вывод MAC RMII_REF_CLK может работать в обоих направлениях.

Резистор R2 устанавливается при работе вывода LED[0] в режиме PМЕВ (прерывание WOL).

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Тактирование микросхемы

Варианты схемы тактирования в режиме MII (Рисунок 2).

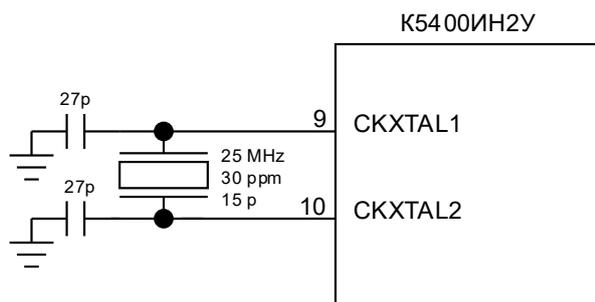


Рисунок 4. Схема тактирования от кварцевого резонатора (25 МГц)

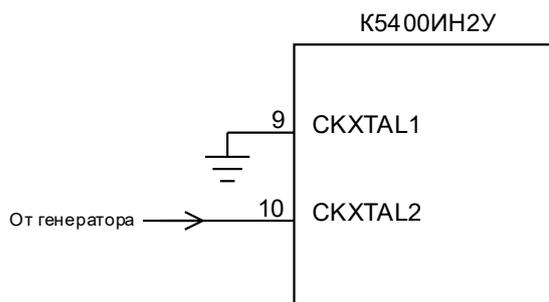


Рисунок 5. Схема тактирования от внешнего генератора (25 МГц)

Варианты схемы тактирования в режиме RMII (Рисунок 3).

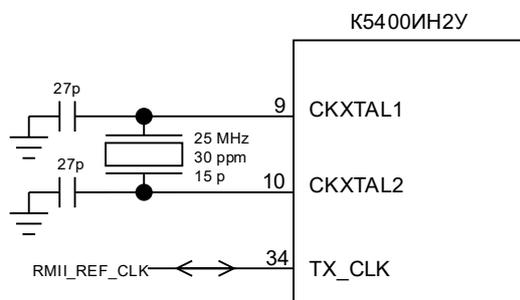


Рисунок 6. Схема тактирования от кварцевого резонатора (25 МГц)

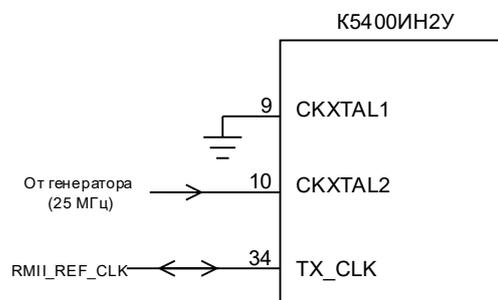


Рисунок 7. Схема тактирования от внешнего генератора (25 МГц)

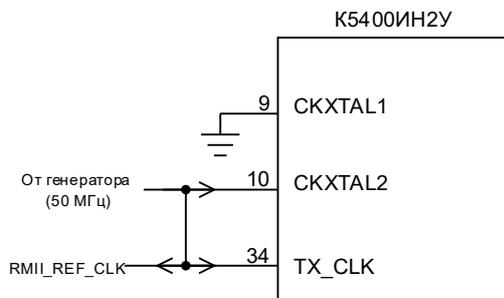


Рисунок 8. Схема тактирования от внешнего генератора (50 МГц)

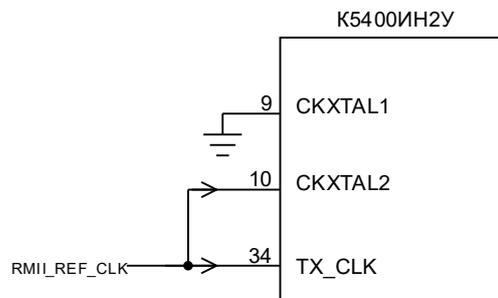


Рисунок 9. Схема тактирования от MAC (50 МГц)

Для корректной работы микросхемы в режиме RMII при частоте тактирования 50 МГц и настройке вывода TX_CLK (34) на вход необходимо выполнить следующие действия:

- Подать на RSTB лог. «0» (перевести микросхему в режим сброса);
- Записать в регистр 1Eh Extended_Register_Address_Offset значение <0x50>;
- Записать в регистр 1Fh Extended_Register_Data значение <0x67>;
- В течение как минимум 10 мс входная частота 50 МГц должна быть стабильна;
- Подать на RSTB лог. «1» (перевести микросхему в нормальный режим).

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Адресация и схема подключения светодиодов

Выходы LED[1]/PHY_AD[1] и LED[0]/PHY_AD[0] имеют два функциональных назначения – задание адреса и светодиодная индикация.

Если бит адреса равен «1», то вывод будет настроен как драйвер активного низкого уровня и анод светодиода должен быть подключен к цепи питания.

Если бит адреса равен «0», то вывод будет настроен как драйвер активного высокого уровня и анод светодиода должен быть подключен к выводу микросхемы.

Если индикация светодиодов не требуется, компоненты цепи светодиода (светодиод + резистор 1,0 кОм) можно исключить из схемы подключения.

По умолчанию, адрес микросхемы b'00 за счет внутренних Pull-Down резисторов.

Вывод LED[0]/PHY_AD[0] отвечает за индикацию 10М, вывод LED[1]/PHY_AD[1] – 100М.

При установлении связи (LINK) светодиод загорается, при приёме или передаче светодиод мигает с частотой 2,0 Гц и скважностью 2.

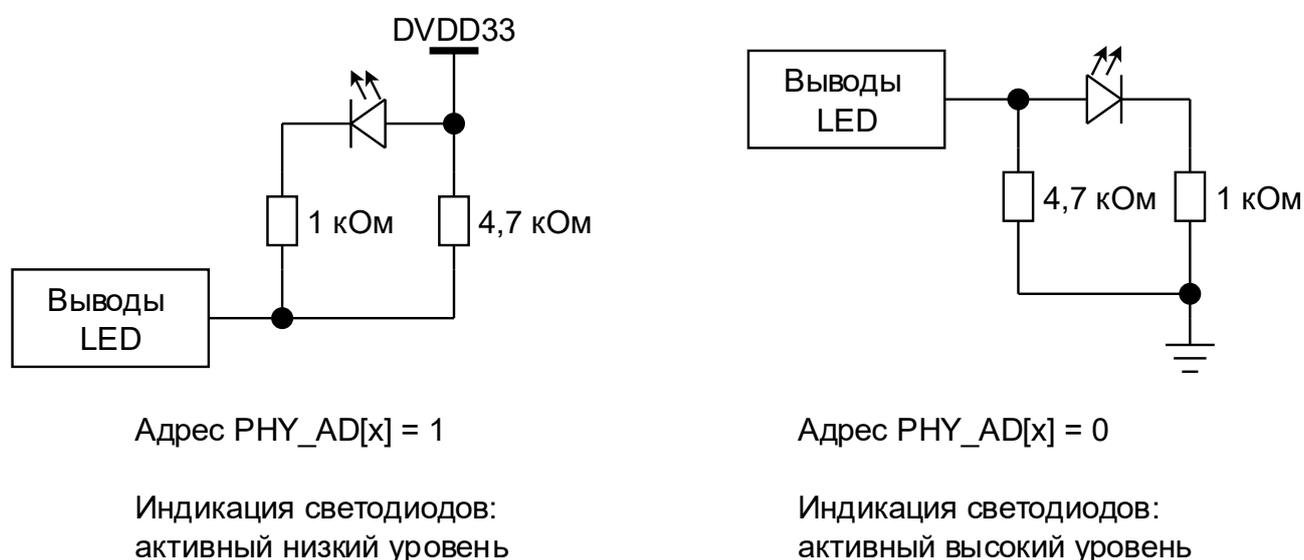


Рисунок 10. Схема подключения светодиодов

Схема включения при работе вывода LED[0] в режиме PMEВ (прерывание WOL). Вывод LED[1] подключается в соответствии со схемой выше (Рисунок 10).

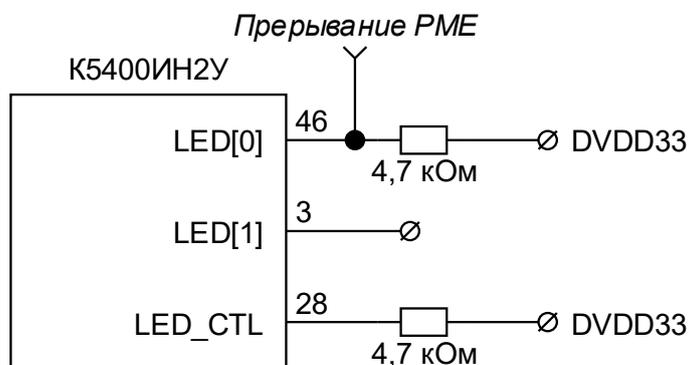


Рисунок 11. Схема включения в режиме PMEВ (LED_CTL = 1)

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Оглавление

Основные особенности.....	1
Общее описание	1
Электрические параметры микросхемы.....	2
Электростатическая защита.....	2
Предельно-допустимые и предельные режимы эксплуатации	2
Конфигурация и функциональное описание выводов.....	3
Рекомендуемая схема применения.....	5
Блок схема.....	11
Временные диаграммы.....	12
Интерфейс MII.....	18
00h: Регистры контроля.....	18
01h: Регистры статуса	20
02h: Регистр идентификации PHY 1	21
03h: Регистр идентификации PHY 2	21
04h: Объявление автосогласования локального PHY	21
05h: Регистр автосогласования удаленного PHY	23
06h: Регистр расширения автосогласования	24
07h: Регистр следующей страницы автосогласования локального PHY.....	24
08h: Регистр следующей страницы автосогласования удаленного PHY	25
0Ah: Регистр состояния Ведущий-Ведомый.....	25
0Dh: Регистр управления доступом к MMD	26
0Eh: Регистр доступа к MMD	26
0Fh: Расширенный регистр состояния.....	26
10h: Регистр управления функциями, специфичными для PHY	27
11h: Регистр состояния для PHY.....	27
12h: Регистр маски прерываний	28
13h: Регистр статуса прерываний	29
14h: Регистр управления автопонижением скорости	30
15h: Регистр счетчика ошибок приёмника	31
1Eh: Регистр смещения адреса регистра EXT	31
1Fh: Регистр данных EXT регистра	31
Расширенные регистры	32
EXT 0x4000h: Регистр дополнительного управления 1	32
EXT 0x4001h: Регистр дополнительного управления 2	32
EXT 0x4003h: Регистр дополнительного управления 3	33
EXT 0x4004h: Регистр маски MAC-адреса WOL 1	33

EXT 0x4005h: Регистр маски MAC-адреса WOL 2	33
EXT 0x4006h: Регистр маски MAC-адреса WOL 3	34
EXT 0x40C0h: Регистр управления светодиодом LED0	34
EXT 40C1h: Регистр управления светодиодами LED0 и LED1	36
EXT 40C2h: Регистр управления светодиодами LED0 и LED1	37
EXT 40C3h: Регистр управления светодиодом LED1	38
Функциональное описание	40
Демонстрационный комплект	47
Габаритный чертеж	50
Информация для заказа	50
Лист регистрации изменений	51

Блок схема

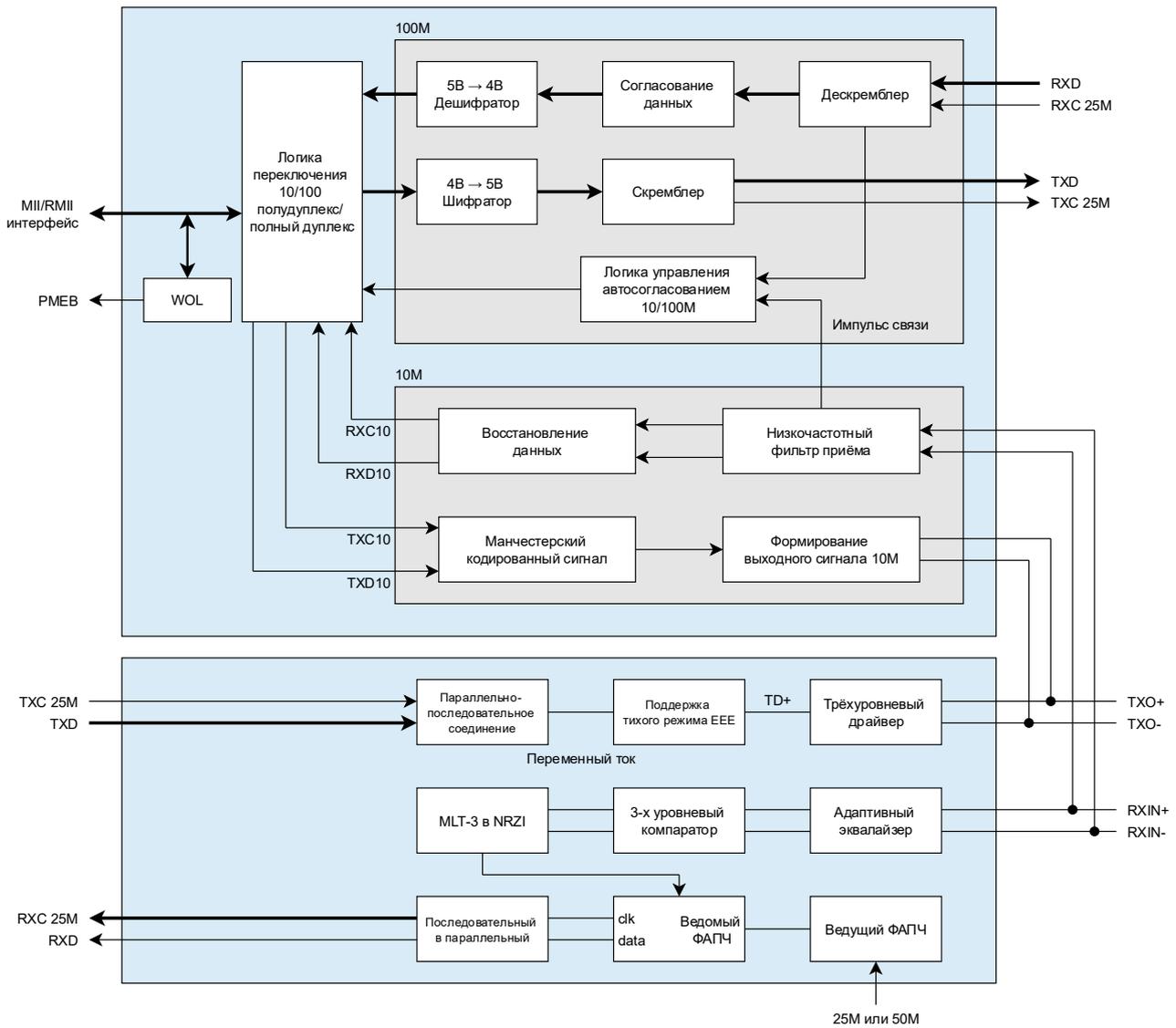


Рисунок 12. Блок схема К5400ИН2У

Временные диаграммы

Последовательность включения и сброса PHY

Время включения питания трансивера – 150 мс. Через 150 мс он может получить доступ к регистру PHY из MDC/MDIO.

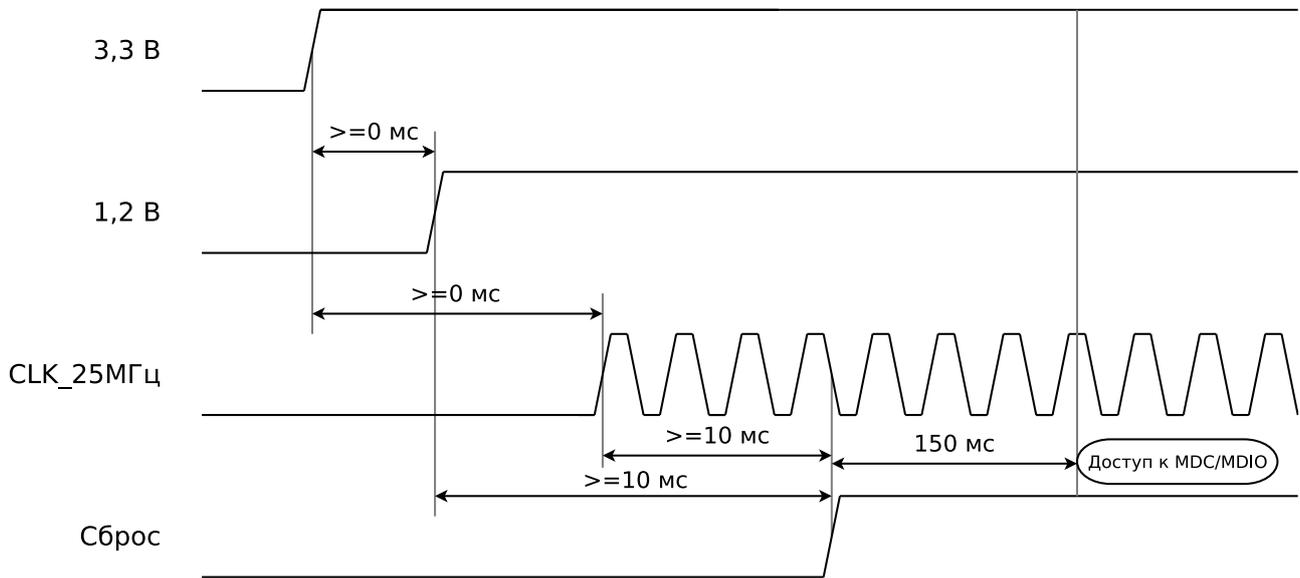


Рисунок 13. Последовательность включения и сброса PHY

Временные характеристики цикла передачи MII

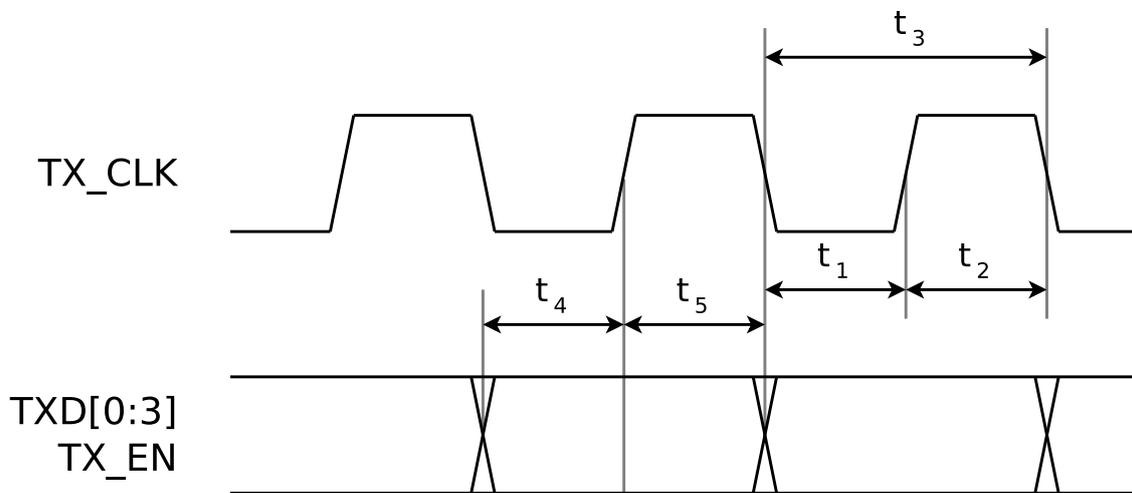


Рисунок 14. Временные характеристики цикла передачи MII-1

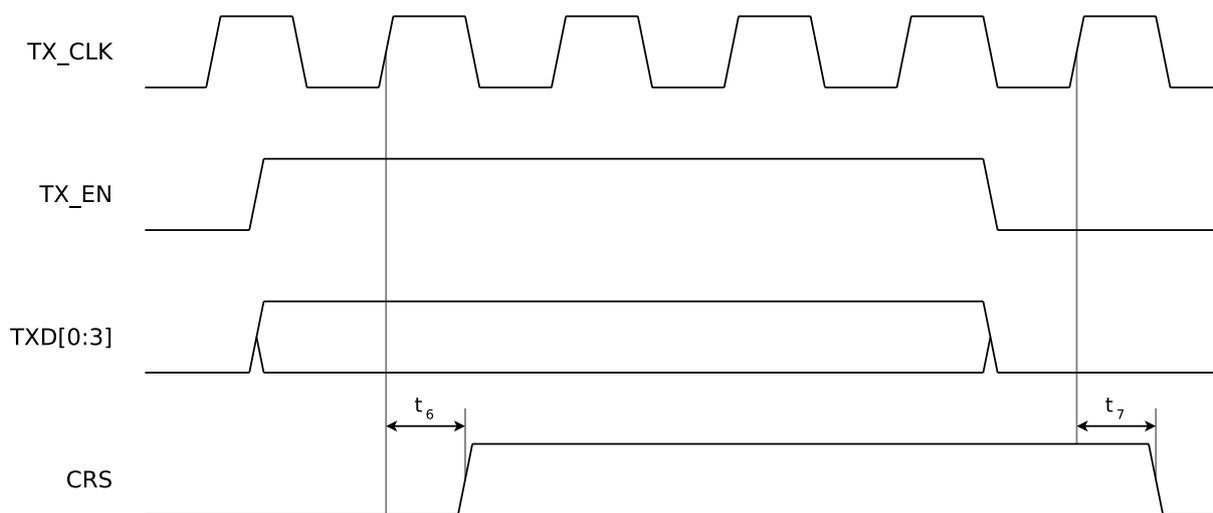


Рисунок 15. Временные характеристики цикла передачи MII-2

Таблица 6. Справочные данные передачи MII

Параметр, единица измерения		Норма параметра		
		не менее	типовое	не более
Ширина импульса высокого уровня TX_CLK (t_1), нс	100 Мбит	14	20	26
	10 Мбит	140	200	260
Ширина импульса низкого уровня TX_CLK (t_2), нс	100 Мбит	14	20	26
	10 Мбит	140	200	260
Период TX_CLK (t_3), нс	100 Мбит		40	
	10 Мбит		400	
TX_EN, TXD[0:3] Время установки до нарастающего фронта TX_CLK (t_4), нс	100 Мбит	10		
	10 Мбит	5		
TX_EN, TXD[0:3] Удержание после нарастающего фронта TXCLK (t_5), нс	100 Мбит	0		
	10 Мбит	0		
Считывание TX_EN до высокого уровня CRS (t_6), нс	100 Мбит			40
	10 Мбит			400
Считывание TX_EN до низкого уровня CRS (t_7), нс	100 Мбит			160
	10 Мбит			2000

Временные характеристики цикла приема MII

На рисунках ниже показан пример передачи пакета от PHY к MAC по интерфейсу MII.

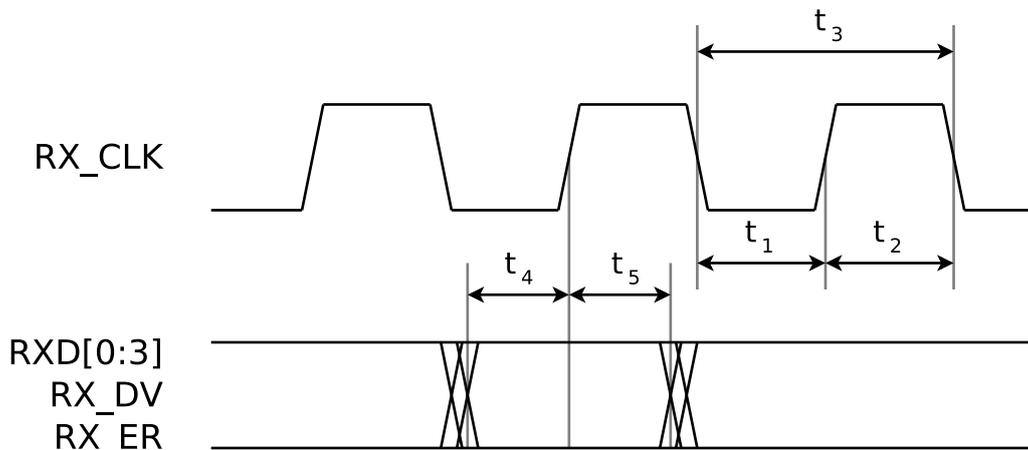


Рисунок 16. Временные характеристики цикла приема MII-1

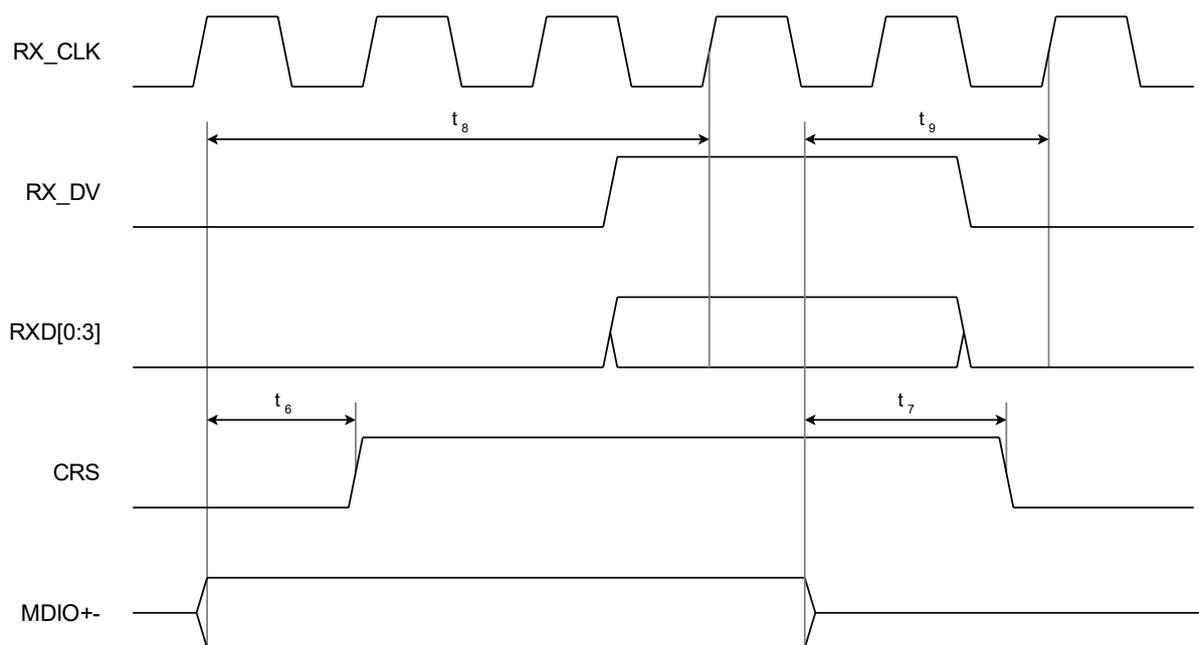


Рисунок 17. Временные характеристики цикла приема MII-2

Таблица 7. Справочные данные приема MII

Параметр, единица измерения		Норма параметра		
		не менее	типовое	не более
Ширина импульса высокого уровня RX_CLK (t_1), нс	100 Мбит	14	20	26
	10 Мбит	140	200	260
Ширина импульса низкого уровня RX_CLK (t_2), нс	100 Мбит	14	20	26
	10 Мбит	140	200	260
Период RX_CLK (t_3), нс	100 Мбит		40	
	10 Мбит		400	
Время установки до нарастающего фронта RX_CLK (t_4), нс	100 Мбит	10		
	10 Мбит	10		
Время удержания после нарастающего фронта RX_CLK (t_5), нс	100 Мбит	10		
	10 Мбит	10		
Приём кадра до высокого уровня CRS (t_6), нс	100 Мбит			130
	10 Мбит			2000
Конец приема кадра в низкий уровень CRS (t_7), нс	100 Мбит			240
	10 Мбит			1000
Приём кадра до выборки по фронту RX_DV (t_8), нс	100 Мбит			150
	10 Мбит			3200
Конец приёма кадра до выборки по фронту RX_DV (t_9), нс	100 Мбит			120
	10 Мбит			1000

Синхронизация цикла передачи и приёма RMII

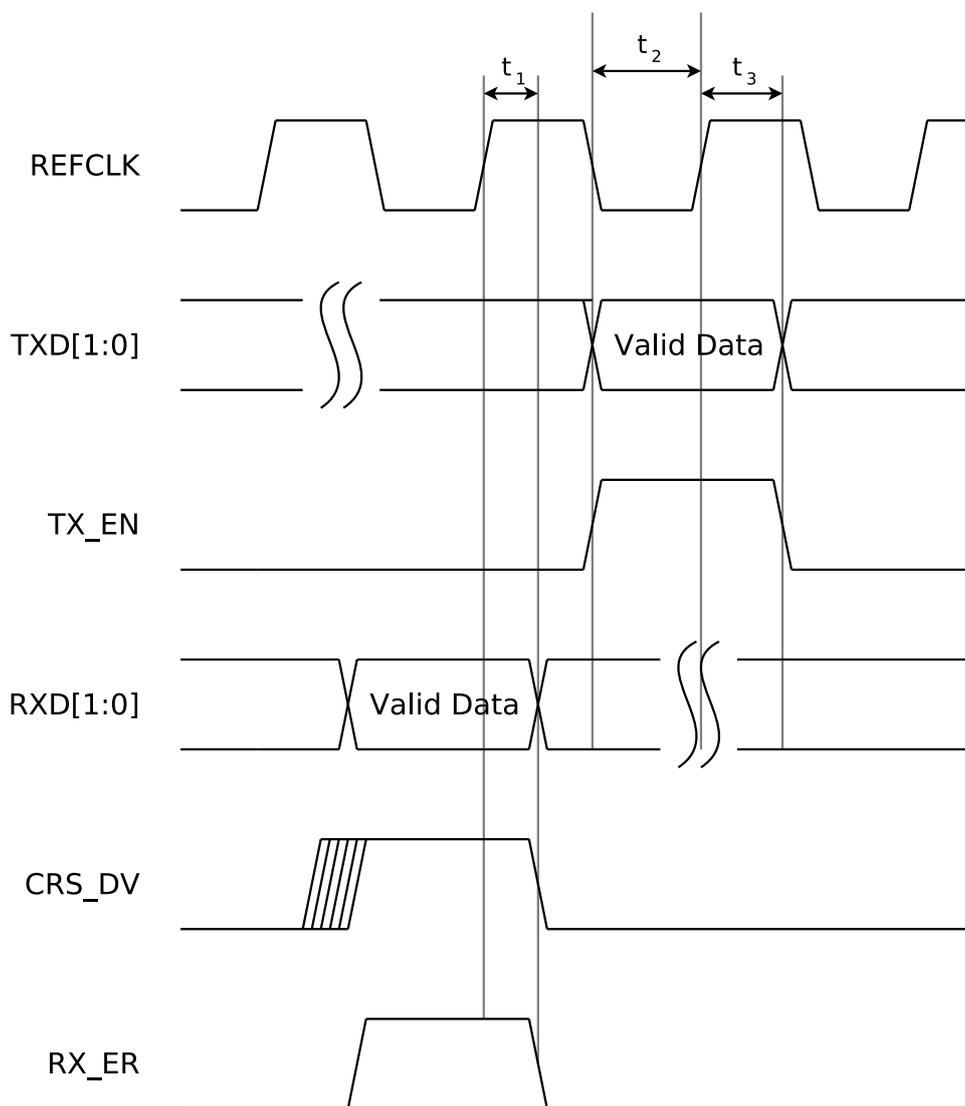


Рисунок 18. Синхронизация цикла передачи и приёма данных по RMII

Таблица 8. Справочные данные приёма MII

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Частота опорного тактового сигнала, МГц		50	
Скважность сигнала, %	35		65
Время задержки вывода RXD[1:0]/CRS_DV/RX_ER относительно REFCLK (t_1), нс	2,0		
Время установки TXD[1:0]/TX_EN относительно REFCLK (t_2), нс	4,0		
Время удержания TXD[1:0]/TX_EN от REFCLK (t_3), нс	2,0		

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Синхронизация MDC/MDIO

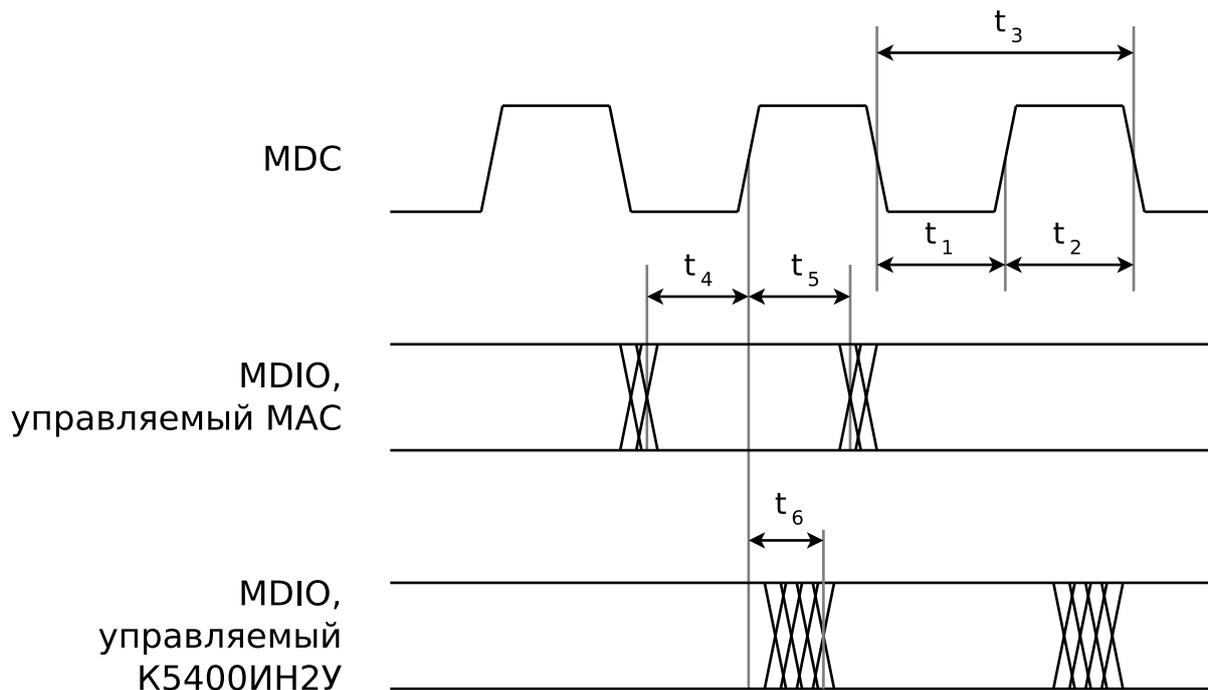


Рисунок 19. Временная диаграмма передачи MDC/MDIO

Таблица 9. Справочные данные передачи MDC/MDIO

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Ширина импульса высокого уровня MDC (t_1), нс	160		
Ширина импульса низкого уровня MDC (t_2), нс	160		
Период MDC (t_3), нс	400		
Время установки до нарастающего фронта MDIO (t_4), нс	10		
Время удержания после нарастающего фронта MDIO (t_5), нс	10		
MDIO Valid от нарастающего фронта MDC (t_6), нс	0		300

Рассеиваемая мощность

Таблица 10. Рассеиваемая мощность

Состояние, мВ	MII	RMI
Сброс	16,5	16,5
Режим PWR Down	18,1	18,1
Активный режим	145,1	144,8
LINK10	79,5	77,6
LINK100	214,5	199,65
Data Trans 10M	133,7	130,4
Data Trans 100M	214,7	201,5

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Интерфейс MII

Таблица 11. Таблица сокращений

Обозначение	Описание
RW	Read and write
SC	Self-clear
RO	Read only
LH	Latch high
LL	Latch low
RC	Read clear
SWC	Software reset clear

Таблица 12. Регистры интерфейса MII

00h: Регистры контроля

№	Аббревиатура	Доступ	Нач. значение	Описание															
15	Reset	RW SC	1'b0	Программный сброс: =0: Нормальный режим работы =1: Сброс PHY															
14	Loopback	RW SWC	1'b0	Управление внутренней петлей: =0: Выключить петлю =1: Включить петлю															
13	Speed_Selection (LSB)	RW	1'b0	Младший бит выбора скорости передачи. Скорость соединения может быть определена либо через процесс автосогласования, либо вручную с помощью регистра Speed_Selection. Параметры Speed_Selection актуальны, только когда автосогласование отключено путем сброса бита Autoneg_En[12] в 0. <table border="0"> <tr> <td>Бит 6</td> <td>Бит 13</td> <td></td> </tr> <tr> <td>1</td> <td>1</td> <td>Зарезервировано</td> </tr> <tr> <td>1</td> <td>0</td> <td>1000 Мбит/с</td> </tr> <tr> <td>0</td> <td>1</td> <td>100 Мбит/с</td> </tr> <tr> <td>0</td> <td>0</td> <td>10 Мбит/с</td> </tr> </table>	Бит 6	Бит 13		1	1	Зарезервировано	1	0	1000 Мбит/с	0	1	100 Мбит/с	0	0	10 Мбит/с
Бит 6	Бит 13																		
1	1	Зарезервировано																	
1	0	1000 Мбит/с																	
0	1	100 Мбит/с																	
0	0	10 Мбит/с																	
12	Autoneg_En	RW	1'b1	Автосогласование: =1: Включить автосогласование =0: Выключить автосогласование															
11	Power_down	RW SWC	1'b0	Режим пониженного энергопотребления: =1: Режим пониженного энергопотребления =0: Нормальный режим работы При переходе из режима пониженного энергопотребления в нормальный режим выполняются программный сброс и автосогласование, даже если биты Reset[15] и Re_Autoneg[9] не установлены пользователем.															

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№	Аббревиатура	Доступ	Нач. значение	Описание
10	Isolate	RW SWC	1'b0	Изоляция PHY от MII/RMII: PHY не будет реагировать на сигналы xMII TXD/TX_EN и будет находиться в состоянии высокого импеданса на RXD/RX_DV. =1: Режим изоляции MAC =0: Нормальный режим работы
9	Re_Autoneg	RW SWC SC	1'b0	Автосогласование автоматически запускается после аппаратного или программного сброса, независимо от состояния бита Re_Autoneg[9]. =1: Запуск процесса автосогласования =0: Нормальный режим работы
8	Duplex_Mode	RW	1'b1	Режим дуплекса может быть выбран либо через процесс автосогласования, либо вручную. Ручной выбор дуплекса возможен, когда автосогласование отключено установкой бита Autoneg_En[12] в 0. =1: Полный дуплекс =0: Полудуплекс
7	Collision_Test	RW SWC	1'b0	Установка этого бита в 1 приводит к установке сигнала COL каждый раз, когда устанавливается сигнал TX_EN. =1: Включить тест сигнала COL =0: Отключить тест сигнала COL
6	Speed_Selection (MSB)	RW	1'b1	Старший бит выбора скорости передачи. См. бит [13]
5:0	Reserved	RO	5'b0	Зарезервировано. Запись 0, игнорировать при чтении

01h: Регистры статуса

№	Аббревиатура	Доступ	Нач. значение	Описание
15	100Base-T4	RO	1'b0	PHY не поддерживает 100BASE-T4
14	100Base-X_Fd	RO	1'b1	PHY поддерживает 100BASE-X в режиме полного дуплекса
13	100Base-X_Hd	RO	1'b1	PHY поддерживает 100BASE-X в режиме полудуплекса
12	10Mbps_Fd	RO	1'b1	PHY поддерживает 10 Мбит/с в режиме полного дуплекса
11	10Mbps_Hd	RO	1'b1	PHY поддерживает 10 Мбит/с в режиме полудуплекса
10	100Base-T2_Fd	RO	1'b0	PHY не поддерживает 100Base-T2 в режиме полного дуплекса
9	100Base-T2_Hd	RO	1'b0	PHY не поддерживает 100Base-T2 в режиме полудуплекса
8	Extended_Status	RO	1'b1	Поддержка расширенного регистра статуса по адресу 0Fh: =0: Не поддерживается =1: Поддерживается
7	Unidirect_Ability	RO	1'b0	=1: PHY может передавать данные через MII независимо от того, установлено ли соединение =0: PHY может передавать данные через MII только после установления соединения
6	Mf_Preamble_Suppression	RO	1'b1	=1: PHY принимает управляющие кадры с короткой преамбулой =0: PHY отклоняет управляющие кадры с короткой преамбулой
5	Autoneg_Complete	RO SWC	1'b0	=1: Процесс автосогласования завершен =0: Процесс автосогласования не завершен
4	Remote_Fault	RO RC SWC LH	1'b0	=1: Обнаружено условие удаленного сбоя =0: Отсутствует условие удаленного сбоя
3	Autoneg_Ability	RO	1'b1	=1: PHY может выполнить автосогласование =0: PHY не может выполнить автосогласование
2	Link_Status	RO LL SWC	1'b0	Состояние соединения: =1: Соединение установлено =0: Соединение отсутствует
1	Jabber_Detect	RO LH SWC	1'b0	Обнаружение Jabber-фрейма 10Base-T. =1: Обнаружен Jabber-фрейм =0: Jabber-фрейм не обнаружен
0	Extended_Capability	RO	1'b1	Поддержка расширенных регистров статуса (EXTs) и доступ к ним из адресного регистра 1Eh и регистра данных 1Fh: =1: Поддерживается =0: Не поддерживается

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

02h: Регистр идентификации PHY 1

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Phy_Id	RO	16'b0	Младшие биты [18:3] уникального идентификатора организации

03h: Регистр идентификации PHY 2

№	Аббревиатура	Доступ	Нач. значение	Описание
15:10	Phy_Id	RO	6'b0	Старшие биты [24:19] уникального идентификатора организации
9:4	Type_No	RO	6'b010001/ 6'b010010	Код модели
3:0	Revision_No	RO	4'b1000	Номер ревизии

04h: Объявление автосогласования локального PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Next_Page	RO	1'b0	<p>Настройка следующей страницы процесса автосогласования.</p> <p>Этот бит обновляется сразу после операции записи, однако конфигурация вступает в силу только после выполнения любого из действий:</p> <ul style="list-style-type: none"> – Программный сброс (запись 1 в бит Reset[15] регистра 00h) – Запуск автосогласования (запись 1 в бит Re_Autoneg[9] регистра 00h) – Переход из режима пониженного энергопотребления в нормальный режим (запись 1 в бит Power_Down[9], если он был в состоянии 0) – Потеря соединения <p>Если объявлена поддержка 1000BASE-T, следующие страницы передаются автоматически. Этот бит должен быть установлен в 0, если дополнительные страницы не требуются.</p> <p>=1: Передать следующую страницу =0: Не передавать следующую страницу</p>
14	Reserved	RO	1'b0	Резервный
13	Remote_Fault	RW	1'b0	<p>Установка флага удаленного сбоя:</p> <p>=1: Передать флаг удаленного сбоя =0: Не передавать флаг удаленного сбоя</p>

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№	Аббревиатура	Доступ	Нач. значение	Описание
12	Extended_Next_Page	RW	1'b1	Управление расширенными следующими страницами: =1: Локальный PHY поддерживает передачу расширенных следующих страниц =0: Локальное PHY не поддерживает передачу расширенных следующих страниц
11	Asymmetric_Pause	RW	1'b1	Начало работы данной функции соответствует условиям, представленным в бите Next_Page[15] =1: Поддерживать асимметричную паузу =0: Не поддерживать асимметричную паузу
10	Pause	RW	1'b1	Начало работы данной функции соответствует условиям, представленным в бите Next_Page[15] =1: Поддерживать функцию паузы MAC =0: Не поддерживать функцию паузы MAC
9	100BASE-T4	RO	1'b0	=1: PHY поддерживает 100BASE-T4 =0: PHY не поддерживает 100BASE-T4
8	100BASE-TX_Full_Duplex	RW	1'b1	=1: PHY поддерживает 100Base-TX в режиме полного дуплекса =0: PHY не поддерживает 100Base-TX в режиме полного дуплекса
7	100BASE-TX_Half_Duplex	RW	1'b1	=1: PHY поддерживает 100Base-TX в режиме полудуплекса =0: PHY не поддерживает 100Base-TX в режиме полудуплекса
6	10BASE-Te_Full_Duplex	RW	1'b1	=1: PHY поддерживает 10Base-Te в режиме полного дуплекса =0: PHY не поддерживает 10Base-Te в режиме полного дуплекса
5	10BASE-Te_Half_Duplex	RW	1'b1	=1: PHY поддерживает 10Base-Te в режиме полудуплекса =0: PHY не поддерживает 10Base-Te в режиме полудуплекса
4:0	Selector_Field	RW	5'b0001	Поле селектора, 00001 = IEEE 802.3

05h: Регистр автосогласования удаленного PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15	1000Base-X_Fd	RO SWC	1'b0	=1: Удаленный PHY поддерживает передачу следующей страницы =0: Удаленный PHY не поддерживает передачу следующей страницы
14	Acknowledge	RO SWC	1'b0	=1: Удаленный PHY подтвердило получение кодового слова настройки соединения =0: Удаленный PHY не подтвердило получение кодового слова настройки соединения
13	Remote_Fault	RO SWC	1'b0	=1: Удаленный PHY передал флаг удаленного сбоя =0: Удаленный PHY не передал флаг удаленного сбоя
12	Reserved	RO SWC	1'b0	Резервный
11	Asymmetric_Pause	RO SWC	1'b0	=1: Партнер по соединению запрашивает асимметричную паузу =0: Партнер по соединению не запрашивает асимметричную паузу
10	Pause	RO SWC	1'b0	=1: Партнер по соединению поддерживает операцию паузы =0: Партнер по соединению не поддерживает операцию паузы
9	100BASE-T4	RO SWC	1'b0	=1: Удаленный PHY поддерживает 100BASE-T4 =0: Удаленный PHY не поддерживает 100BASE-T4
8	100BASE-TX_Full_Duplex	RO SWC	1'b0	=1: Удаленный PHY поддерживает 100BASE-TX в режиме полного дуплекса =0: Удаленный PHY не поддерживает 100BASE-TX в режиме полного дуплекса
7	100BASE-TX_Half_Duplex	RO SWC	1'b0	=1: Удаленный PHY поддерживает 100BASE-TX в режиме полудуплекса =0: Удаленный PHY не поддерживает 100BASE-TX в режиме полудуплекса
6	10BASE-Te_Full_Duplex	RO SWC	1'b0	=1: Удаленный PHY поддерживает 10BASE-Te в режиме полного дуплекса =0: Удаленный PHY не поддерживает 10BASE-Te в режиме полного дуплекса
5	10BASE-Te_Half_Duplex	RO SWC	1'b0	=1: Удаленный PHY поддерживает 10BASE-Te в режиме полудуплекса =0: Удаленный PHY не поддерживает 10BASE-Te в режиме полудуплекса
4:0	Selector_Field	RO SWC	5'b0	Поле селектора

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

06h: Регистр расширения автосогласования

№	Аббревиатура	Доступ	Нач. значение	Описание
15:5	Reserved	RO	11'b0	Всегда 0
4	Parallel_Detection_fault	RO RC LH SWC	1'b0	=1: Обнаружена неисправность =0: Неисправность не обнаружена
3	Link_partner_next_page_able	RO LH SWC	1'b0	=1: Удаленный PHY поддерживает следующую страницу =0: Удаленный PHY не поддерживает следующую страницу
2	Local_Next_Page_able	RO	1'b1	=1: Локальный PHY поддерживает следующую страницу =0: Локальный PHY не поддерживает следующую страницу
1	Page_received	RO RC LH	1'b0	=1: Получена новая страница =0: Новая страница не получена
0	Link_Partner_Auto_negotiation_able	RO	1'b0	=1: Удаленный PHY поддерживает автосогласование =0: Удаленный PHY не поддерживает автосогласование

07h: Регистр следующей страницы автосогласования локального PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Next_Page	RW	1'b0	=1: Страница не является последней =0: Страница является последней
14	Reserved	RO	1'b0	Всегда 0
13	Message_page_mode	RW	1'b1	=1: Страница с сообщением =0: Неотформатированная страница
12	Ack2	RW	1'b0	=1: Сообщение обработано =0: Невозможно обработать сообщение
11	Toggle	RO	1'b0	=1: Бит в ранее переданном кодовом слове имеет логическое значение 0 =0: Бит в ранее переданном кодовом слове имеет логическое значение 1
10:0	Message_Unformatted_Field	RW	11'b1	Биты [10:0] передаваемого кодового слова. Биты кодируются как поле кода сообщения, когда бит Message_page_mode[13] установлен в 1, или как неотформатированное поле кода, когда бит Message_page_mode[13] установлен в 0

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

08h: Регистр следующей страницы автосогласования удаленного PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Next_Page	RO	1'b0	=1: Страница не является последней =0: Страница является последней
14	Reserved	RO	1'b0	Всегда 0
13	Message_page_mode	RO	1'b0	=1: Страница с сообщением =0: Неотформатированная страница
12	Ack2	RO	1'b0	=1: Сообщение обработано =0: Невозможно обработать сообщение
11	Toggle	RO	1'b0	=1: Бит в ранее переданном кодовом слове имеет лог. значение «0» =0: Бит переключения в ранее переданном кодовом слове имеет лог. значение «1»
10:0	Message_Unformatted_Field	RO	11'b0	Биты [10:0] передаваемого кодового слова. Эти биты кодируются как поле кода сообщения, когда бит [13] = 1, или как неформатированное поле кода, когда бит [13] = 0

0Ah: Регистр состояния Ведущий-Ведомый

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Master_Slave_Configuration_Fault	RO RC SWC LH	1'b0	=1: Обнаружена ошибка конфигурации ведущего/ведомого =0: Ошибка не обнаружена
14	Master_Slave_Configuration_Resolution	RO	1'b0	=1: Конфигурация локального PHY переведена в режим Ведущий =0: Конфигурация локального PHY переведена в режим Ведомый
13	Local_Receiver_Status	RO	1'b0	=1: Локальный приемник PHY исправен =0: Локальный приемник PHY неисправен Всегда 0
12	Remote_Receiver_Status	RO	1'b0	=1: Удаленный приемник PHY исправен =0: Удаленный приемник PHY неисправен Всегда 0
11	Link Partner_1000Base-T_Full_Duplex_Capability	RO	1'b0	=1: Удаленный PHY поддерживает 1000BASE-T в режиме полного дуплекса =0: Удаленный PHY не поддерживает 1000BASE-T в режиме полного дуплекса
10:0	Link Partner_1000Base-T_Half_Duplex_Capability	RO	1'b0	=1: Удаленный PHY поддерживает 1000BASE-T в режиме полудуплекса =0: Удаленный PHY не поддерживает 1000BASE-T в режиме полудуплекса
9:8	Reserved	RO	2'b0	Всегда 0
7:0	Idle_Error_Count	RO SC	8'b0	Всегда 0

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

0Dh: Регистр управления доступом к MMD

№	Аббревиатура	Доступ	Нач. значение	Описание
15:14	Function	RW	2'b0	00 = Адрес 01 = Данные, без пост-инкремента 10 = Данные, пост-инкремент при чтении и записи 11 = Данные, пост-инкремент только при записи
13:5	Reserved	RO	9'b0	Всегда 0
4:0	DEVAD	RW	5'b0	00001 = MMD1 00011 = MMD3 00111 = MMD7

0Eh: Регистр доступа к MMD

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Address_data	RW	16'b0	Если биты [15:14] регистра 0Dh равны 2'b00, то этот регистр используется, как регистр адреса MMD DEVAD. В противном случае этот регистр используется, как регистр данных MMD DEVAD, как указано в его адресном регистре

0Fh: Расширенный регистр состояния

№	Аббревиатура	Доступ	Нач. значение	Описание
15	1000Base-X_Fd	RO	1'b0	PHY не поддерживает 1000Base-X в режиме полного дуплекса
14	1000Base-X_Hd	RO	1'b0	PHY не поддерживает 1000Base-X в режиме полудуплекса
13	1000Base-T_Fd	RO	1'b0	PHY не поддерживает 1000Base-T в режиме полного дуплекса
12	1000Base-T_Hd	RO	1'b0	PHY не поддерживает 1000Base-T в режиме полудуплекса
11:8	Reserved	RO	1'b0	Резервный
7	100Base-T1	RO	1'b0	Резервный
6	1000Base-T1	RO	1'b0	Резервный
5:0	Reserved	RO	6'b0	Резервный

10h: Регистр управления функциями, специфичными для PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15:7	Reserved	RO	9'b0	Всегда 0
6:5	Cross_md	RW	2'b11	00 = Ручная конфигурация MDI 01 = Ручная конфигурация MDIX 10 = Зарезервировано 11 = Включить автоматический кроссовер для всех режимов
4	Int_polar_sel	RW	1'b0	Не используется
3	Crs_on_tx	RW	1'b0	=1: Активировать CRS при передаче или приеме =0: Никогда не активировать CRS при передаче, активировать только при приеме
2	En_sqe_test	RW	1'b0	=1: Включить тест SQE =0: Выключить тест SQE
1	En_pol_inv	RW	1'b0	=1: Включить смену полярности =0: Отключить смену полярности
0	Dis_jab	RW	1'b0	=1: Запретить передачу Jabber-фреймов =0: Разрешить передачу Jabber-фреймов

11h: Регистр состояния для PHY

№	Аббревиатура	Доступ	Нач. значение	Описание
15:14	Speed_mode	RO	2'b00	11 = Резервный 10 = 1000 Мбит/с 01 = 100 Мбит/с 00 = 10 Мбит/с
13	Duplex	RO	1'b0	=1: Полный дуплекс =0: Полудуплекс
12	Page_Received_real-time	RO	1'b0	=1: Страница получена =0: Страница не получена
11	Speed_and_Duplex_Resolved	RO	1'b0	=1: Скорость и режим передачи настроены =0: Скорость и режим передачи не настроены
10	Link_status_real-time	RO	1'b0	=1: Соединение установлено =0: Соединение отсутствует
9	En_fe_100	RO	1'b1	Всегда 1
8	En_fe_10	RO	1'b1	Всегда 1
7	Lds_en_autoneg	RO	1'b1	Всегда 1
6	MDI_Crossover_Status	RO	1'b0	=1: MDIX =0: MDI
5	Wirespeed_downgrade	RO	1'b0	=1: Произошло понижение скорости передачи =0: Скорость передачи не изменялась
4	Reserved	RO	1'b0	Всегда 0
3	En_ae_100	RO	1'b0	Всегда 0
2	En_ae_10	RO	1'b0	Всегда 0

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№	Аббревиатура	Доступ	Нач. значение	Описание
1	Polarity_Real_Time	RO	1'b0	=1: Обратная полярность =0: Прямая полярность
0	Jabber_Real_Time	RO	1'b0	=1: Обнаружена передача Jabber-фрейма =0: Передача Jabber-фрейма не обнаружена

12h: Регистр маски прерываний

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Auto-Negotiation_Error_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
14	Speed_Changed_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
13	Duplex_changed_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
12	Page_Received_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
11	Link_Failed_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
10	Link_Succeed_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
9	Reserved	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
8	Reserved	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
7	Reserved	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
6	WOL_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
5	Wirespeed_downgraded_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
4:2	Reserved	RW	3'b0	Не используется
1	Polarity_changed_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено
0	Jabber_Happened_int_mask	RW	1'b0	=1: Прерывание включено =0: Прерывание отключено

13h: Регистр статуса прерываний

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Auto-Negotiation_Error_INT	RO RC	1'b0	=1: Произошла ошибка автосогласования =0: Ошибка автосогласования отсутствует
14	Speed_Changed_INT	RO RC	1'b0	=1: Скорость изменена =0: Скорость не меняется
13	Duplex_changed_INT	RO RC	1'b0	=1: Прерывание включено =0: Прерывание отключено
12	Page_Received_INT	RO RC	1'b0	=1: Прерывание включено =0: Прерывание отключено
11	Link_Failed_INT	RO RC	1'b0	Не используется
10	Link_Succeed_INT	RO RC	1'b0	=1: Прерывание включено =0: Прерывание отключено
9	Reserved	RO	1'b0	Всегда 0
8	Reserved	RO	1'b0	Всегда 0
7	Reserved	RO	1'b0	Всегда 0
6	WOL_INT	RO RC	1'b0	=1: Получен Magic-фрейм WOL =0: PHY не получал Magic-фрейм WOL
5	Wirespeed_downgraded_INT	RO RC	1'b0	=1: Скорость передачи снижена =0: Скорость передачи не менялась
4:2	Reserved	RO	3'b0	Всегда 0
1	Polarity_changed_INT	RO RC	1'b0	=1: PHY соблюдает полярность MDI =0: PHY не изменил полярность MDI
0	Jabber_Happened_INT	RO RC	1'b0	=1: 10BaseT-TX jabber произошел =0: 10BaseT-TX jabber не произошел

14h: Регистр управления автопонижением скорости

№	Аббревиатура	Доступ	Нач. значение	Описание
15:12	Reserved	RO	4'b0	Всегда 0
11	En_mdio_latch	RW	1'b1	=1: Зафиксировать считанное значение регистра MII/MMD во время чтения MDIO =0: Не фиксировать считанное значение регистра MII/MMD во время чтения MDIO
10	Start_autoneg	RW SC	1'b0	Перезапуск процесса автосогласование. Запись 1 инициирует повторное автосогласование
9	Reverse_autoneg	RW	1'b0	=1: Обратный порядок автосогласования, приоритет у 10 Мб/с, затем у 100 Мб/с и в последнюю очередь у 1000 Мб/с =0: Прямой порядок автосогласования, приоритет у 1000 Мб/с, затем 100 Мб/с и в последнюю очередь у 10 Мб/с
8	Dis_giga	RW	1'b0	=1: Отключить поддержку 1000BASE-X в процессе автосогласования =0: Не отключать поддержку 1000BASE-X. Поддержка определяется регистром 09h
7	Reserved	RW	1'b0	Всегда должно быть записано 0. Для обновления этого бита требуется программный сброс.
6	Reserved	RW	1'b0	Всегда должен быть записан в 0. Для обновления этого бита требуется программный сброс.
5	En_speed_downgrade	RW	1'b0	Когда этот бит установлен в 1, PHY активирует функцию Smart-Speed. Для обновления данного бита требуется программный сброс.
4:2	Autoneg retry limit pre-downgrade	RW	3'b011	Если эти биты установлены в 3, то PHY предпримет пять попыток (установленное значение 3 + дополнительные 2) перед понижением. Количество попыток может быть изменено с помощью этих битов.
1	Bp_autospd_timer	RW	1'b0	=1: Конечный автомат автоматического снижения скорости соединения не будет использовать таймер, используемый для проверки стабильности соединения =0: Конечный автомат автоматического снижения скорости соединения будет использовать таймер. Соединения, установленные таким образом, но продержавшиеся менее 2,5 с, будут по-прежнему считаться неудачными, счетчик повторных попыток autoneg увеличится на 1
0	Reserved	RO	1'b0	Всегда 0

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

15h: Регистр счетчика ошибок приёмника

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Rx_err_counter	RO	16'b0	Этот счетчик увеличивается на 1 при первом увеличении RX_ER, когда RX_DV равен 1. Счетчик будет удерживаться на максимальном уровне 16'hFFFF и не переполнится. Если режим скорости равен 2'b01, то счетчик считается за FE_100 RX_ER; в противном случае счетчик сбрасывается в 0

1Eh: Регистр смещения адреса регистра EXT

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Extended_Register_Address_Offset	RW	16'b0	Это смещение адреса EXT-режима, который будет записываться или считываться

1Fh: Регистр данных EXT регистра

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Extended_Register_Data	RW	16'b0	Это данные для записи или чтения в регистр EXT, на которые указывает смещение адреса в регистре 0x1E

Расширенные регистры

EXT 0x4000h: Регистр дополнительного управления 1

№	Аббревиатура	Доступ	Нач. значение	Описание
15:13	Reserved	RO	3'b0	Резервный
12	Reserved	RW	1'b0	Резервный
11	Remote_Loopback	RW	1'b0	Управление удаленной петлей =1: Включить =0: Отключить
10:9	Reserved	RW	2'b0	Резервный
8	Reserved	RW	1'b0	Резервный
7:6	Reserved	RW	2'b0	Резервный
5	Jumbo_Enable	RW	1'b0	=1: Включить прием Jumbo-фрэймов =0: Отключить прием Jumbo-фрэймов
4	Rmii_RX_DV_sel	RW	1'b0	Управление выводом CRS_DV (в режиме RMII): =1: Управление по RX_DV =0: Управление по CRS_DV
3	Reserved	RW	1'b0	Резервный
2	Wol_en	RW	1'b0	=1: Включить механизм WOL =0: Отключить WOL
1	Rmii_en	RW	1'b0	Управление режимами MII/RMII =1: Включить режим RMII =0: Отключить режим RMII
0x	Clk_sel]]]]	RW	1'b0	Управление выводами TXC/RXC тактирования =1: Вход TXC/RXC =0: Выход TXC/RXC [Rmii_en, Clk_sel]: 2'b00: Режим MII (TXC/RXC выход) 2'b01: Режим MII (TXC/RXC выход) 2'b10: Режим RMII (TXC/RXC выход) 2'b11: Режим RMII (TXC/RXC вход)

EXT 0x4001h: Регистр дополнительного управления 2

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Output_int_or_wol	RW	1'b1	=1: Вывод общего прерывания (INTn) =0: Вывод прерывания WOL (WOL INTn)
14:8	Reserved	RW	7'b0	Резервный
7:6	Reserved	RW	2'b1	Резервный
5:4	Xmii_Dr	RW	2'b10	Управление мощностью выходных драйверов интерфейса xMII
3:2	Mdio_Dr	RW	2'b1	Управление мощностью выходного драйвера MDIO
1:0	Reserved	RW	2'b1	Резервный

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

EXT 0x4003h: Регистр дополнительного управления 3

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Reserved	RW	1'b0	Резервный
14	Slave_jitter_test	RW	1'b0	Подача на вывод RXC тактовой частоты ЦАП =1: Включить =0: Отключить
13:10	Reserved	RW	4'b0	Резервный
9:7	Wol_lth_sel	RW	3'b100	Wol_lth_sel[0] определяет тип сигнала WOL INTn на выводе прерывания: =1: Импульс (длительность по Wol_lth_sel[2:1]) =0: Уровень (сбрасывается по Wol_en[2] = 0 в регистре EXT 0x4000h) Wol_lth_sel[2:1] задает длительность импульса WOL INTn, когда Wol_lth_sel[0] установлено в 1: 2'b00: 10 мкс 2'b01: 100 мкс 2'b10: 1 мс 2'b11: 10 мс
6	En_isolate_txc	RW	1'b1	Когда бит Isolate[10] в регистре 00h установлен в 1, En_isolate_txc задает направление сигнала TXC: =1: Установить TXC как вход =0: Не менять направление TXC
5	En_isolate_rxc	RW	1'b1	Когда бит Isolate[10] в регистре 00h установлен в 1, En_isolate_rxc задает направление сигнала RXC: =1: Установить RXC как вход =0: Не менять направление RXC
4:0	Reserved	RW	5'b1111	Резервный

EXT 0x4004h: Регистр маски MAC-адреса WOL 1

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Mac_addr_loc[47:32]	RW	16'b0	Биты [47:32] MAC-адреса

EXT 0x4005h: Регистр маски MAC-адреса WOL 2

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Mac_addr_loc[31:16]	RW	16'b0	Биты [31:16] MAC-адреса

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

EXT 0x4006h: Регистр маски MAC-адреса WOL 3

№	Аббревиатура	Доступ	Нач. значение	Описание
15:0	Mac_addr_loc[15:0]	RW	16'b0	Биты [15:0] MAC-адреса

EXT 0x40C0h: Регистр управления светодиодом LED0

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Led_force_en	RW	1'b0	Для включения режима принудительного включения светодиода
14:13	Led_force_mode	RW	2'b0	Действует, если установлен Led_force_en[15] =2'b00: Принудительное выключение светодиода =2'b01: Принудительное включение светодиода =2'b10: Принудительный перевод светодиода в режим BLINK1 =2'b11: Принудительный перевод светодиода в режиме BLINK2
12	Led_act_blk_ind	RW	1'b0	При наличии активной передачи светодиод будет мигать независимо от его предыдущего состояния (включен он или выключен). Если биты Led_txact_blk_en[9], Led_rxact_blk_en[8], Led_col_blk_en[3], Led_ht_blk_en[2] и Led_bt_blk_en[1] установлены в 1, то светодиод будет работать в соответствующем режиме: =1: Светодиод будет мигать, независимо от значений битов Led_fdx_on_en[11] + Led_hdx_on_en[10] (сигнализация дуплекс/полудуплекс) и Led_ht_on_en[5] + Led_bt_on_en[4] (сигнализация 10/100 Мб/с) =0: Светодиод не будет мигать, если один из битов Led_fdx_on_en[11], Led_hdx_on_en[10], Led_ht_on_en[5] и/или Led_bt_on_en[4] установлен в 1
11	Led_fdx_on_en	RW	1'b0	Если бит Led_act_blk_ind[12] установлен в 0 и соединение установлено в режиме полного дуплекса: =1: Включить светодиод =0: Не включать светодиод
10	Led_hdx_on_en	RW	1'b0	Если бит Led_act_blk_ind[12] установлен в 0 и соединение установлено в режиме полудуплекса: =1: Включить светодиод =0: Не включать светодиод

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№	Аббревиатура	Доступ	Нач. значение	Описание
9	Led_txact_blk_en	RW	1'b1	Если один из бит Led_ht_on_en[5], Led_bt_on_en[4], Led_ht_blk_en[2] или Led_bt_blk_en[1] установлен в 1, установлено соединение и передача данных активна: =1: Включить мигание светодиода в режиме BLINK0 или BLINK1 в зависимости от активности передачи =0: Не включать светодиод
8	Led_rxact_blk_en	RW	1'b1	Если один из бит Led_ht_on_en[5], Led_bt_on_en[4], Led_ht_blk_en[2] или Led_bt_blk_en[1] установлен в 1, установлено соединение и приём данных активен: =1: Включить светодиод в режиме BLINK0 или BLINK1 в зависимости от активности приёма =0: Не включать светодиод
7	Led_txact_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача данных активна, то светодиод будет включен не менее, чем 10 мс
6	Led_rxact_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и происходит прием данных, то светодиод будет включен не менее, чем 10 мс
5	Led_ht_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача происходит на скорости 100 Мбит/с, то светодиод будет включен
4	Led_bt_on_en	RW	1'b1	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача происходит на скорости 10 Мбит/с, то светодиод будет включен
3	Led_col_blk_en	RW	1'b0	=1: Включить Если соединение установлено и произошла коллизия на линии, светодиод будет работать в режиме BLINK0 или BLINK1 в зависимости от значения бита Led_rxact_on_en[6]
2	Led_ht_blk_en	RW	1'b0	=1: Включить Если соединение установлено на скорости 100 Мбит/с, то светодиод будет работать в режиме BLINK2
1	Led_bt_blk_en	RW	1'b0	=1: Включить. Если соединение установлено на скорости 10 Мбит/с, то светодиод будет работать в режиме BLINK3
0	Dis_led_an_try	RW	1'b1	При активном процессе автосогласования: =1: Светодиод будет включен =0: Светодиод будет выключен

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

EXT 40C1h: Регистр управления светодиодами LED0 и LED1

№	Аббревиатура	Доступ	Нач. значение	Описание
15:10	Reserved	RO	6'b0	Всегда 0
9	Invert_led_duty	RW	1'b0	=1: Инвертировать рабочий цикл включения и выключения светодиодов (время включения светодиода – короткое, время выключения – длинное)
8	Lpbk_led_dis	RW	1'b0	=1: В режиме внутренней петли светодиоды будут выключены =0: В режиме внутренней петли светодиоды будут работать в нормальном режиме (в зависимости от их настроек)
7	Jabber_led_dis	RW	1'b1	=1: При получении Jabber-фрейма на скорости 10 Мбит/с светодиод будет выключен =0: При получении Jabber-фрейма на скорости 10 Мбит/с светодиод будет работать, если он настроен на работу при передаче данных
6	Col_blk_sel	RW	1'b1	=1: При возникновении коллизии на линии светодиод работает в режиме BLINK2 =0: При возникновении коллизии на линии светодиод работает в режиме BLINK1
5	En_led_act_level	RW	1'b0	=1: Переключать режим работы светодиода (в режим BLINK0) в случае увеличения трафика на линии =0: Установить режим работы светодиода (в режим BLINK1) независимо от трафика на линии
4:0	Led_act_level_th	RW	5'b01100	Порог для определения интенсивности трафика. Трафик приема и передачи контролируется отдельно. Если время активности трафика превышает значение Led_act_level_th*42 мс в течение 1 секунды, то трафик считается интенсивным, в противном случае таковым не считается

EXT 40C2h: Регистр управления светодиодами LED0 и LED1

№	Аббревиатура	Доступ	Нач. значение	Описание
15:12	Freq_sel_c0	RW	4'b1110	<p>Управление режимом BLINK0. Длительность циклов включения/выключения можно изменить с помощью бита Invert_led_duty[9] в регистре EXT 40C1h. Описание ниже соответствует стандартному циклу включения/выключения при invert_led_duty = 0:</p> <p>4'b0000: светодиод мигает раз в 10 секунд, 6% выключен.</p> <p>4'b0001: светодиод мигает раз в 9,4 секунды, 7% выключен.</p> <p>4'b0010: светодиод мигает раз в 8 секунд, 8% выключен.</p> <p>4'b0011: светодиод мигает раз в 7,4 секунды, 9% выключен.</p> <p>4'b0100: светодиод мигает раз в 6 секунд, 11% выключен.</p> <p>4'b0101: светодиод мигает раз в 5 секунд, 6% выключен.</p> <p>4'b0110: светодиод мигает раз в 4 секунды, 8% выключен.</p> <p>4'b0111: светодиод мигает раз в 3 секунды, 11% выключен.</p> <p>4'b1000: светодиод мигает раз в 2 секунды, 16% выключен.</p> <p>4'b1001: светодиод мигает раз в 1 секунду, 16% выключен.</p> <p>4'b1010: светодиод мигает с частотой 2 Гц, 50% выключен.</p> <p>4'b1011: светодиод мигает с частотой 3 Гц, 50% выключен.</p> <p>4'b1100: светодиод мигает с частотой 4 Гц, 50% выключен.</p> <p>4'b1101: светодиод мигает с частотой 6 Гц, 50% выключен.</p> <p>4'b1110: светодиод мигает с частотой 8 Гц, 50% выключен.</p> <p>4'b1111: светодиод мигает с частотой 10 Гц, 50% выключен.</p>
11:8	Freq_sel_c1	RW	4'b1100	<p>Управление режимом BLINK1. Подробное описание см. в битах [15:12]</p>
7:4	Freq_sel_c2	RW	4'b0111	<p>Управление режимом BLINK2. Подробное описание см. в битах [15:12]</p>
3:0	Freq_sel_c3	RW	4'b0101	<p>Управление режимом BLINK3. Подробное описание см. в битах [15:12]</p>

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

EXT 40C3h: Регистр управления светодиодом LED1

№	Аббревиатура	Доступ	Нач. значение	Описание
15	Led_force_en	RW	1'b0	Для включения режима принудительного включения светодиода
14:13	Led_force_mode	RW	2'b0	Действует, если установлен Led_force_en[15]=2b'00: Принудительное выключение светодиода =2b'01: Принудительное включение светодиода =2'b'10: Принудительный перевод светодиода в режим BLINK1 =2'b'11: принудительный перевод светодиода в режиме BLINK2.
12	Led_act_blk_ind	RW	1'b0	При наличии активной передачи светодиод будет мигать независимо от его предыдущего состояния (включен он или выключен). Если биты Led_txact_blk_en[9], Led_rxact_blk_en[8], Led_col_blk_en[3], Led_ht_blk_en[2] и Led_bt_blk_en[1] установлены в 1, то светодиод будет работать в соответствующем режиме: =1: Светодиод будет мигать, независимо от значений битов Led_fdx_on_en[11] + Led_hdx_on_en[10] (сигнализация дуплекс/полудуплекс) и Led_ht_on_en[5] + Led_bt_on_en[4] (сигнализация 10/100 Мб/с) =0: Светодиод не будет мигать, если один из битов Led_fdx_on_en[11], Led_hdx_on_en[10], Led_ht_on_en[5] и/или Led_bt_on_en[4] установлен в 1
11	Led_fdx_on_en	RW	1'b0	Если бит Led_act_blk_ind[12] установлен в 0 и соединение установлено в режиме полного дуплекса: =1: Включить светодиод =0: Не включать светодиод
10	Led_hdx_on_en	RW	1'b0	Если бит Led_act_blk_ind[12] установлен в 0 и соединение установлено в режиме полудуплекса: =1: Включить светодиод =0: Не включать светодиод
9	Led_txact_blk_en	RW	1'b1	Если один из бит Led_ht_on_en[5], Led_bt_on_en[4], Led_ht_blk_en[2] или Led_bt_blk_en[1] установлен в 1, установлено соединение и передача данных активна: =1: Включить мигание светодиода в режиме BLINK0 или BLINK1 в зависимости активности передачи =0: Не включать светодиод

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

№	Аббревиатура	Доступ	Нач. значение	Описание
8	Led_rxact_blk_en	RW	1'b1	Если один из бит Led_ht_on_en[5], Led_bt_on_en[4], Led_ht_blk_en[2] или Led_bt_blk_en[1] установлен в 1, установлено соединение и прием данных активен: =1: Включить светодиод в режиме BLINK0 или BLINK1 в зависимости активности передачи =0: Не включать светодиод
7	Led_txact_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача данных активна, то светодиод будет включен не менее, чем 10 мс
6	Led_rxact_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и происходит прием данных, то светодиод будет включен не менее, чем 10 мс
5	Led_ht_on_en	RW	1'b1	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача происходит на скорости 100 Мбит/с, то светодиод будет включен
4	Led_bt_on_en	RW	1'b0	=1: Если бит Led_act_blk_ind[12] установлен в 0, соединение установлено и передача происходит на скорости 10 Мбит/с, то светодиод будет включен
3	Led_col_blk_en	RW	1'b0	=1: Включить Если соединение установлено и произошла коллизия на линии, светодиод будет работать в режиме BLINK0 или BLINK1 в зависимости от значения бита Col_blk_sel[6] регистра EXT 40C1h
2	Led_ht_blk_en	RW	1'b0	=1: Включить Если соединение установлено на скорости 100 Мбит/с, то светодиод будет работать в режиме BLINK2.
1	Led_bt_blk_en	RW	1'b0	=1: Включить. Если соединение установлено на скорости 10 Мбит/с, то светодиод будет работать в режиме BLINK3
0	Reserved	RO	1'b0	Всегда 0

Функциональное описание

Микросхема К5400ИН2У – приемопередатчик 10/100 Мбит Ethernet физического уровня, поддерживающий MII и RMII интерфейсы.

ИМС реализует все функции физического уровня Ethernet 10/100 Мбит, включая подуровни PCS и PMA, подуровень, зависящий от физической среды (TP-PMD), кодер/декодер 10Base-TX, блок доступа к среде передачи по витой паре (TPMAU). Реализована поддержка auto-MDIX.

Микросхема поддерживает следующие функции:

- Интерфейс MII с интерфейсом управления MDC/MDIO для связи с MAC
- Механизм автосогласования по стандарту IEEE 802.3u
- Конфигурация скорости, дуплексного режима и автосогласования через последовательный интерфейс MDC/MDIO
- Поддержка режима пониженного энергопотребления (Powerdown)
- Поддержка петлевого режима (Loopback)
- Поддержка режима изоляции интерфейса MII/RMII (MAC Isolate)
- Кодирование 4 В/5 В
- Скремблирование и дескремблирование
- Преобразование NRZ в NRZI, NRZI в MLT-3
- Кодирование и декодирование (Манчестерский код) в режиме 10Base-T
- Восстановление тактовой частоты и данных
- Эквилизация (подавление МСИ, СПС)
- Автоматическая коррекция полярности
- Светодиоды состояния соединения
- Механизм Wake-On-LAN (WOL)

MII и интерфейс управления MDC/MDIO

Интерфейс передачи данных

MII (Media Independent Interface) – интерфейс, обеспечивающий стандартное соединение между PHY (физическим) и MAC (канальным) уровнями. Этот интерфейс поддерживает две частоты работы: 25 МГц и 2,5 МГц. В режиме 100BASE-TX (100 Мбит/с) MII работает на частоте 25 МГц, в режиме 10BASE-T (10 Мбит/с) – 2,5 МГц.

Передача MAC → PHY

MAC активирует сигнал TX_EN. Затем он преобразует октеты данных в 4-битные полубайты и передает их на PHY через группу сигналов TXD[3:0]. PHY считывает данные с TXD[3:0] синхронно с сигналом TX_CLK – сигналом тактирования передачи, генерируемым самим PHY – в течение интервала времени, когда сигнал TX_EN активен.

Прием PHY → MAC

PHY активирует сигнал RX_DV. Он выставляет принятые 4-битные полубайты данных на RXD[3:0], синхронно с тактируемым сигналом RXC. Сигналы CRS и COL предназначены для сигнализирования в MAC информации об обнаружении коллизии на линии передачи. В режиме 100Base-TX на приеме, если полученный символ не является кодом IDLE, активируется сигнал CRS, иначе он деактивируется.

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

В режиме 10Base-T сигнал CRS активируется при получении преамбулы и деактивируется при детектировании TP_IDL.

Сигнал RX_DV активируется, если последовательность символов соответствует последовательности символов /J/K/ и деактивируется, если они — /T/R/ или IDLE в режиме 100 Мбит/с. В режиме 10 Мбит/с сигнал RXDV совпадает с сигналом CRS. Сигнал RX_ER (Receive Error) будет активирован, если возникнет ошибка декодирования (5B → 4B), например, некорректные символы /J/K/, /T/R/ или любой другой неразрешенный символ. Сигнал RX_ER будет активен в течение одного или более тактов синхронной частоты, с целью указать MAC, что произошла ошибка во фрейме.

Последовательный интерфейс управления MDC/MDIO

Устройство MAC может использовать интерфейс MDC/MDIO для управления максимум 4 трансиверов К5400ИН2У, с адресами от 0 до 3. Кадры, передаваемые по интерфейсу управления MDC/MDIO, должны соответствовать указанной структуре.

Таблица 13. Формат управляющего кадра

	Формат управляющего фрейма							
	Preamble	ST	OP	PHYAD	REGAD	TA	DATA	IDLE
Чтение	1...1	01	10	AAAAA	RRRRR	Z0	DDDDDDDDDDDDDDDDDD	Z
Запись	1...1	01	01	AAAAA	RRRRR	10	DDDDDDDDDDDDDDDDDD	Z

Во время аппаратного сброса, логические уровни на выводах PHY_AD[*] считываются для определения адреса конкретного PHY и впоследствии используется для обмена по интерфейсу MDC/MDIO. Структура фреймов для чтения и записи через интерфейс управления MDC/MDIO показана на рисунках ниже:

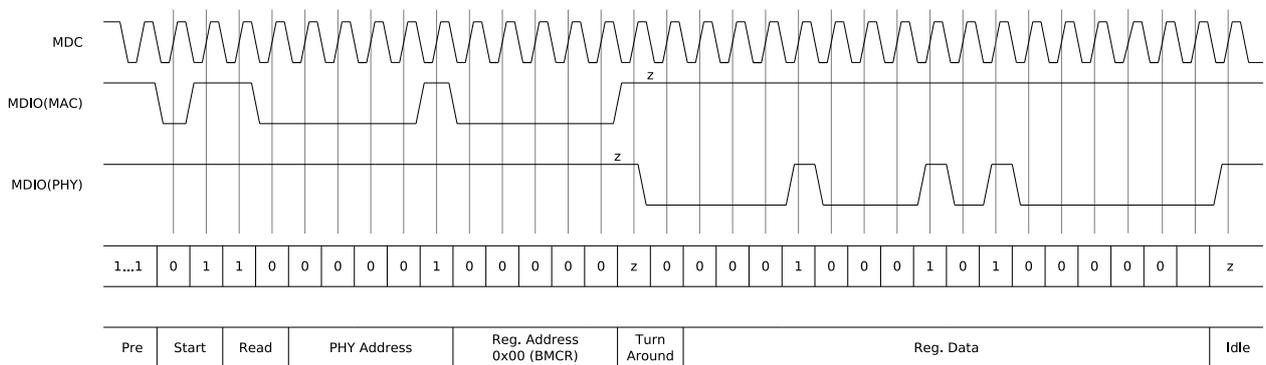


Рисунок 20. Цикл чтения

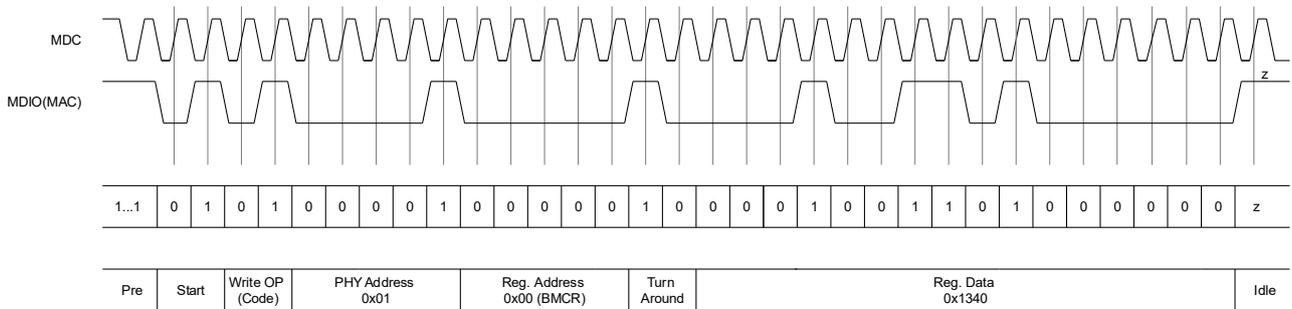


Рисунок 21. Цикл записи

Обращаем внимание, документация носит ознакомительный характер. При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

Таблица 14. Серийное управление

Название	Описание
Preamble	Преамбула. 32 последовательных логических единицы, отправляемые MAC на MDIO, вместе с 32 соответствующими циклами синхронизации на MDC.
ST	Начало кадра. Обозначается шаблоном 01
OP	Код операции. Чтение: 10 Запись: 01
PHYAD	Адрес PHY. К одному MAC могут быть подключены до 4 PHY. Старшие 3 бита равны нулю. Младшие 2 бита задают какому PHY предназначен кадр
REGAD	Адрес регистра. Это 5-битное поле указывает, к какому из регистров PHY относится данная операция
TA	Задержка. 2-битный интервал между фазами адреса и данных. При операции чтения сигнал MDIO у MAC и PHY находится в высокоимпеданском состоянии в течение первого бита TA. PHY формирует нулевой бит во время второго бита TA при операции чтения
DATA	16 бит данных
IDLE	Неактивное состояние. Не является частью управляющего кадра. Высокоимпеданское состояние. Подтянут к лог. «1» резистором внутри PHY

Если используется сигнал прерывания INTB, то каждый раз, когда трансивер обнаруживает изменение состояния, при котором должно сработать прерывание, он устанавливает низкий уровень этого сигнала. MAC детектирует изменение сигнала прерывания и осуществляет доступ к регистру 13h (Регистр статуса прерываний) через интерфейс MDC/MDIO. После операции чтения регистра статуса прерываний через интерфейс MDC/MDIO, сигнал INTB деактивируется.

Примечание 1: Функция прерывания на выводе RXD[2]/INTB доступна только в режиме RMII.

Примечание 2: Функция прерывания по умолчанию отключена.

Автосогласование и параллельное обнаружение

Трансивер поддерживает механизм автосогласования согласно стандарту IEEE 802.3u, для работы с другими трансиверами, также поддерживающими автосогласование. Приемопередатчик может автоматически определить возможности удаленного устройства, максимальную скорость (10 или 100 Мбит/с) и режим передачи (полный дуплекс или полудуплекс). Если удаленное устройство не поддерживает автонастройку, то включается режим полудуплекса и происходит переход в режим параллельного детектирования. Приемопередатчик по умолчанию передает в линию передачи импульсы FLP (Fast Link Pulse) и ожидает ответа. Если в ответ приходят импульсы FLP, то процесс автосогласования продолжается. Если в ответ приходят импульсы NLP (Normal Link Pulse), то устанавливается скорость 10 Мбит/с и режим полудуплекса. Если приходят кодовые символы IDLE на скорости 100 Мбит/с, то устанавливается скорость 100 Мбит/с и полудуплексный режим.

Таблица 15. Установка типа среды и режима интерфейса для MAC

RXDV	Режим работы
Лог. «0»	Режим MII
Лог. «1»	Режим RMII
Выс. Импульс.	Режим MII

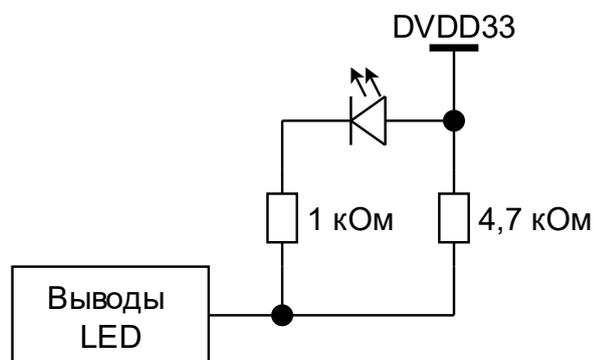
Режим работы светодиодов

Выходы LED[1]/PHY_AD[1] и LED[0]/PHY_AD[0] имеют два функциональных назначения – задание адреса и светодиодная индикация.

Если бит адреса равен «1», то вывод будет настроен как драйвер активного низкого уровня и анод светодиода должен быть подключен к цепи питания.

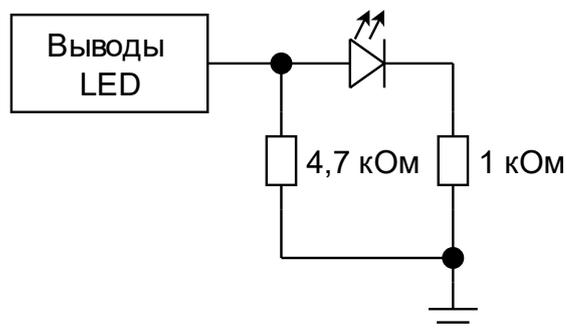
Если бит адреса равен «0», то вывод будет настроен как драйвер активного высокого уровня и анод светодиода должен быть подключен к выводу микросхемы.

Если индикация светодиодов не требуется, компоненты цепи светодиода (светодиод + резистор 1,0 кОм) можно исключить из схемы подключения.



Адрес PHY_AD[x] = 1

Индикация светодиодов:
активный низкий уровень



Адрес PHY_AD[x] = 0

Индикация светодиодов:
активный высокий уровень

Рисунок 22. Конфигурация адресов светодиодов и PHY

Режимы энергосбережения Power Down

Поддерживается режим энергосбережения Power Down. В этом разделе описано, как реализовать каждый режим с помощью программного обеспечения.

Таблица 16. Настройки выводов для режима энергосбережения

Режим	Описание
PWD	Установка бита Power_down[11] регистра 00h в значение 1 переводит приемопередатчик в режим энергосбережения (PWD). Это максимальный режим экономии энергии, при этом приемопередатчик остаётся в рабочем состоянии. В режиме PWD приёмопередатчик отключает все аналоговые и цифровые функции, кроме интерфейса управления MDC/MDIO.

Передача и прием 10M/100M

Операции передачи и приема 100Base-TX

Данные для передачи в 100Base-TX, представленные в виде 4-битных полубайтов (TXD[3:0]), тактируемые с частотой 25 МГц (TX_CLK), кодируются в 5-битные символы (кодирование 4b5b). Затем происходит скремблирование, сериализация в последовательность бит 125 Мбит/с и линейное кодирование NRZ → NRZI. Далее NRZI-код подаётся на кодер MLT-3, а после на драйвер линии передачи.

Передача начинается с установки сигнала TX_EN (Transmit Enable) со стороны MAC. Перед началом передачи данных в линию передачи отправляются символы /J/K/ (флаг начала фрейма), затем данные и, наконец, символы /T/R/ (флаг конца фрейма). Для улучшения характеристик по электромагнитным помехам (EMI) инициализация начального значения скремблера (начальное состояние РСЛОС) осуществляется по адресу PHY. В случае, если в системе есть несколько одинаковых PHY, то каждый из них имеет уникальное начальное значение скремблера, что способствует распределению спектральных составляющих выходных сигналов MLT-3.

100Base-TX Приём

Принятый сигнал корректируется входным адаптивным эквалайзером для устранения негативных эффектов, внесенных линией передачи: аттенюация сигнала, межсимвольная интерференция. BLW-корректор (Baseline Wander Correction) контролирует уровень входного сигнала и динамически вносит коррекцию в него, с целью поддержания одинакового уровня постоянной составляющей входного сигнала. Восстанавливается информация о несущей частоте сигнала. После этого полученный сигнал дискретизируется для формирования данных NRZI (Non-Return-to-Zero Inverted). Следующими этапами являются процессы преобразования NRZI в NRZ (Non-Return-to-Zero), дескремблирования, десериализации, декодирования 5b → 4b и передачи 4-битного полубайта на интерфейс MII.

Передача и прием сигнала 10Base-T

10Base-T Передача

Данные для передачи в виде 4-битных полубайт (TXD[3:0]), тактируемые с частотой 2,5 МГц (TX_CLK), сначала подаются на сериализатор, затем 10 Мбит/с NRZ-сигнал направляется в кодер NRZ-Манчестерский код. Данный кодер преобразует 10 Мбит/с NRZ-данные в поток данных с манчестерский кодировкой для передатчика и добавляет в конце передачи флаг конца фрейма (SOI или TP_IDL), в соответствии со стандартом IEEE 802.3. Наконец, закодированный поток данных проходит через встроенный полосовой фильтр и затем передается в линию связи.

10Base-T Приём

В режиме приёма 10Base-T манчестерский декодер преобразует закодированный манчестерский код потока данных в NRZ-код, декодируя данные и отбрасывая флаг конца фрейма (SOI). Затем последовательный поток данных NRZ преобразуется в параллельный 4-битный (RXD[0:3]) и передается на интерфейс MII.

Сброс и вход смещения ЦАП

Существует два типа сброса:

Аппаратный сброс: установка высокого уровня сигнала на выводе RSTB не менее чем на 10 мс для доступа к внутренним регистрам по интерфейсу MDC/MDIO. Далее установка низкого уровня сигнала на выводе RSTB не менее чем на 10 мс, а затем снова установка высокого уровня. После аппаратного сброса все регистры будут иметь значения по умолчанию. Аппаратный сброс автоматически перезапускает процесс автосогласования.

Программный сброс: установка бита Reset[15] регистра 00h в значение 1 на не менее чем 20 мс. Программный сброс частично сбросит регистры.

Для установления точного смещения ЦАП передачи вывод RBIAS должен быть подключен на «землю» через резистор номиналом 2,49 кОм с $\pm 1\%$. Это повлияет на качество сигнала передачи. Во избежание помех данный сигнал рекомендуется держать дальше от других сигнальных шин, цепей питания и тактирования.

Источник питания 3,3 В и схема преобразования напряжения

Основная схема нуждается в напряжении питания 1,1 В, однако цифровые входы/выходы и схема ЦАП требуют напряжение питания 3,3 В. Приемопередатчик имеет встроенные линейные регуляторы напряжения для получения необходимых питающих номиналов напряжений.

Примечание: выходное напряжение внутреннего линейного регулятора составляет 1,1 В. Не рекомендуется подключать внешний источник питания на 1,05 В, так как внутренние регуляторы не отключаемые.

Примечание: встроенный стабилизатор напряжения 1,1 В предназначен только для внутреннего использования в приемопередатчике. Использование встроенного регулятора для питания внешней нагрузки не предусмотрено.

Автоматическая коррекция полярности

Приемопередатчик автоматически корректирует обратную полярность в режиме 10Base-T (в режиме 100Base-TX полярность не имеет значения). В режиме 10Base-T полярность определяется на основе импульсов NLP, SOI и преамбулы. При потере соединения полярность определяется заново.

Wake-On-LAN (WOL)

Приёмпередатчик поддерживает автоматическое обнаружение фрейма определённого содержания и уведомляет о нем через специальный вывод аппаратного прерывания LED[0] или общий вывод прерывания INTB. Если во фрейме обнаруживается определённая последовательность данных, то приёмпередатчик сгенерирует прерывание. Данная последовательность может находиться в любом месте внутри фрейма. Последовательность данных для детектирования должна соответствовать следующему формату: 6 байт последовательных единиц (0xFFFFFFFFFFFF), затем 16 повторений MAC-адреса. 48-битный MAC-адрес записывается в регистры EXT 4004h, 4005h и 4006h. Например, чтобы записать MAC-адрес 0xAABBCCDDEEFF в PHY, последовательность записи будет выглядеть следующим образом: EXT 4004h = 0xAABB, 4005h = 0xCCDD и 4006h = 0xEEFF. MAC-адрес PHY может принимать любое значение.

Примечание: Данный MAC-адрес не является реальным адресом, а используется только для маркирования фрейма и его дальнейшего детектирования. Механизм WOL включается путем записи бита Wol_en[2] регистра EXT 4000h. При подаче питания и аппаратном сбросе уровень логического сигнала на выводе RXD[1] определяет только используется ли светодиод LED0 в нормальном режиме работы или в режиме вывода прерывание WOL, но не включает сам механизм WOL.

Прерывание WOL

Приёмпередатчик поддерживает выделенный вывод (LED[0]) для прерывания WOL. Если при подаче питания на выводе RXD[1] установлен высокий логический уровень, то вывод LED0 будет функционировать, как прерывание WOL. Если бит Wol_lth_sel[7] регистра EXT 4003h равен 0, то выделенное прерывание WOL будет активировано до тех пор, пока не будет программно сброшено (Wol_en[2]=0 в регистре EXT 0x4000h); в противном случае будет генерироваться импульс, длительность которого можно настроить с помощью бит Wol_lth_sel[9:8] регистра EXT 4003h. В обоих случаях прерывание имеет активный низкий логический уровень. Прерывание WOL также связано с общим прерыванием PHY RXD[2]/INTB, если бит WOL_int_mask[6] регистра маски прерываний 12h установлен в 1. Если общее прерывание PHY срабатывает от WOL, то его сброс производится путём чтения бита WOL_INT[6] регистра статуса прерываний 13h.

Примечание: Когда общее прерывание PHY используется для прерывания WOL, бит Wol_lth_sel[7] регистра EXT 4003h должен быть установлен в 1 (в режиме импульса), иначе общее прерывание PHY INTB будет невозможно считать и сбросить.

Демонстрационный комплект

Для оценки характеристик микросхемы разработана демонстрационная плата КФЦС.441461.319, которая отражает основные возможные режимы работы микросхемы.

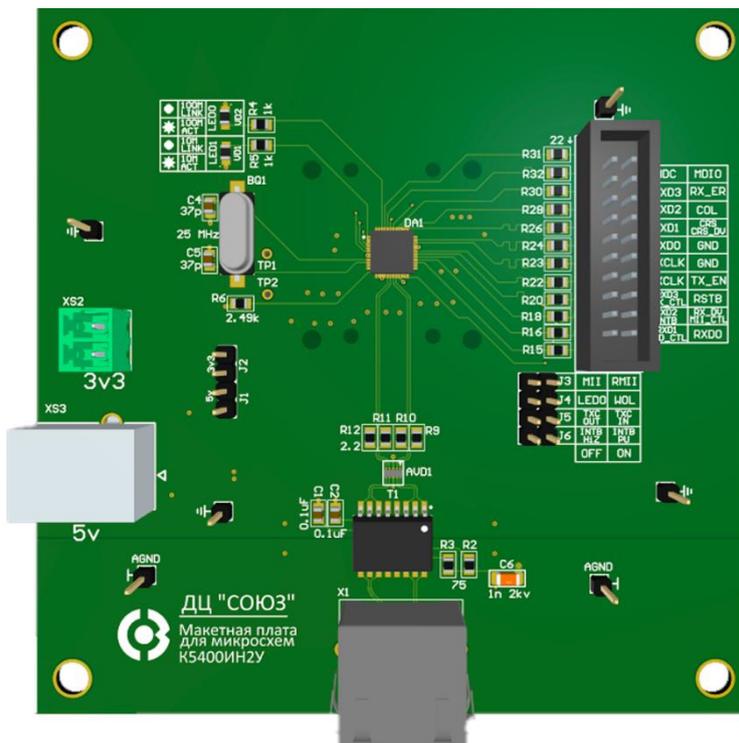


Рисунок 23. Демонстрационная плата для микросхемы K5400ИН2У

Таблица 17. Таблица компонентов

Компонент	Номинал	Компонент	Номинал
C1, C2, C18, C22 – C28	0,1 мкФ	R1	10 кОм
C3, C10, C11, C14 – C16, C19 – C21	1,0 мкФ	R2, R3, R7, R8	75 Ом
C4, C5	37 пФ	R4, R5	1,0 кОм
C6	1,0 нФ	R6	2,49 кОм
C7, C9, C12, C13, C17	10 мкФ	R9 – R12	2,2 Ом
C8	100 мкФ	R13, R14	0 Ом
VD1, VD2	FYLS-0805	R15 – R12	22 Ом
DA1	K5400ИН2У	R33 – R36	4,7 кОм
DA2	LM1117IMPX	XP1, XP2	RG45
J1 – J6	Штыри	XP3	GND
AVD1	UDFN10	XP4 – XP6	PLS-1
BQ1	25 МГц	XS1	BH-20
T1	B78476A8065A003	XS2	15EDGVC-3.81-02P
X1	Розетка 8P8C	XS3	USB_B

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

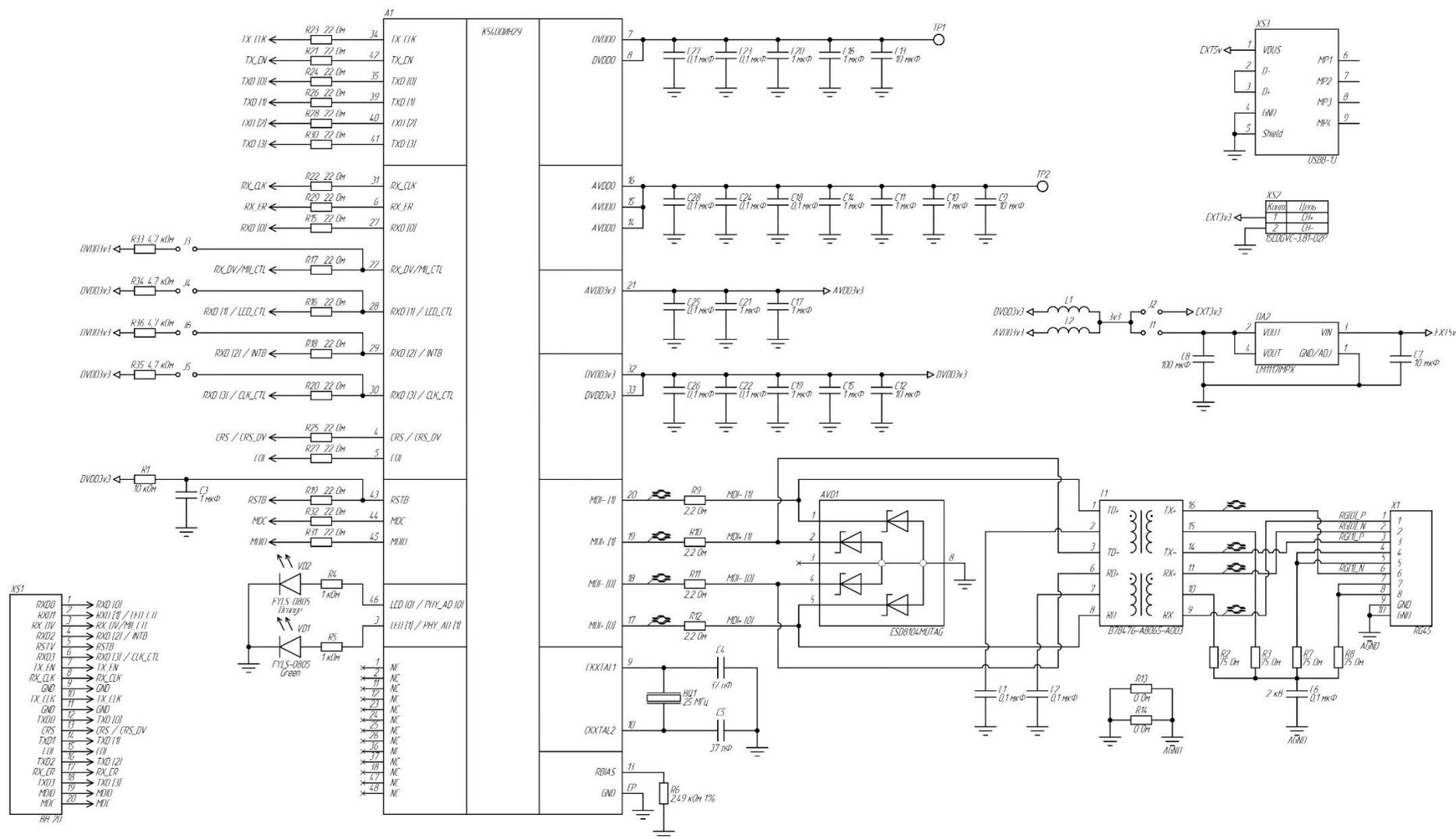


Рисунок 24. Электрическая схема демонстрационной платы КФЦС.441461.319 для микросхемы K5400ИН2У

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, карта заказа КФЦС.431230.001.01СП

Руководство по работе с отладочной платой

1) Выбрать источник внешнего питания.

Питание макетной платы может осуществляться от внешнего источника 5,0 В через разъем XS3 (через вторичный источник питания 3,3 В) или от внешнего источника 3,3 В через разъем XS2. Выбор питания происходит установкой джамперов J1 и J2.

Таблица 18. Выбор питания

	Назначение	Режим	
		OFF (джампер не установлен)	ON (джампер установлен)
J1	Питание с внешнего источника 5,0 В (ВИП 3,3 В)	–	5,0 В
J2	Питание с внешнего источника 3,3 В	–	3,3 В

Примечание: если установлены оба джампера J1 и J2, то разъем XS2 может быть использован только как выход.

2) Установить режим работы микросхемы.

Установка режима работы происходит в соответствии с таблицей ниже.

Таблица 19. Выбор режима работы микросхемы

	Назначение	Режим	
		OFF (джампер не установлен)	ON (джампер установлен)
J3	Режим передачи с MAC	MII	RMII
J4	Режим работы светодиода LED0	По умолчанию	WOL
J5	Направление сигнала TX_CLK (только в реж. RMII)	Выход	Вход
J6	Подтяжка сигнала INTB (только в реж. RMII)	Pull-None	Pull-up

3) Подключить микросхему к внешнему MAC.

Подключение к внешнему MAC осуществляется через разъем XS1 в соответствии с выбранным режимом работы (см. п.2).

4) Подключить макетную плату к удаленному устройству на линии.

Подключение к удаленному устройству на линии через разъем X1 (RJ45) выполнить витой парой категории не ниже Cat5.

5) Подать питание на макетную плату.

Габаритный чертеж

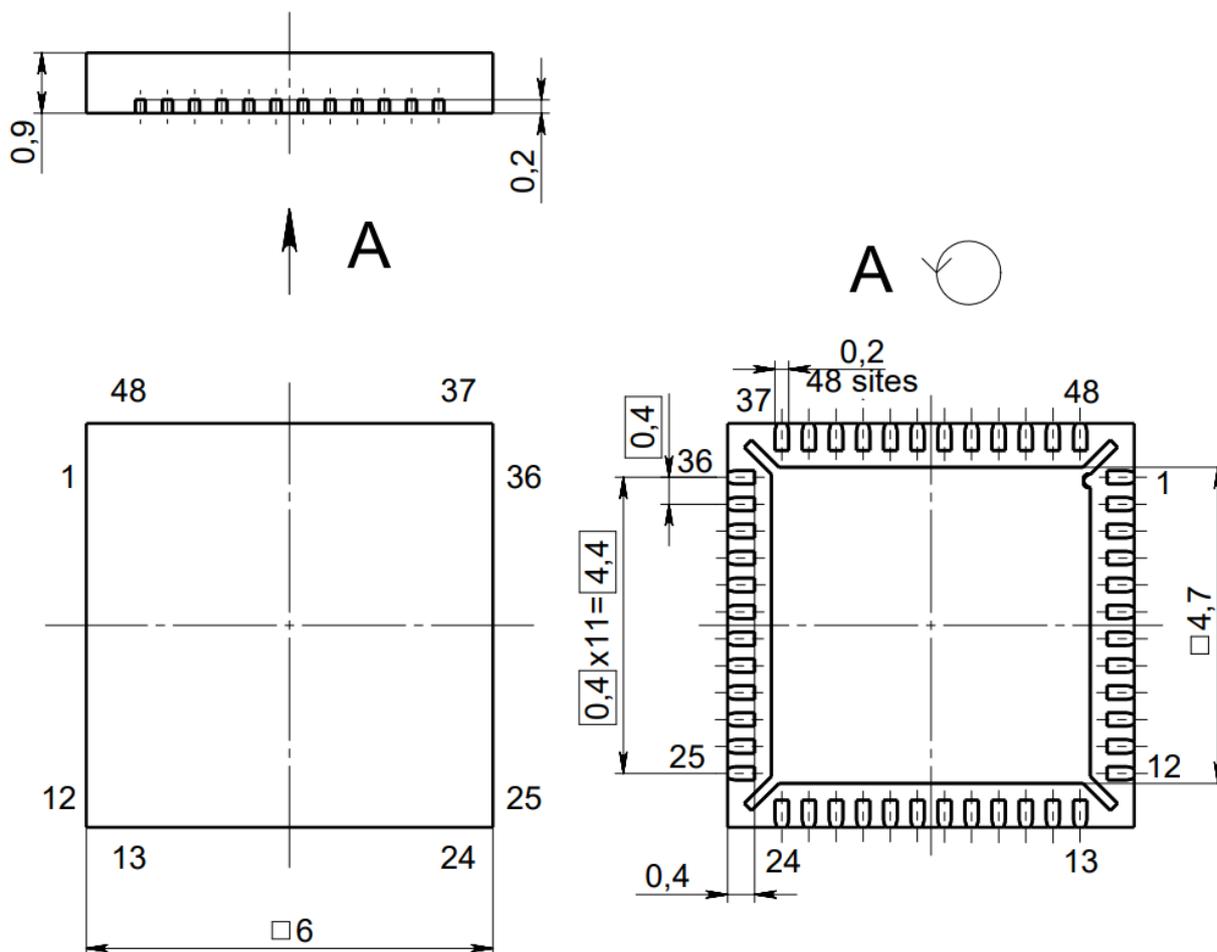


Рисунок 25. Габаритный чертеж корпуса 5162.48-2H3 К (размеры в мм)

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
К5400ИН2У КФЦС.431000.001ТУ КФЦС.431230.001.01СП	К5400ИН2У	5162.48-2H3 К	-45°C ...+85°C

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия КФЦС.431000.001ТУ, спецификация КФЦС.431230.001.01СП

