

Разработка типовых решений аналоговой обработки с помощью программируемой пользователем аналоговой микросхемы КомПАС-1 (5400ТР035)

Всеволод ЭННС,
к. т. н.
Юрий КОБЗЕВ,
к. т. н.
Игорь КОРЕПАНОВ
mail@dcsoyuz.com

Процесс создания устройств аналоговой обработки сигналов требует существенных временных и интеллектуальных затрат и обычно подразумевает несколько итераций до получения необходимых характеристик. Одним из способов снижения таких затрат становится применение программируемой пользователем аналоговой интегральной схемы КомПАС-1 (5400ТР035) [1]. Кроме того, использование данной микросхемы помогает решать крайне актуальную сегодня задачу замещения электронной компонентной базы импортного производства.

Микросхема, выполненная по КМОП КНИ технологическому процессу ПАО «Микрон» и размещенная в 48-выводном компактном металлокерамическом корпусе, отличается высокой надежностью и широкой областью применения, в том числе в жестких условиях эксплуатации.

Микросхема имеет два режима работы:

- режим отладки с возможностью многократного перепрограммирования;

- режим финальной конфигурации с записью в энергонезависимую память.

ИМС КомПАС-1 содержит в своем составе усилительные блоки, компараторы, источник опорного напряжения, блоки пассивных компонентов и может быть электрически сконфигурирована пользователем в соответствии с его требованиями. Часть структурной схемы микросхемы КомПАС-1 приведена на рис. 1.

Для разработки проектов на базе ПАИС КомПАС-1 предоставляется специализи-

рованный отладочный комплект (рис. 2), включающий САПР для создания и моделирования электрических схем, программатор со специализированным программным обеспечением и макетную плату.

Маршрут проектирования состоит из следующих шагов:

- разработка и моделирование принципиальной электрической схемы;
- создание конфигурационной последовательности;
- прошивка микросхемы в режиме отладки и ее макетирование;
- финальная конфигурация схемы.

Наличие сопротивлений коммутационных ячеек и паразитных параметров шин диктует разработчикам определенные требования к проектированию готовых решений на базе микросхемы 5400ТР035.

Для достижения высокой точности необходимо придерживаться правил проектирования, которые уменьшают влияние паразитных емкостей и сопротивлений.

Одним из подходов к решению задачи, сокращающих влияние сопротивления ячеек коммутации, является четырехточечный метод построения схем. Он состоит в том, чтобы разделить пути протекания тока и пути распространения напряжения сигнала. В качестве примера в статье предлагается реализация повторителя на усилительном блоке. Рассмотрим вариант исполнения (рис. 3), в котором обратная связь замыкается сразу на выходе операционного усилителя (ОУ).

В этом случае из-за тока, протекающего между выходом повторителя и нагрузкой R ,

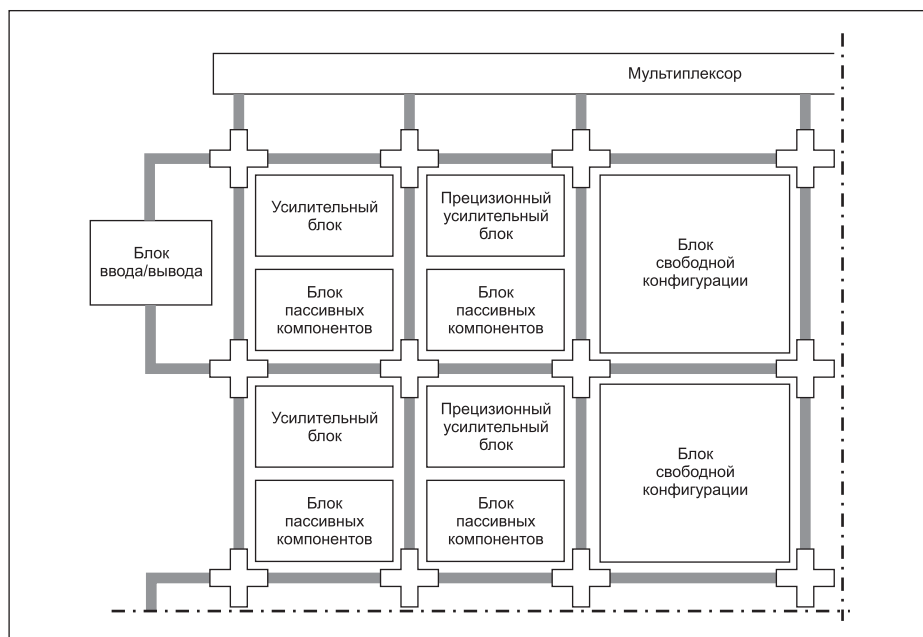


Рис. 1. Фрагмент структурной схемы микросхемы КомПАС-1

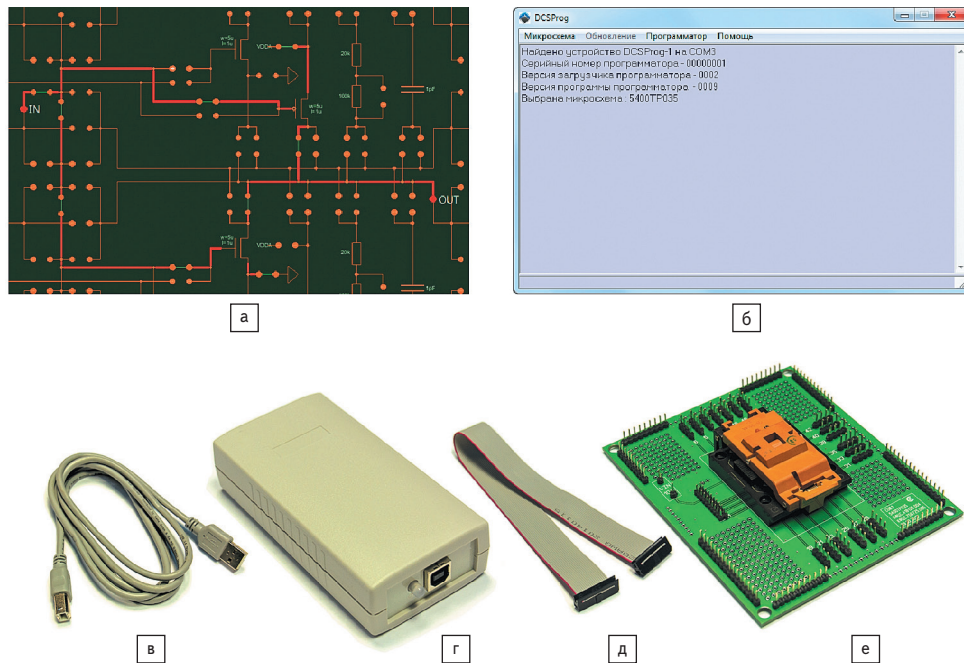


Рис. 2. Отладочный комплект микросхемы 5400TP035: а) интерфейс САПР; б) интерфейс ПО программатора; в–д) элементы программатора; е) макетная плата

произойдет падение напряжения на ячейках коммутации. Поэтому напряжение в точке В будет равно:

$$V_B = V_{in} - I \times (n \times R_k),$$

где n — количество ячеек между точками А и В, R_k — сопротивление ячейки.

Осциллограмма данной реализации представлена на рис. 4, где сигнал 1 — входной сигнал (V_{in} рис. 3), а сигнал 2 — выходной сигнал (точка В, рис. 3). Видно, что выходной сигнал искажен по сравнению с входным сигналом из-за протекания тока через коммутационные ячейки.

Для того чтобы передать напряжение на выходе повторителя без потерь, необходимо использовать схему, показанную на рис. 5. Инвертирующий вход и выход ОУ соединяются в точке В, у входа следующего блока.

В таком случае падение напряжения на отрезке АВ компенсируется отрицательной обратной связью и искажения сигнала не происходит. Осциллограмма представлена на рис. 6. Выходной сигнал совпадает с входным сигналом.

Следующий метод улучшения характеристик — шунтирование элементов. В качестве примера предлагается реализация неинвертирующего усилителя с коэффициентом усиления 2. Для установки коэффициента усиления используется резистивный делитель (R_1 , R_2). В первом варианте исполнения (рис. 7) резистор в обратной связи соединяется с выходом ОУ через некоторое количество коммутационных ячеек. Выходной сигнал снимается в точке D.

В этом случае сопротивление резистора в обратной связи суммируется с сопротивлением коммутационных ячеек. Коэффициент усиления будет равен:

$$K_y = 1 + ((R_2 + n \times R_k) / R_1),$$

где n — количество ячеек между точками С и D, R_k — сопротивление ячейки.

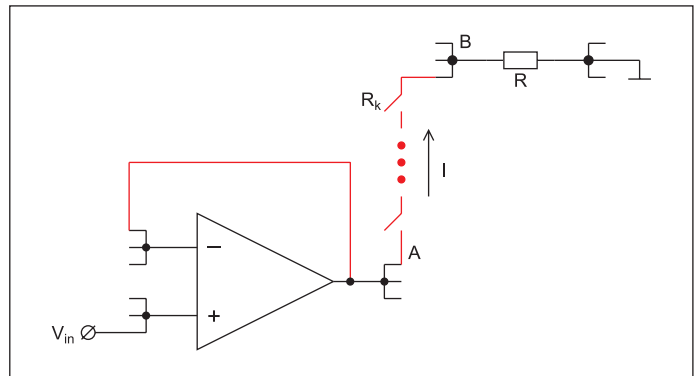


Рис. 3. Реализация повторителя (вариант 1)

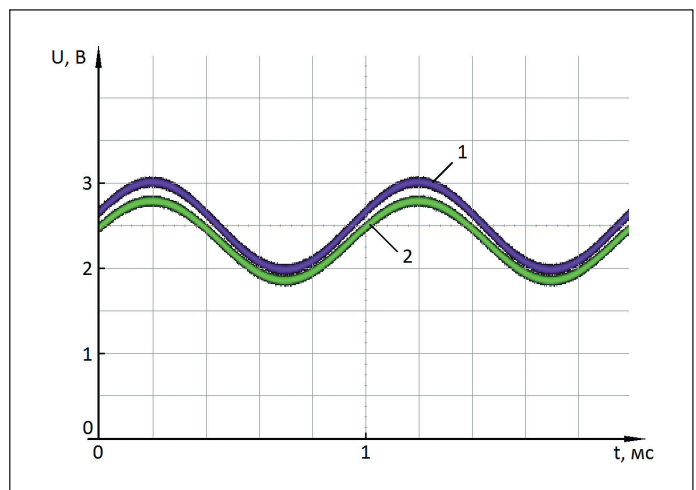


Рис. 4. Экспериментальный результат реализации повторителя, собранного по схеме на рис. 3

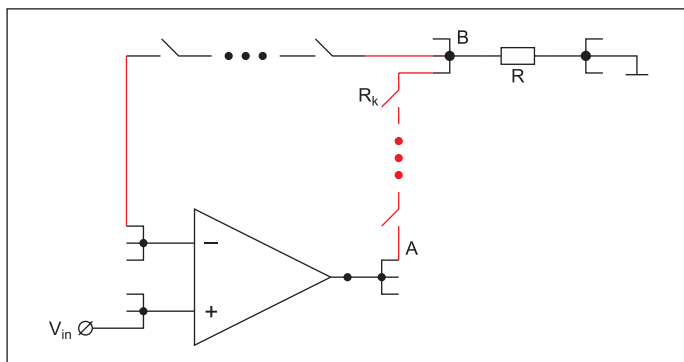


Рис. 5. Реализация повторителя (вариант 2)

При достаточно длинном пути между инвертирующим входом и выходом возникает генерация, поскольку из-за сопротивления ячеек и паразитных емкостей путь представляет собой цепочку RC-элементов, осуществляющих фазовый сдвиг.

Осциллограмма данной реализации представлена на рис. 8, где сигнал 1 — входной сигнал, а сигнал 2 — выходной сигнал. При этом на выходном сигнале наблюдается генерация.

Также из-за неправильно собранной цепи обратной связи, без учета предыдущих рекомендаций, коэффициент усиления выше, чем расчетный.

Для исключения влияния коммутационных ячеек выходное напряжение нужно снимать с выхода резистивного делителя (точка E), а не с выхода ОУ. В этом случае исключается влияние коммутационных ячеек на выходной сигнал.

Если фазовый сдвиг приводит к генерации, обратную связь необходимо шунтировать конденсатором, как показано на рис. 9. Осциллограмма представлена на рис. 10.

В связи с наличием большого количества коммутационных ячеек требуется особый подход к проектированию схем обработки тока. Рассмотрим пример построения стабильного источника тока (рис. 11).

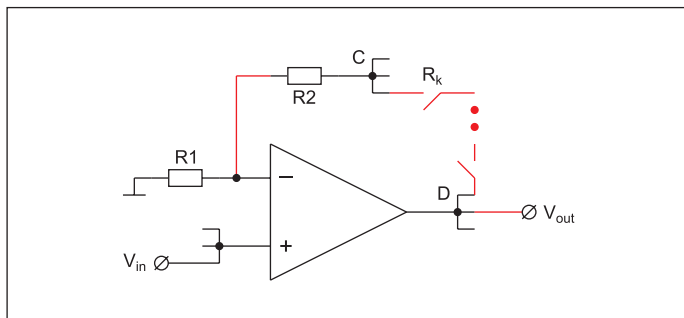


Рис. 7. Реализация неинвертирующего усилителя (вариант 1)

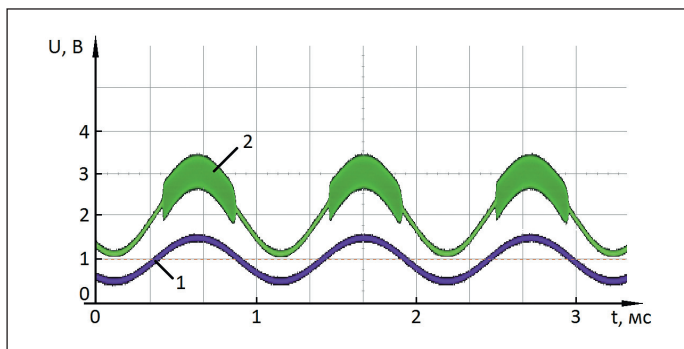


Рис. 8. Экспериментальный результат реализации неинвертирующего усилителя, собранного по схеме на рис. 7

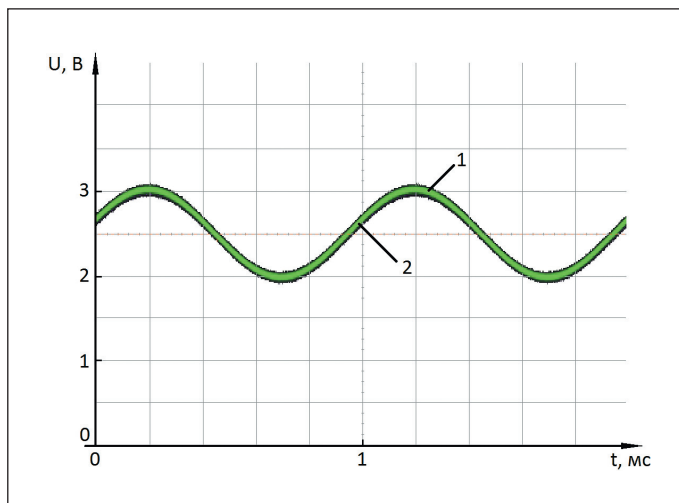


Рис. 6. Экспериментальный результат реализации повторителя, собранного по схеме на рис. 5

ОУ1 в режиме повторителя предназначен для точной передачи входного напряжения V_{in} . ОУ2 представляет собой инструментальный усилитель, у которого $R_1 = R_2 = R_3 = R_4$. ОУ3 передает напряжение с выхода ОУ2 на токозадающий резистор R. ОУ4 обеспечивает положительную обратную связь (ПОС).

Принцип основан на компенсации изменения входного напряжения с помощью обратной связи. Если ток в нагрузке увеличивается, ПОС реагирует на это снижением потенциала неинвертирующего входа. В результате ток остается постоянным и равен:

$$I_H = V_{in}/R.$$

Все ОУ в режиме повторителя предназначены для того, чтобы компенсировать падение напряжения на коммутационных ячейках.

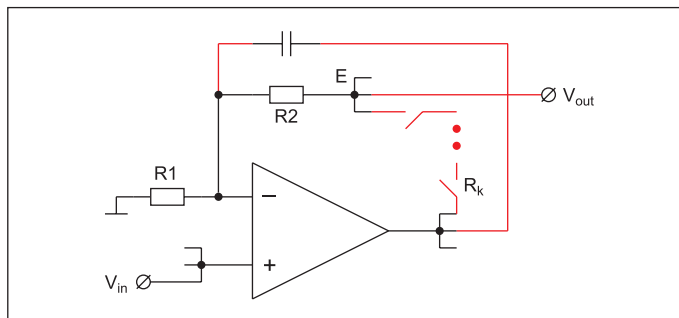


Рис. 9. Реализация неинвертирующего усилителя (вариант 2)

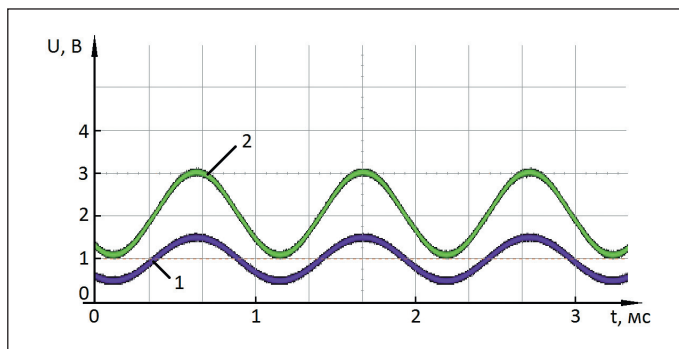


Рис. 10. Экспериментальный результат реализации неинвертирующего усилителя, собранного по схеме на рис. 9

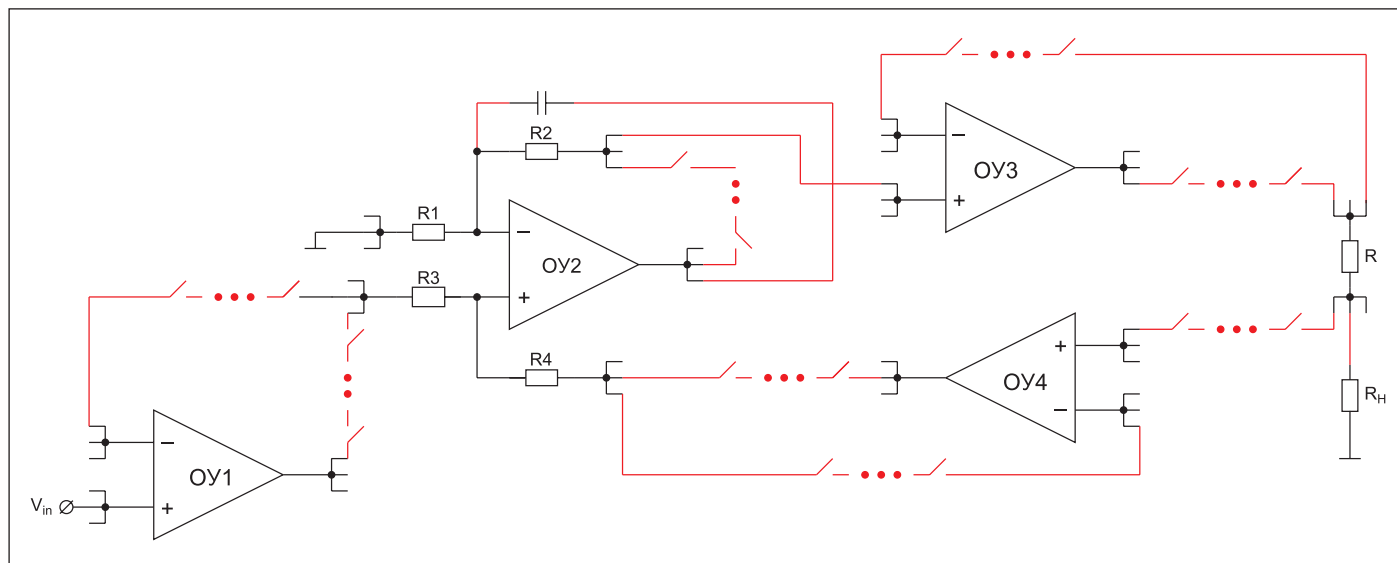


Рис. 11. Реализация источника тока

Реализация повторителей аналогична примеру на рис. 5. Для улучшения характеристик резистор обратной связи ОУ2 зашунтирован конденсатором.

В заключение отметим, что на основе ПАИС КомПАС-1 (5400ТР035) можно разработать существенную часть схем обработки аналоговых сигналов. Для улучшения характеристик получаемых схем нужно учитывать особенности этой микросхемы. В статье описаны методы проектирования, с помощью которых можно ми-

нимизировать влияние основных негативных факторов на точностные характеристики получаемых схем. ■

Литература

1. Эннс В. В., Кобзев Ю. М., Корепанов И. В. Программируемая аналоговая микросхема КомПАС-1 (5400ТР035): основные характеристики и особенности применения // Электроника: НТБ. 2016. № 7.