

Основные особенности

- Напряжение питания $\pm 5,0 \text{ В} \pm 10\%$;
- 3 независимых канала преобразования;
- Диапазон входных сигналов $\pm 8,0 \text{ В}$;
- Коэффициент преобразования 10; 20; 40 Гц/мВ;
- Нелинейность преобразования $\pm 0,02\%$;
- Погрешность коэффициента преобразования $\pm 0,3 \%$;
- 12-ти разрядный АЦП;
- DNL (типичное) 0,7 МЗР;
- INL (типичное) 2,0 МЗР;
- Встроенный опорный уровень;
- Последовательный интерфейс управления;
- Технология изготовления КМОП КНИ;
- Температурный диапазон от -60°C до $+125^\circ\text{C}$;
- Стойкость к СВВФ.

Блок схема

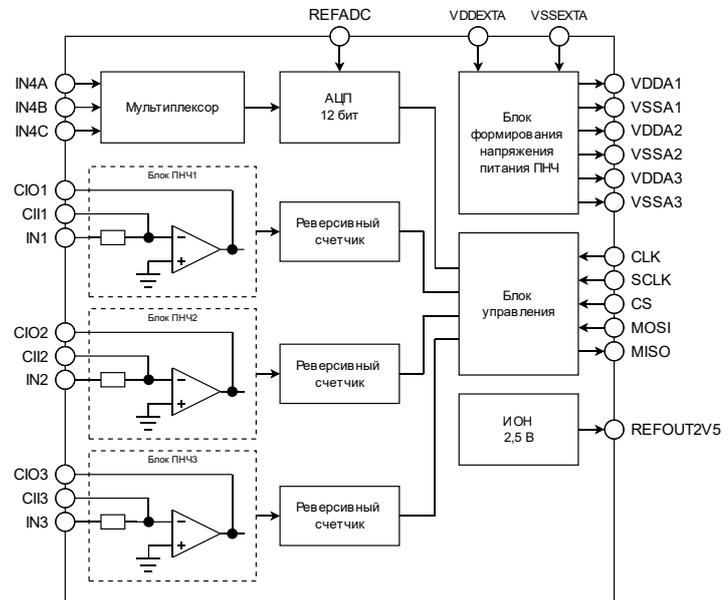


Рисунок 1. Структурная схема



Рисунок 2. Внешний вид
микросхемы

ГГ – год выпуска
НН – неделя выпуска

Общее описание

Микросхема 5400TP065-012 является 3-х канальным прецизионным преобразователем постоянного или медленно изменяющегося напряжения в частоту и цифровой код, формируемый реверсивным счетчиком импульсов. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP065 по технологии КНИ.

В микросхеме реализовано 3 независимых канала преобразователя напряжения в частоту (метод преобразования – интегрирующий, с внешним конденсатором интегратора) и 3-х канальный 12-ти разрядный АЦП последовательного приближения.

Возможно использование как внутреннего, так и внешнего опорного напряжения.

Микросхема поставляется в 48-ми выводном металлокерамическом корпусе 5142.48-А.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (при температуре +25°C)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Выходная частота, кГц при входной тактовой частоте CLK 4,0 МГц при входной тактовой частоте CLK 8,0 МГц при входной тактовой частоте CLK 16 МГц		80 160 320	
Усредненная выходная частота (при заземленном входе), Гц			3,0
Коэффициент преобразования, Гц/мВ при входной тактовой частоте CLK 4,0 МГц при входной тактовой частоте CLK 8,0 МГц при входной тактовой частоте CLK 16 МГц		10 20 40	
Нелинейность преобразования, %	-0,02		0,02
Погрешность коэффициента преобразования, %	-0,3		0,3
Подавление между каналами, дБ	40		
Динамический ток потребления, мА			60
Ограничение тока высокого уровня цифровой площадки (при напряжении лог. «1» = 3,3 В), мА	10		25
Разрядность АЦП, бит	12		
Дифференциальная нелинейность АЦП, МЗР	-0,95	±0,7	1,0
Интегральная нелинейность АЦП, МЗР	-5,0	±2,0	5,0
Напряжение входного сигнала, В	0		REFADC
Напряжение верхнего опорного уровня АЦП, В	0		5,0
Напряжение высокого уровня входных цифровых сигналов (CLK, SCLK, CS, MOSI), В	VDDD – 0,4	VDDD	
Напряжение низкого уровня входных цифровых сигналов (CLK, SCLK, CS, MOSI), В		0	0,4
Напряжение питания цифрового интерфейса (VDDD), В	1,7	5,0	5,25
Напряжение положительного питания аналоговой части (VDDEXTA), В	4,5	5,0	5,25
Напряжение отрицательного питания аналоговой части (VSSEXTA), В	-5,25	-5,0	-4,5

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 1000 В по модели человеческого тела. Требуется мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение положительного аналогового питания (VDDEXTA), В	4,5	5,25	-0,3	5,5
Напряжение отрицательного аналогового питания (VSSEXTA), В	-5,25	-4,5	-5,5	0,3
Напряжение питания цифрового интерфейса (VDDD), В	1,7	5,25	-0,3	5,5
Напряжение входных цифровых сигналов (MISO, MOSI, CS, SCLK, CLK), В	0	VDDD	-0,3	5,5
Напряжение внешнего опорного уровня (REFPR), В	2,0	3,1	-0,3	5,5
Напряжение верхнего опорного уровня АЦП (REFADC), В	0	5,0	-0,3	5,5
Входное аналоговое напряжение (IN1, IN2, IN3), В	-8,0	8,0	-9,0	9,0
Входное аналоговое напряжение (IN4A, IN4B, IN4C), В	0	REFADC	-0,3	5,5
Температура эксплуатации, °С	-60	+125	-60	+150

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Наименование вывода	Назначение вывода
1	GNDD	Общий вывод цифровой части
2	VDDD	Вывод питания драйверов цифрового интерфейса
3	DPR	Технологический вывод (вход данных для программирования настроечных коэффициентов)
4	PROG	Технологический вывод (вход напряжения при программировании)
5	IN4A	Вход А блока 12-ти разрядного АЦП
6	IN4B	Вход В блока 12-ти разрядного АЦП
7	IN4C	Вход С блока 12-ти разрядного АЦП
8	GNDEXT	Общий вывод питания микросхемы
9	REFADC	Вывод опорного напряжения блока 12-ти разрядного АЦП
10	GNDADC	Общий вывод входного напряжения 12-ти разрядного АЦП
11	CIO1	Выход ОУ интегратора канала 1 для подключения конденсатора
12	CII1	Вход ОУ интегратора канала 1 для подключения конденсатора
13	GND A1	Измерительный общий вывод канала 1
14	IN1	Вход преобразуемого напряжения канала 1
15	TC1	Вывод для подключения конденсатора хранения смещения нуля ОУ интегратора канала 1
16	GND1	Общий вывод канала 1

17	VDDEXTA	Вывод положительного аналогового питания +5,0 В микросхемы
18	VDDA1	Вывод положительного питания +2,5 В канала 1 для подключения шунтирующего конденсатора
19	VSSA1	Вывод отрицательного питания –2,5 В канала 1 для подключения шунтирующего конденсатора
20	GND A2	Измерительный общий вывод канала 2
21	IN2	Вход преобразуемого напряжения канала 2
22	TC2	Вывод для подключения конденсатора хранения смещения нуля ОУ интегратора канала 2
23	VSSA2	Вывод отрицательного питания –2,5 В канала 2 для подключения шунтирующего конденсатора
24	VDDA2	Вывод положительного питания +2,5 В канала 2 для подключения шунтирующего конденсатора
25	GND2	Общий вывод канала 2
26	CI I2	Вход ОУ интегратора канала 2 для подключения конденсатора
27	CI O2	Выход ОУ интегратора канала 2 для подключения конденсатора
28	VSSA3	Вывод отрицательного питания –2,5 В канала 3 для подключения шунтирующего конденсатора
29	VDDA3	Вывод положительного питания +2,5 В канала 3 для подключения шунтирующего конденсатора
30	VSSEXTA	Вход отрицательного аналогового питания –5,0 В микросхемы
31	GND3	Общий вывод канала 3
32	TC3	Вывод для подключения конденсатора хранения смещения нуля ОУ интегратора канала 3
33	IN3	Вход преобразуемого напряжения канала 3
34	GND A3	Измерительный общий вывод канала 3
35	CI I3	Вход ОУ интегратора канала 3 для подключения конденсатора
36	CI O3	Выход ОУ интегратора канала 3 для подключения конденсатора
37	GND A	Общий вывод аналоговой части микросхемы
38	REFPR	Вход прецизионного опорного напряжения
39	REFOUT2V5	Выход встроенного прецизионного ИОН 2,5 В
40	VDDEXT	Вход положительного питания микросхемы +5,0 В
41	GND EXT	Общий вывод питания микросхемы
42	VDD1V8	Вывод для подключения шунтирующей емкости линейного регулятора питания цифровой части
43	FTB	Выход частоты интеграторов для контроля каналов
44	MISO	Выход SPI интерфейса в режиме SLAVE
45	MOSI	Вход SPI интерфейса в режиме SLAVE
46	CS	Вход выбора микросхемы SPI интерфейса
47	SCLK	Вход тактовой частоты SPI интерфейса
48	CLK	Вход прецизионной тактовой частоты микросхемы

Временные диаграммы

В процессе функционирования микросхема работает с двумя частотами:

SCKL – частота опроса по SPI интерфейсу (присутствует только при лог. «0» по входу CS);

CLK – общая системная тактовая частота.

Обмен данными между микросхемой и внешними устройствами происходит по формату синхронного обмена SPI (при CPOL=1, CPHA=1). Микросхема находится в режиме SLAVE. В течение одного обращения передаются и принимаются 16 бит информации.

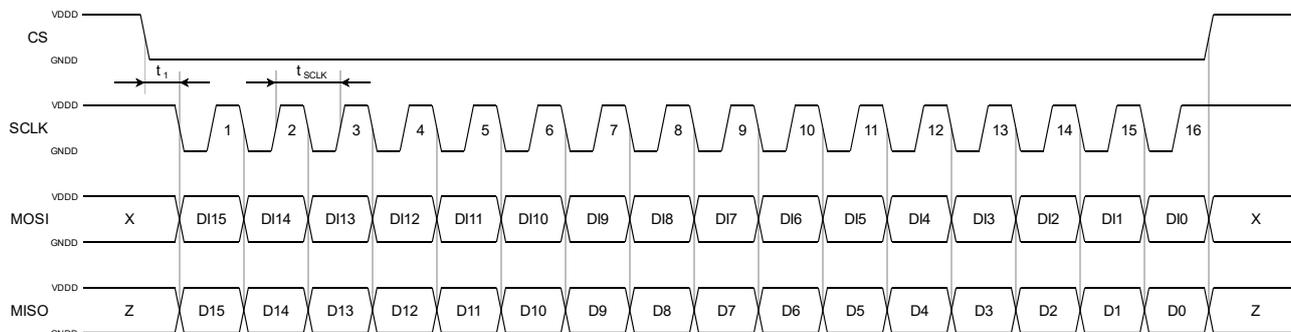


Рисунок 3. Структура команды (D15 – старший разряд входных данных, D15 – старший разряд выходных данных, X – неопределенные данные, Z – высокоимпедансное состояние)

Таблица 4. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типичное	не более
Период тактового сигнала SCLK (t_{SCLK}), нс	100		
Период тактового сигнала CLK (t_{CLK}), нс		250 125 67,5	
Коэффициент заполнения тактового сигнала (SCLK, CLK), %	40	50	60
Время паузы между сигналами CS и SCLK (t_1), нс	$t_{SCLK}/6$		

Функциональное описание микросхемы

Управление осуществляется по последовательного интерфейсу по формату синхронного обмена SPI (при CPOL=1, CPHA=1). Микросхема поддерживает 5 команд: Включение/отключение каналов ПНЧ, Чтение активных каналов ПНЧ, Обнуление интеграторов, Преобразование, Чтение результатов преобразования.

Команда «Включение/отключение каналов ПНЧ»

Для включения/отключения каналов необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
1	0	0	0	0	0	0	0	x	x	x	x	x	CH3	CH2	CH1

CH3, CH2, CH1 – включение/отключение каналов:

«0» – канал отключен;

«1» – канал включен.

По умолчанию после подачи питания все каналы включены.

Команда «Чтение активных каналов ПНЧ»

Для чтения активных каналов необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
1	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x

После задания команды микросхема в ближайшем цикле обмена по SPI интерфейсу передаст значение активных каналов в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Назначение															
x	x	x	x	x	x	x	x	x	x	x	x	x	CH3	CH2	CH1

CH3, CH2, CH1 – активные каналы:

«0» – канал отключен;

«1» – активный канал.

Команда «Обнуление интеграторов»

Данная команда производит сброс интеграторов и обнуление реверсивных счетчиков каналов 1...3. Для обнуления необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
0	1	0	1	0	1	0	0	x	x	x	x	x	CH3	CH2	CH1

CH3, CH2, CH1 – выбор канала для сброса интеграторов:

«0» – пропуск канала;

«1» – выбор канала.

Команда «Преобразование»

Для чтения результатов преобразования необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
0	1	1	0	0	0	0	0	1	1	SCH1	SCH2	CH4	CH3	CH2	CH1

SCH1, SCH2 – выбор канала мультиплексора для преобразования:

«01» – вход IN4A;

«10» – вход IN4B;

«11» – вход IN4C.

CH4 – старт преобразования канала 4:

«0» – пропуск канала;

«1» – выбор канала.

CH3, CH2, CH1 – выбор канала (1, 2, 3) для преобразования:

«0» – пропуск канала;

«1» – выбор канала.

Счетные импульсы каждого из каналов подсчитываются на 16-ти разрядном реверсивном счетчике. После задания команды данные реверсивных счетчиков переписываются в промежуточные регистры хранения и обнуляются в соответствии с выбранными каналами. Если между двумя командами «Преобразование» данные не считывались, то промежуточные регистры хранения содержат обновленные данные. При попытке чтения данных до команды «Преобразование» выдаются последние данные, загруженные в промежуточные регистры хранения.

Команда «Чтение результатов преобразования»

Для чтения результатов преобразования необходимо задать на микросхему входную посылку в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Назначение															
1	1	1	0	1	0	0	0	x	x	x	x	CH4	CH3	CH2	CH1

CH4, CH3, CH2, CH1 – чтение результатов преобразования каналов:

«0» – канал отключен;

«1» – чтение результатов преобразования выбранного канала.

При выборе двух и более каналов, передача выполняется последовательно начиная с канала, имеющего наименьший номер. После задания команды микросхема в ближайшем цикле обмена по SPI интерфейсу передаст результат преобразования в виде (для каналов 1...3):

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Назначение															
DO11	DO11	DO11	DO11	DO11	DO10	DO9	DO8	DO7	DO6	DO5	DO4	DO3	DO2	DO1	DO0

DO11...DO0 – выходной 12-ти разрядный код.

Формат выходных данных:

– прямой код для положительного входного напряжения;

– дополнительный код для отрицательного входного напряжения.

Для канала 4 микросхема передаст результат преобразования в виде:

Биты в порядке следования															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Обозначение на диаграмме															
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Назначение															
0	0	SCH1	SCH2	DO11	DO10	DO9	DO8	DO7	DO6	DO5	DO4	DO3	DO2	DO1	DO0

SCH1, SCH2 – выбранный канал мультиплексора:

«01» – вход IN4A;

«10» – вход IN4B;

«11» – вход IN4C.

DO11...DO0 – выходной 12-ти разрядный код.

Габаритный чертеж

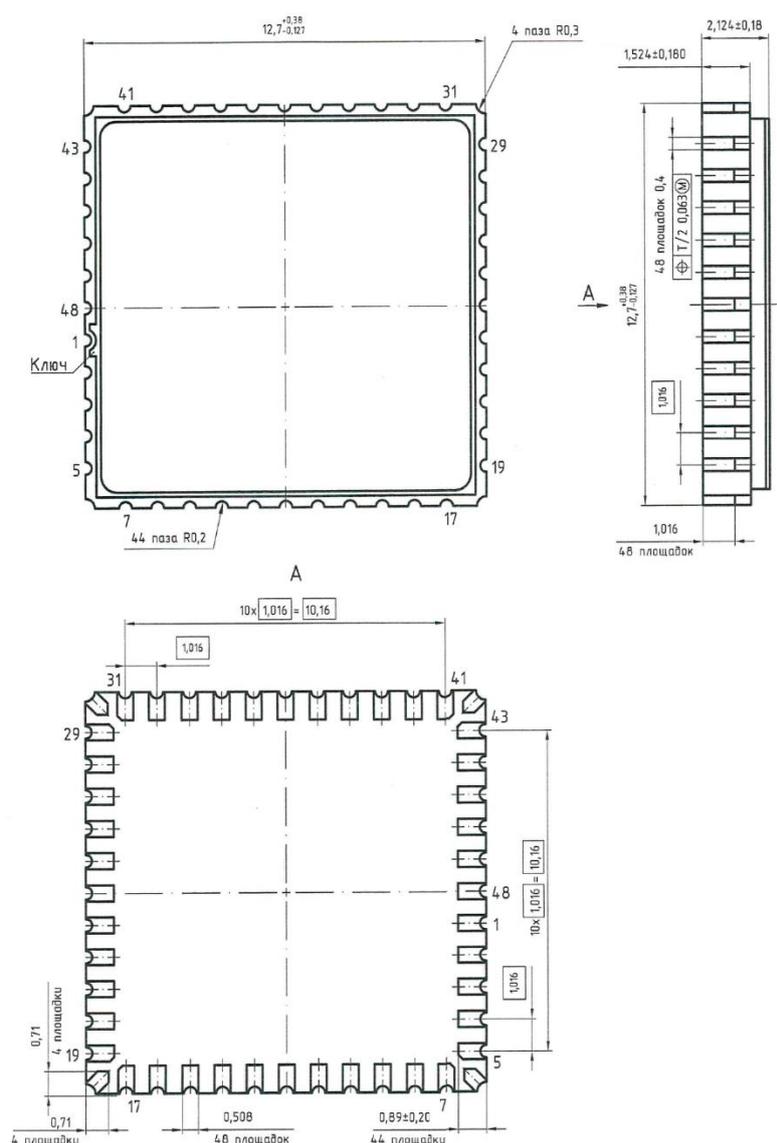


Рисунок 5. Габаритный чертеж корпуса 5142.48-A (размеры в мм)

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
5400TP065-012 АЕНВ.431260.392ТУ карта заказа КФЦС.431260.007-012Д16	5400TP065-012	5142.48-A	- 60 ...+125°C
К5400TP065-012 АДКБ.431260.347ТУ	К5400TP065-012	5142.48-A	- 60 ...+125°C

Микросхемы категории качества «ВП» маркируются ромбом.

Микросхемы категории качества «ОТК» маркируются буквой «К».

